

Звуковой Кодек '97

Спецификация компонента AC '97, версия 2.3, ревизия 1.0

Апрель 2002



Предупреждения

Корпорация Intel не несёт никакой ответственности за ошибки или упущения в этом руководстве. Intel не берёт никаких обязательств по обновлению информации, содержащейся в настоящем документе.

ЭТА СПЕЦИФИКАЦИЯ ПРЕДОСТАВЛЯЕТСЯ "КАК ЕСТЬ" ВООБЩЕ БЕЗ ГАРАНТИЙ, ВКЛЮЧАЯ ЛЮБЫЕ КОММЕРЧЕСКИЕ ГАРАНТИИ, ПРИГОДНОСТЬ ДЛЯ КАКОЙ-ЛИБО ЦЕЛИ, ИЛИ КАКИХ-ЛИБО ИНОЙ ГАРАНТИИ, ВЫТЕКАЮЩЕЙ ИЗ КАКОГО-ЛИБО ПРЕДЛОЖЕНИЯ, СПЕЦИФИКАЦИИ ИЛИ ПРИМЕРА.

INTEL НЕ НЕСЁТ НИКАКОЙ ОТВЕТСТВЕННОСТИ, ВКЛЮЧАЯ ОТВЕТСТВЕННОСТЬ ЗА СОБЛЮДЕНИЕ ПРАВ СОБСТВЕННОСТИ В ОТНОШЕНИИ ВНЕДРЕНИЯ ИНФОРМАЦИИ ДАННОЙ СПЕЦИФИКАЦИИ. INTEL НЕ ГАРАНТИРУЕТ ИЛИ НЕ ЗАЯВЛЯЕТ, ЧТО ТАКАЯ РЕАЛИЗАЦИЯ(И) НЕ БУДЕТ НАРУШАТЬ ТАКИХ ПРАВ.

ЛИЦЕНЗИРОВАНИЕ

Любому заинтересованному лицу, кто захочет использовать эту спецификацию Звукового кодека '97, доступна безвозмездная, ограниченная лицензия. Пожалуйста, свяжитесь с Intel по адресу audio97@intel.com для получения условий лицензирования Звукового кодека '97.

Copyright © 2002, Intel Corporation. Все права защищены.

** Другие наименования и товарные знаки являются собственностью своих законных владельцев.

Оглавление

1	Введение и обзор	1
1.1	Список возможностей звукового кодека	1
1.2	Список возможностей кодека модема	2
1.3	Блок-схема кодека AC '97	3
1.4	Интеграция AC '97 в систему	4
1.5	Поддержка взаимодействия контроллера и кодека AC '97 в драйвере	5
2	Корпус, цоколёвка и описание сигналов	6
2.1	48-ми выводной корпус QFP	6
2.2	Назначение выводов	7
2.3	Описание сигналов	8
2.3.1	Питание и земля	8
2.3.2	AC-link и тактовый генератор	8
2.3.3	Ввод/вывод цифровых сигналов	8
2.3.3.1	Назначение контакта передатчика S/PDIF.....	9
2.3.4	Ввод/вывод аналоговых сигналов	9
2.3.5	Фильтр/Опорное напряжение	10
3	Контроллер, кодек и AC-link	12
3.1	Физический интерфейс AC-link	12
3.2	Соединение контроллера с единственным кодеком	12
3.3	Соединение контроллера с несколькими кодеками	14
3.3.1	Адресация основного кодека	15
3.3.2	Адресация вторичного кодека	16
3.3.3	Выбор идентификатора кодека	16
3.4	Тактирование реализаций с несколькими кодеками	16
3.4.1	Основной кодек AC, MC или AMC	16
3.4.2	Вторичный кодек AC	17
3.4.3	Вторичный кодек MC	17
3.4.3.1	Отдельные соображения для AC + MC.....	17
3.5	Управление питанием AC-link	17
3.5.1	Выключение питания AC-link	17
3.5.2	Пробуждение AC-link	18
3.5.2.1	Пробуждение инициируется контроллером.....	18
3.5.2.2	Пробуждение инициируется кодеком.....	18
3.6	Сброс кодека	19
3.6.1	Холодный сброс AC '97	19
3.6.2	Горячий сброс AC '97	19
3.6.3	Сброс регистров AC '97	19
4	Цифровой интерфейс AC-link	20
4.1	Обзор	20
4.2	Протокол последовательного интерфейса AC-link	21
4.2.1	Работа AC-link с разными частотами дискретизации	21
4.2.1.1	Сигнальный протокол для изменяемой частоты дискретизации.....	22
4.2.1.2	Поведение SLOTREQ и управление питанием.....	23

4.2.2	Адресация регистров основного и вторичного кодека	23
4.3	Исходящий кадр AC-link (SDATA_OUT)	23
4.3.1	Слот 0: Метка / идентификатор кодека	25
4.3.2	Слот 1: Порт адреса команды	25
4.3.3	Слот 2: Порт данных команды	26
4.3.4	Слот 3: Левый канал ИКМ воспроизведения	26
4.3.5	Слот 4: Правый канал ИКМ воспроизведения	26
4.3.6	Слот 5: Выходной канал модемной линии 1	26
4.3.7	Слот 6: ЦАП центрального канала ИКМ	26
4.3.8	Слот 7: ЦАП окружающего звука левого канала (или PCM L n+1)	26
4.3.9	Слот 7: ЦАП окружающего звука правого канала (или PCM R n+1)	27
4.3.10	Слот 9: ЦАП канала ИКМ низкочастотных эффектов	27
4.3.11	Слот 10: Выходной канал модемной линии 2 (или PCM L n+1, или выход S/PDIF)	27
4.3.12	Слот 11: Выходной канал телефона модема (или PCM R n+1, или выход S/PDIF)	27
4.3.13	Слот 12: Канал управления GPIO модема (или PCM C n+1)	27
4.3.14	Звук на удвоенной частоте дискретизации в слотах 7, 8 или 10-12	27
4.4	Входящий кадр AC-link (SDATA_IN)	27
4.4.1	Слот 0: Метка	28
4.4.2	Слот 1: биты состояния порта адреса / сигнальные биты SLOTREQ	29
4.4.2.1	Порт адреса состояния	29
4.4.2.2	Сигнальные биты SLOTREQ	30
4.4.3	Слот 2: Порт данных состояния	30
4.4.4	Слот 3: канал ИКМ записи левого канала	30
4.4.5	Слот 4: канал ИКМ записи правого канала	30
4.4.6	Слот 5: АЦП модемной линии 1	31
4.4.7	Слот 6: Данные для записи от отдельного микрофона	31
4.4.8	Слоты 7-9: Зарезервированы для поставщиков	31
4.4.9	Слот 10: АЦП модемной линии 2	31
4.4.10	Слот 11: АЦП трубки модема	31
4.4.11	Слот 12: Статус GPIO модема	31
4.5	Рекомендации и требования по взаимодействию по AC-link	31
4.5.1	"Атомарный слот", обработка адресного слота 1 и слота 2 данных	31
4.5.2	Чтение регистров состояния кодека	32
4.5.3	Задержка для совместимости при чтении состояния регистров кодека	32
4.5.4	Бит готовности кодека и биты состояния звуковых или модемных ЦАП/АЦП	32
5	Звуковые возможности	34
5.1	Обзор	34
5.2	LINE_OUT и AUX_OUT	35
5.2.1	Варианты работы AUX_OUT	35
5.3	Поддерживаемые частоты дискретизации звука (фиксированная, изменяемая и двойная) ;	
5.4	Многоканальный звук	36
5.4.1	Многоканальный звук в основном кодеке	36
5.4.2	Многоканальный звук во вторичных кодеках	37
5.4.2.1	Связь по умолчанию слотов и ЦАП для вторичных звуковых кодексов	37
5.4.2.2	Управлением ЦАПи при использовании нескольких звуковых кодексов	38
5.4.2.3	Управление громкостью при использовании нескольких звуковых кодексов	39
5.4.2.4	Синхронизация воспроизведения при использовании нескольких звуковых кодексов	39

5.5	Аналоговый микшер AC '97	39
5.5.1	Выход аналогового микшера	40
5.5.2	Вход аналогового микшера	41
5.5.3	Определение возможностей аналогового микшера	41
5.5.3.1	Минимальный набор функций аналогового микшера.....	41
5.5.3.2	Уменьшение стоимости аналогового микшера.....	41
5.5.3.3	Необязательные функции аналогового микшера	42
5.6	Слоты, предназначенные для звука	42
5.7	Набор основных звуковых регистров	43
5.7.1	Регистр сброса (индекс 00h)	44
5.7.2	Основные регистры управления громкостью воспроизведения (индекс 02h, 04h и 06h)	46
5.7.3	Регистры основного регулятора тембра (индекс 08h)	47
5.7.4	Регистр пищалки ПК (индекс 0Ah)	47
5.7.5	Регистры входного уровня аналогового микшера (индекс 0Ch - 18h)	48
5.7.6	Регистр управления выбором входа для записи (индекс 1Ah)	49
5.7.7	Регистры управления уровнем записи (индекс 1Ch и 1Eh)	49
5.7.8	Регистр общего назначения (индекс 20h)	50
5.7.9	Регистр управления 3D (индекс 22h)	50
5.7.10	Звуковые прерывания и страничный механизм (индекс 24h)	51
5.7.11	Регистр управления/состояния питания (индекс 26h)	52
5.8	Дополнительный набор звуковых регистров	53
5.8.1	Дополнительный регистр идентификации звука (индекс 28h)	54
5.8.2	Дополнительный регистр состояния и управления звуком (индекс 2Ah)	55
5.8.3	Регистры управления частотой дискретизации звука (индекс 2Ch – 34h)	57
5.8.4	Регистры управления громкостью тыловых каналов и центра/низкочастотных эффектов (индекс 36h и 38h)	58
5.8.5	Регистр управления S/PDIF (индекс 3Ah)	58
5.8.6	Регистры, зарезервированные для поставщиков (индекс 5Ah - 5Fh, 70h - 7Ah)	59
5.8.7	Определение страничной структуры дополнительных регистров кодека	59
5.8.7.1	Страница 00 дополнительных регистров.....	59
5.8.7.2	Страница 01 дополнительных регистров.....	59
5.8.7.3	Страница 02-0Fh дополнительных регистров	59
5.9	Страница '01' дополнительных регистров кодека	59
5.9.1	Идентификатор развёрнутого описания	60
5.9.2	Регистр возможностей ввода/вывода звука	61
5.9.2.1	Регистр выбора функционала (индекс 66h).....	62
5.9.2.2	Регистр информации и ввода/вывода (индекс 68h).....	62
5.9.2.3	Регистр измеренных значений (индекс 6Ah).....	64
5.9.3	Описание назначения слотов	66
5.10	Совместимость S/PDIF	67
5.10.1	Необходимая поддержка совместимости для передачи S/PDIF (при работе на 48 кГц)	68
5.10.1.1	Одновременное воспроизведение через ЦАП и передача через S/PDIF одного 2-х канального потока ИКМ 48 кГц.....	68
5.10.1.2	Одновременное воспроизведение через ЦАП 2-х канального ИКМ 48 кГц потока и передача через S/PDIF независимого ИКМ 48 кГц или кодированного многоканального потока	68
5.10.1.3	Вторичный Кодек поддерживает одновременное воспроизведение через ЦАП 2-х канального 48 кГц ИКМ потока и передачу через S/PDIF независимого ИКМ 48 кГц или кодированного многоканального потока	69
5.10.1.4	Первичный или вторичный кодек поддерживает независимую передачу через S/PDIF ИКМ или кодированного потока в слотах 10&11	69
5.10.2	Необязательная поддержка отличных от 48 кГц частот дискретизации	69

5.10.2.1	Одновременное воспроизведение через ЦАП и передача через S/PDIF одного не 48 кГц 2-х канального потока ИКМ.....	70
5.10.2.2	Одновременное воспроизведение через ЦАП и передача через S/PDIF "бит в бит" потоков ИКМ 32, 44.1 или 48 кГц.....	70
6	Возможности модема с аналоговым интерфейсом	71
6.1	Обзор	71
6.2	Слоты, предназначенные для модема	71
6.3	Описание контактов GPIO	72
6.3.1	Реализация контакта GPIO	72
6.3.2	Рекомендуемое назначение GPIO битов слота 12	74
6.4	Варианты уменьшения стоимости модемного кодека	75
6.4.1	Ликвидация находящегося на плате модема динамика	75
6.4.2	Внутренние подключения PHONE и MONO_OUT (АМС '97)	75
6.5	Поддержка события пробуждения и управления питанием (PME#)	76
6.5.1	Комбинированный кодек, поддерживающий звук и модем с АИ (АМС '97)	76
6.5.2	Раздельные неполные реализации (АС '97 + МС '97)	78
6.5.3	Пробуждение и последовательность подачи напряжений	79
6.5.4	Пробуждение и декодирование Caller ID в контроллере и/или кодеке	79
6.6	Назначение регистров модема	80
6.6.1	Дополнительный регистр идентификации модема (индекс 3Ch)	80
6.6.2	Дополнительный регистр состояния и управления модемом (индекс 3Eh)	80
6.6.3	Регистры управления частотами дискретизации модема (индекс 40h – 44h)	81
6.6.4	Модемные регистры управления уровнями ЦАП/АЦП (индекс 46h – 4Ah)	82
6.6.5	Регистр конфигурации контактов GPIO (индекс 4Ch)	82
6.6.6	Регистр полярности/типа контактов GPIO (индекс 4Eh)	83
6.6.7	Регистр сохранения состояния контактов GPIO (индекс 50h)	83
6.6.8	Регистр маски пробуждения для контактов GPIO (индекс 52h)	83
6.6.9	Регистр состояния контактов GPIO (индекс 54h)	84
6.6.10	Регистр для разнообразного управления и разных состояний модема с АИ (индекс 56h)	84
6.7	Режимы возвратной петли для тестирования	85
6.7.1	Возвратная петля АЦП '001'	86
6.7.2	Местная аналоговая возвратная петля '010'	86
6.7.3	Возвратная петля ЦАП '011'	86
6.7.4	Удалённая аналоговая возвратная петля '100'	86
7	Управление питанием	87
7.1	Связь "состояний D" управления питанием для звуковых кодеков	88
7.2	Связь "состояний D" управления питанием для модемных кодеков	89
7.3	Управление питанием с возможностью пробуждения	89
7.3.1	Основной кодек МС'97 и MLNK	89
7.3.2	Вторичный кодек МС'97 и MLNK	90
7.4	Обсуждение горячего и холодного сброса AC-link	91
7.4.1	Поведение при возобновлении работы после сброса	91
7.4.2	Возобновление нормальной работы AC-link из системного сна S3, S4 или S5	94
7.4.2.1	Требования к сигналу AC-link RESET#	94
7.5	Подключение питания	94
7.5.1	Реализации МС '97 (основного)	94
7.5.2	Реализации АС '97 (основного) + МС '97 (вторичного)	95
7.5.3	Реализации АМС '97 (основного)	96
7.6	Соображения по синхронизации АС + МС	96

7.7	Задержка восстановления работы: поведение драйвера устройства	97
8	Пригодность к контролю	98
8.1	Активация режимов тестирования	98
8.2	Функции тестовых режимов	98
8.2.1	АТЕ в режиме тестирования схемы	98
8.2.2	Тестовый режим, зависящий от поставщика	98
9	Характеристики цифровой части по постоянному и переменному току	99
9.1	Характеристики по постоянному току	99
9.2	Временные характеристики по переменному току	99
9.2.1	Временные диаграммы сброса	99
9.2.1.1	Рекомендуемое поведение AC-link при холодном сбросе и временные диаграммы	99
9.2.1.2	Временная диаграмма горячего сброса	101
9.2.2	Синхроимпульсы AC-link	101
9.2.3	Временные параметры ввода и вывода данных	102
9.2.4	Времена нарастания и спада сигналов	104
9.2.5	Временные параметры перехода AC-link в режим пониженного энергопотребления	105
9.2.6	Тестовый режим АТЕ	106
9.2.7	Ёмкость и нагрузка на контакты ввода/вывода AC-link	106
10	Характеристики аналоговой части	109
11	Приложение А. Весь набор регистров AC '97	111

1 Введение и обзор

Эта спецификация определяет Архитектуру Звукового кодека '97 (Audio Codec '97, AC '97) и Цифровой интерфейс (AC-link), специально предназначенные для реализации функциональности ввода/вывода звука и модема в обычных персональных компьютерах. Эта спецификация неявным образом определяет дополнительный компонент цифрового контроллера AC '97 (иногда называемый или использующий сокращённое название DC '97), который обычно отличается по возможностям и реализации, но *совместим с этой спецификацией AC '97*.

Список типичных устройств AC '97 включает в себя:

- Аудио кодек (часто называемый или использующий сокращённое название AC '97 или просто AC)
- Кодек модема (часто называемый или использующий сокращённое название MC '97 или просто MC)
- Комбинированный звуковой/модемный кодек (часто называемый или использующий сокращённое название AMC '97 или просто AMC)

1.1 Список возможностей звукового кодека

16-ти разрядный полно-дуплексный звуковой стерео кодек (ЦАП и АЦП)

Совместимость с AC '97 1.x означает операции на фиксированной частоте дискретизации 48КГц (не расширенный набор функций)

Совместимость с AC '97 2.1 означает расширенный набор звуковых функций (необязательная переменная частота дискретизации, многоканальность и так далее)

Совместимость с AC '97 2.2 означает расширенную поддержку звука, улучшенную поддержку звуковой платы расширения, необязательный S/PDIF

Совместимость с AC '97 2.3 означает расширенную информацию о конфигурации и необязательную поддержку обнаружения подключений к разъёмам

Соответствующий отраслевому стандарту 48-ми контактный корпус QFP и расположение выводов

До четырёх аналоговых стерео входов линейного уровня; до двух аналоговых моно входов линейного уровня

Высококачественный псевдо-дифференциальный аналоговый вход для проигрывателя компакт-дисков

Микрофонный вход с дополнительным усилением 20 дБ, программируемым коэффициентом усиления и рекомендуемой возможностью подавления эха (AEC)

Отдельный стерео выход (LINE_OUT)

Дополнительный стерео выход (AUX_OUT), конфигурируемый как выход с линейным уровнем, выход на дополнительные наушники, или дополнительный 4-х или 6-ти канальный выход

Монофонический выход для громкой связи или внутреннего монофонического динамика

Необязательное 18-ти или 20-ти битное разрешение для ЦАП и АЦП

Необязательное управление тембром и тонкомпенсацией

Необязательный выход расширения 3D стерео

Необязательный третий входной канал АЦП, предназначенный для ввода голоса

Необязательный встроенный передатчик цифрового интерфейса Sony/Philips (S/PDIF) для цифрового выхода

Возможность полноценного управления питанием

Необязательная генерация кодеком прерывания

Расширенная информация о ревизии кодека и конфигурации

Необязательная поддержка обнаружения подключений к разъёмам и сообщений о подключенных устройствах

1.2 Список возможностей кодека модема

16-ти разрядный полнодуплексный кодек модемной линии (ЦАП и АЦП)

Совместимость с модемом AC '97 1.x означает патентованную модемную функциональность (набор функций, зависимый от поставщика)

Совместимость с модемом AC '97 2.x означает стандартизированную модемную функциональность (расширенный набор модемных функций)

Корпус зависит от поставщика

Необязательный модем второй линии и ЦАП и АЦП телефонной трубки

GPIO и возможность прерывания

Возможность полноценного управления питанием

1.3 Блок-схема кодека AC '97

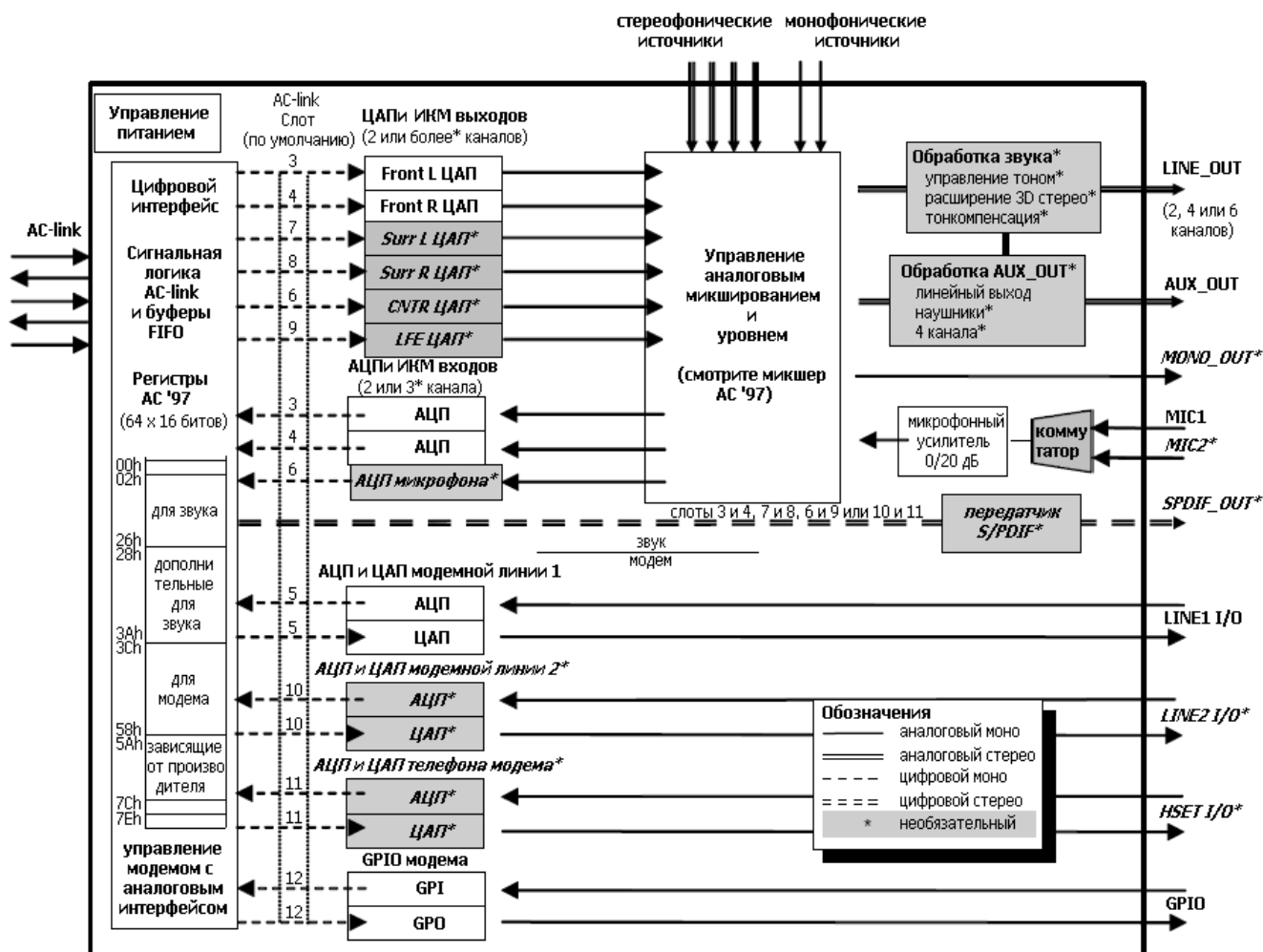


Рисунок 1. Блок-схема кодека AC '97

Рисунок 1 показывает функциональные блоки, которые составляют кодек AC '97, который является аналогом компонента архитектуры, состоящей из двух микросхем AC '97 (контроллера и кодека, соединённых цифровым интерфейсом AC-link).

Цифро-аналоговые преобразователи (ЦАПы) импульсно кодовой модуляции (ИКМ) поддерживают стереофонический (необязательный многоканальный) выход, на который выводится создаваемая контроллером AC '97 смесь от всех цифровых источников звука. Выход ИКМ смешивается с источниками аналогового микшера, обрабатывается необязательным расширителем 3D стерео, тонкомпенсацией и темброблоком, и посылается в LINE_OUT и независимо управляемый AUX_OUT, который по умолчанию работает как линейный выход. AUX_OUT может быть дополнительно настроен как выход на наушники или 4-х канальный выход. MONO_OUT был первоначально разработан для подключения аналоговой громкой связи и может быть настроен для вывода или только микрофона, или суммы источников. Для подробной информации смотрите [Раздел 5](#).

Аналого-цифровые преобразователи (АЦПы) импульсно кодовой модуляции поддерживают возможности ввода, то есть можно записывать любой моно- или стерео-фонический сигнал или сумму сигналов. Третий необязательный АЦП ИКМ предназначен для голосового ввода, а также расширяет его диапазон с помощью возможностей подавителя акустического эха (acoustic echo cancellation, АЕС). Для получения дополнительной информации смотрите [Раздел 5](#).

Совместимый с бытовым оборудованием (Consumer equipment, CE) цифровой выход поддерживается через дополнительный SPDIF_OUT. Модемная линия 1, необязательная модемная линия 2 и необязательные пары

АЦП/ЦАП телефона показаны на рисунке, иллюстрирующем интеграцию функциональности модема для подключения к аналоговой линии в архитектуру AC '97. Для получения дополнительной информации смотрите [Раздел 6](#).

СОГЛАШЕНИЕ О НАИМЕНОВАНИИ: В данном документе названия сигналов были даны для соответствия с точки зрения приложения, работающего на персональном компьютере.

1.4 Интеграция AC '97 в систему

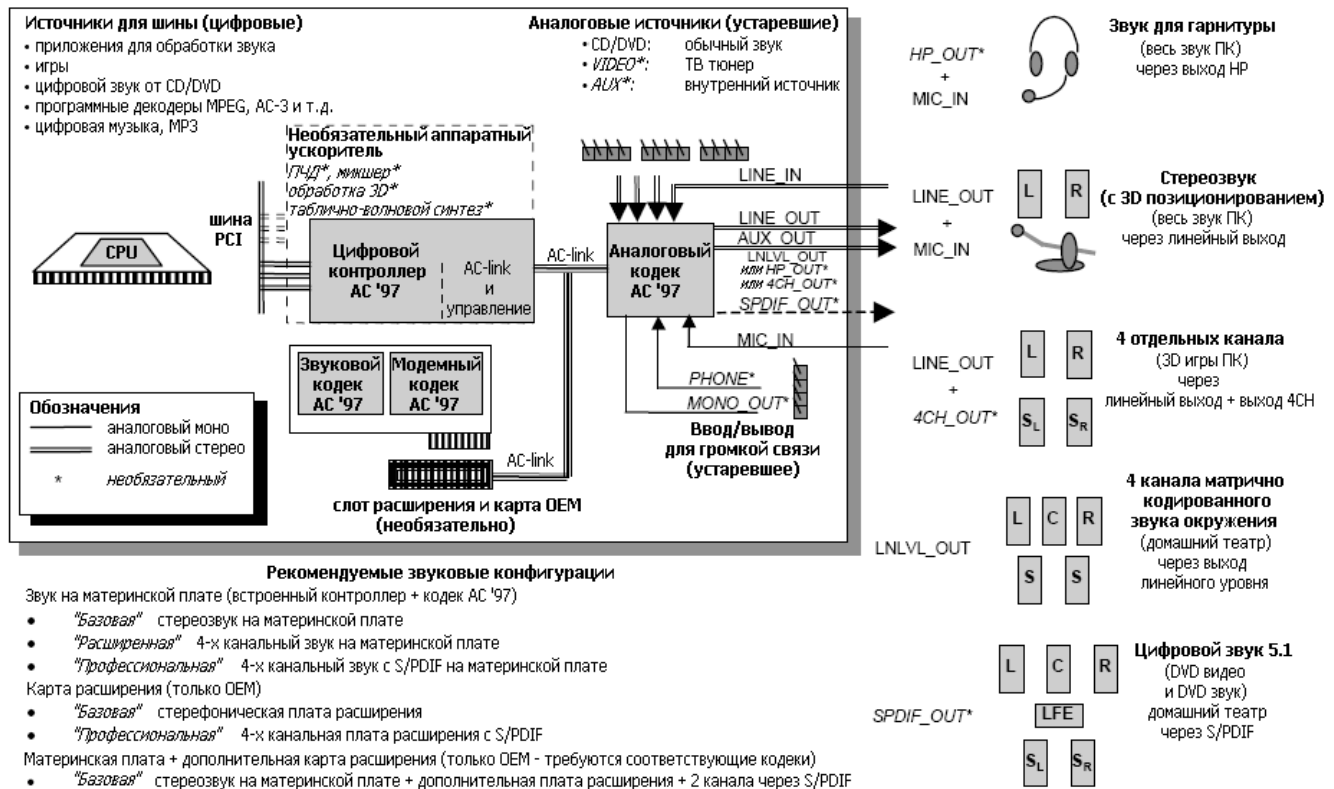


Рисунок 2. Диаграмма системы AC '97

Диаграмма системы на Рисунке 2 показывает основные элементы разработки типичной системы AC '97. Кодек AC '97 выполняет ЦА и АЦ преобразования, смешивание и аналоговый ввод/вывод для звука (или модема), и всегда функционирует как ведомый для цифрового контроллера AC '97, который, как правило, или отдельный ускоритель PCI или контроллер, который поставляется интегрированным в набор микросхем основной логики.

Цифровое соединение, которое соединяет цифровой контроллер AC '97 с кодеком AC '97, называемое AC-link, является двунаправленным, 5-ти проводным интерфейсом с форматом последовательного мультиплексирования во временной области (time domain multiplexed, TDM). AC-link поддерживает соединения между единственным контроллером и кодеками в количестве до 4-х штук на плате и/или плате расширения. Дополнительные сведения смотрите в [Разделе 3](#).

Диаграмма системы показывает многие из обычных звуковых соединения ПК, цифровые и аналоговые. Сегодня звук на ПК стремительно движется к архитектуре "Готовое к цифровой обработке" (*Digital Ready*), которая требует, чтобы все источники звука были доступны в цифровом виде, но ряд устаревших аналоговых источников по-прежнему требуют поддержки стадии аналогового микширования.

Архитектура AC '97 поддерживает различные варианты вывода звука, в том числе:

- **Аналоговый стерео выход** (LINE_OUT) передаётся к стерео усилителю колонок ПК через стерео мини-джек.
- **Усиленный аналоговый стерео выход на наушники** (HP_OUT) передаётся к наушникам или гарнитуре через стерео мини-джек.

5 Спецификация компонента AC '97

- **Отдельный аналоговый 6-ти канальный выход** (LINE_OUT плюс 4CH_OUT) передаётся к усилителю колонок ПК переднего плана и окружающего звука через три стерео мини-джека.
- **Аналоговый матрично-кодированный выход окружающего звука** (такой, как Dolby ProLogic **) передаётся к бытовому аудио/видео оборудованию, которое управляет колонками домашнего театра, через гнездо линейного стерео выхода.
- **Цифровой выход 5.1** (такой, как Dolby Digital** AC-3) передаётся имеющему цифровое подключение бытовому аудио/видео оборудованию, управляющему колонками домашнего театра, через S/PDIF (SPDIF_OUT).

1.5 Поддержка взаимодействия контроллера и кодека AC '97 в драйвере

Как уже упоминалось ранее, эта спецификация неявным образом определяет дополнительный компонент цифрового контроллера AC '97. Однако, любой драйвер, написанный для пары Контроллер/Кодек AC '97, несёт ответственность за делание доступными и управление функциями кодека AC '97. Совместимость между производителями Контроллера/Кодека требует, чтобы драйвер AC '97, как минимум, определял и поддерживал следующий набор функций AC '97:

- 16-ти разрядный стерео выход - сигнальные слоты 3 и 4, преобразователь частоты дискретизации (ПЧД, sample rate conversion, SRC), и ЦАП
- 16-ти разрядный моно или стерео вход - сигнальные слоты 3 и 4, ПЧД, АЦП, и выбор микрофона, усиление/уровень
- Микшер AC '97 - входные аналоговые сигналы, уровни и выключение звука, управление уровнями LINE_OUT и AUX_OUT
- Управление питанием

Каждая пара Контроллер/Кодек AC '97 должна включать возможность (в контроллере, кодеке или драйвере) для выполнения высококачественного¹ цифрового ПЧД для обеспечения стерео выхода и входа на следующих частотах дискретизации. Для обычных систем на ПК рекомендуется, чтобы каждая пара Контроллера/Кодека AC '97 имела эту возможность ПЧД в оборудовании:

- 8.0, 11.025, 16.0, 22.05, 32.0, 44.1 и 48 кГц

Также рекомендуется, чтобы все драйверы AC '97 поддерживали следующие общие необязательные функции AC '97, когда определено, что они есть в данном кодеке AC '97:

- Регулировка тембра
- ПЧД для перечисленных выше частот дискретизации
- Тонкомпенсация
- Расширение 3D стерео
- AUX_OUT, настроенный как выход линейного уровня или выход на наушники

Другие необязательные функции могут требовать специальной поддержки в контроллере AC '97. В этих случаях взаимодействие может ограничиваться парой Контроллер/Кодек AC '97, если кодеки получены от одного поставщика:

- Многоканальный (4-х или 6-ти канальный) звук
- Разрядность звука 20 бит
- Цифровой выход S/PDIF
- Третий АЦП, предназначенный для ввода голоса
- АЦП, ЦАП и GPIO модема
- Несколько звуковых кодеков
- Поддержка подключения к базовой станции
- Функциональность, зависящая от поставщика

¹ Правила соответствия AC '97 требуют, чтобы возможности цифрового ПЧД, находящегося в контроллере, кодеке, или программном драйвере, имели или превосходили следующие параметры:

- Динамический диапазон ≥ 85 дБ во всём диапазоне звуковых частот
- Полоса пропускания на уровне -3 дБ ≥ 17.64 кГц
- Искажения в полосе пропускания (THD + N) ≤ -70 дБ
- Неравномерность в полосе пропускания ≤ 0.5 дБ

2 Корпус, цоколёвка и описание сигналов

48-ми контактный корпус QFP, изначально выбранный только для звуковых кодеков AC '97, стал распространённым во всей отрасли. Поставщикам рекомендуется следовать назначению выводов 48-ми контактного корпуса так точно, насколько это возможно. Корпус и цоколёвка модемного кодека (MC) и комбинированного кодека звука/модема (AMC) полностью зависит от поставщика.

2.1 48-ми выводной корпус QFP

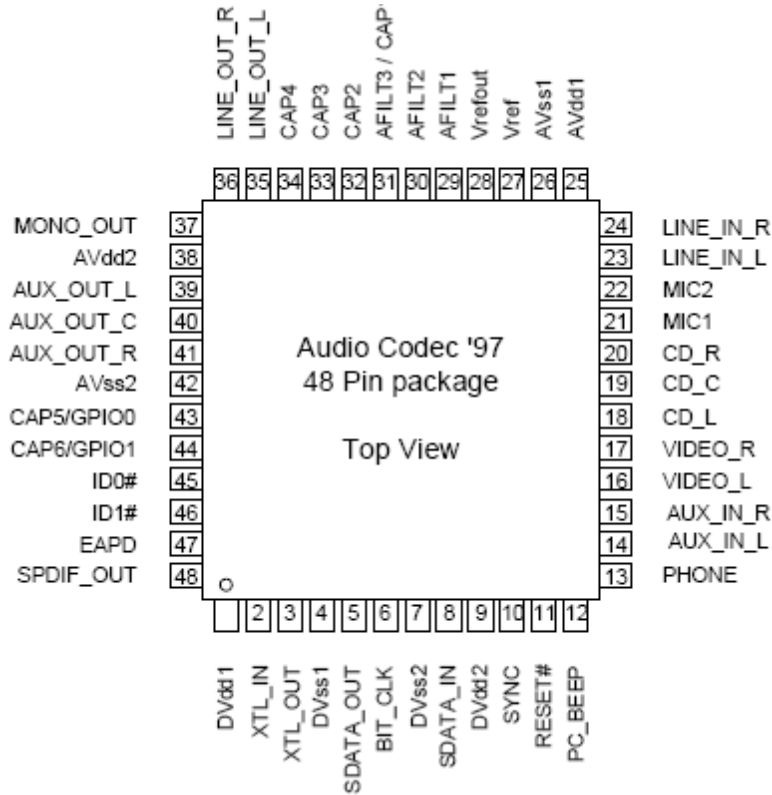


Рисунок 3. 48-ми выводной корпус и цоколёвка AC '97

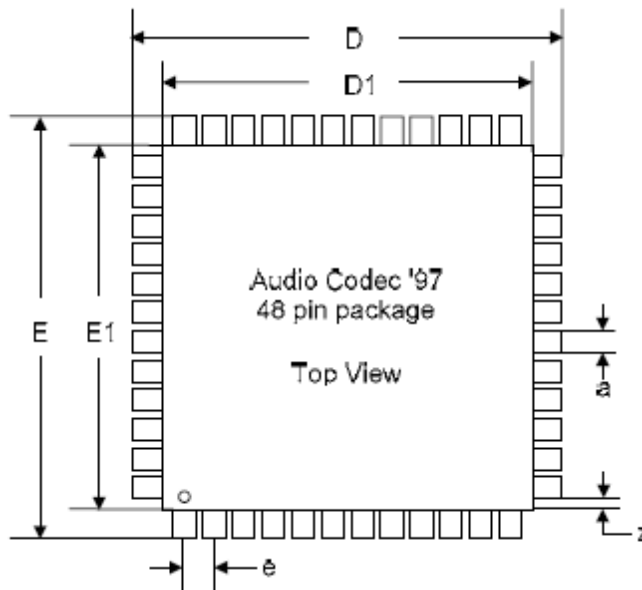


Рисунок 4. Размеры 48-ми выводного корпуса AC '97

Обозначение	Размер
D	9.00 мм
D1	7.00 мм
E	9.00 мм
E1	7.00 мм
A (ширина для пайки)	0.20 мм
e (расстояние)	0.50 мм
Z	1.00 мм

2.2 Назначение выводов

Таблица 1 содержит список контактов для 48-ми выводного корпуса QFP.

Контакт #	Сигнал	Контакт #	Сигнал
1	DVdd1	25	AVdd1
2	XTL_IN	26	AVss1
3	XTL_OUT	27	Vref
4	DVss1	28	Vrefout
5	SDATA_OUT	29	AFILT1
6	BIT_CLK	30	AFILT2
7	DVss2	31	AFILT3/CAP1
8	SDATA_IN	32	CAP2
9	DVdd2	33	CAP3
10	SYNC	34	CAP4
11	RESET#	35	LINE_OUT_L
12	Reserved/PC_BEEP	36	LINE_OUT_R
13	PHONE	37	MONO_OUT
14	AUX_IN_L	38	AVdd2
15	AUX_IN_R	39	AUX_OUT_L
16	VIDEO_L	40	AUX_OUT_C
17	VIDEO_R	41	AUX_OUT_R
18	CD_L	42	AVss2
19	CD_C	43	CAP5/GPIO0
20	CD_R	44	CAP6/GPIO1
21	MIC1	45	ID0#
22	MIC2	46	ID1#
23	LINE_IN_L	47	EAPD
24	LINE_IN_R	48	SPDIF_OUT

Таблица 1. Назначение выводов 48-ми выводного корпуса АС '97

2.3 Описание сигналов

2.3.1 Питание и земля

Рекомендуется, чтобы цифровая часть (логика и интерфейс AC-link) контроллеров и кодеков AC '97 питалась от 3.3В (смотрите характеристики по постоянному току в [Разделе 9.1](#)). Аналоговая часть работает при AVdd = 5В или AVdd = 3.3В.

Контакт	Имя сигнала	Тип	Описание
1	DVdd1	Вход	Питание цифровой части (рекомендуется 3.3В)
4	Dvss1	Вход	Цифровая земля
7	Dvss2	Вход	Цифровая земля
9	DVdd2	Вход	Питание цифровой части (рекомендуется 3.3В)
25	AVdd1	Вход	Питание аналоговой части (5.0В или 3.3В)
26	AVss1	Вход	Аналоговая земля
38	AVdd2	Вход	Питание аналоговой части (5.0В или 3.3В)
42	AVss2	Вход	Аналоговая земля

Таблица 2. Описание сигналов питания

2.3.2 AC-link и тактовый генератор

Это сигналы для подключения AC '97 кодека к его коллеге-контроллеру и внешнему кристаллу.

Контакт	Имя сигнала	Тип	Описание
2	XTL_IN	Вход	Кварц 24.576 МГц, вход генератора 24.576 МГц или 14.318 МГц
3	XTL_OUT	Выход	Кварц 24.576 МГц, если он используется для генерации тактовой частоты (в ином случае не используется)
5	SDATA_OUT	Вход	Последовательный с мультиплексированием во времени входной поток кодека AC '97, получаемый от контроллера AC '97
6	BIT_CLK	Выход Вход	Основные кодеки: выход или вход тактового генератора для последовательных данных AC-link 12.288 МГц Дополнительные кодеки: вход тактов 12.288 МГц для последовательных данных ведомого кодека
8	SDATA_IN	Выход	Последовательный с мультиплексированием во времени выходной поток кодека AC '97, передаваемый к контроллеру AC '97
10	SYNC	Вход	синхронизация на фиксированной частоте дискретизации 48 кГц
11	RESET#	Вход	Основной аппаратный сброс AC '97

Таблица 3. Описание сигналов тактового генератора и AC-link

2.3.3 Ввод/вывод цифровых сигналов

Эти сигналы являются цифровыми входами и выходами кодека AC '97.

9 Спецификация компонента AC '97

Контакт	Имя сигнала	Тип	Описание
43	GPIO0	Вход/Выход	Необязательный, зависящий от поставщика GPIO
44	GPIO1	Вход/Выход	Необязательный, зависящий от поставщика GPIO
45	ID0#	Вход	Контакт, определяющий идентификатор кодека (или обычный конденсатор)
46	ID1#	Вход	Контакт, определяющий идентификатор кодека (или обычный конденсатор)
47	EAPD	Выход	Вывод управления питанием внешнего усилителя
48	SPDIF_OUT	Выход	Выход S/PDIF (или то, что пожелает поставщик)

Таблица 4. Описание сигналов цифрового ввода/вывода

2.3.3.1 Назначение контакта передатчика S/PDIF

Кодеки AC '97 2.3 в стандартном 48-ми контактном QFP, совместимые с S/PDIF, для реализации выходного сигнала S/PDIF должны использовать контакт 48. Список контактов, которые отключаются в тестовом режиме ATE, должен включать и этот выход S/PDIF.

Кроме того, предполагается, что кодек реализует возможность зондирования, то есть обнаруживает во время включения питания, что контакт 48 выхода S/PDIF имеет "высокий уровень", и отключает бит возможности S/PDIF в регистре 28h. При отключении, биты PACA и SPCV в регистре 2Ah, и все биты в регистре управления S/PDIF 3Ah должны возвращать при чтении "0". Если драйвер обеспечивает автоматическое обнаружение, эта необязательная функция позволяет системным разработчикам устанавливать или не устанавливать аппаратный разъём S/PDIF.

2.3.4 Ввод/вывод аналоговых сигналов

Эти сигналы подключают кодек AC '97 к аналоговым входам и выходам, включая микрофоны и динамики.

Контакт	Имя сигнала	Тип	Описание
12	Запасной / PC_BEEP	Вход	Пищалка ПК, если реализована как внешний вход; в противном случае не используется (запасной)
13	PHONE	Вход	Вход громкой связи
14	AUX_IN_L	Вход	Левый канал дополнительного входа
15	AUX_IN_R	Вход	Правый канал дополнительного входа
16	VIDEO_L	Вход	Левый канал входа звука для видео
17	VIDEO_R	Вход	Правый канал входа звука для видео
18	CD_L	Вход	Левый канал входа звука КД проигрывателя
19	CD_C	Вход	Общий провод входа звука КД проигрывателя
20	CD_R	Вход	Правый канал входа звука КД проигрывателя
21	MIC1	Вход	Основной микрофонный вход
22	MIC2	Вход	Дополнительный микрофонный вход
23	LINE_IN_L	Вход	Левый канал линейного входа
24	LINE_IN_R	Вход	Правый канал линейного входа
35	LINE_OUT_L	Выход	Левый канал линейного выхода
36	LINE_OUT_R	Выход	Правый канал линейного выхода
37	MONO_OUT	Выход	Выход громкой связи или выход для внутреннего монофонического динамика
39	AUX_OUT_L	Выход	Левый канал дополнительного выхода (LNLVL_OUT, 4CH_OUT или HP_OUT)
40	AUX_OUT_C	Выход	Общий провод дополнительного выхода звука (LNLVL_OUT, 4CH_OUT или HP_OUT) или AVss (аналоговая земля)
41	AUX_OUT_R	Выход	Правый канал дополнительного выхода (LNLVL_OUT, 4CH_OUT или HP_OUT)

Таблица 5. Список сигналов аналогового ввода/вывода

2.3.5 Фильтр/Опорное напряжение

Эти сигналы подключаются к резисторам, конденсаторам или специальным источникам напряжений.

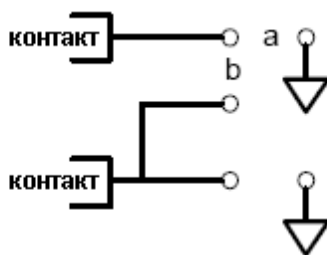
11 Спецификация компонента АС '97

Контакт	Имя сигнала	Тип	Описание
27	Vref	Выход	Опорное напряжение
28	Vrefout	Выход	Выход опорного напряжения 5 мА (предназначен для напряжения смещения микрофона)
29	AFILT1	Выход	Конденсатор сглаживающего фильтра - канал АЦП
30	AFILT2	Выход	Конденсатор сглаживающего фильтра - канал АЦП
31	AFILT3	Выход	Конденсатор сглаживающего фильтра - необязательный канал микрофонного АЦП
31	CAP1	Выход	Конденсатор общего назначения
32	CAP2	Выход	Конденсатор общего назначения
33	CAP3	Выход	Конденсатор общего назначения
34	CAP4	Выход	Конденсатор общего назначения
43	CAP5	Выход	Конденсатор общего назначения
44	CAP6	Выход	Конденсатор общего назначения

Таблица 6. Список сигналов фильтрации и опорного напряжения

Контакты конденсаторов общего назначения могут быть использованы внутренне для поддержки расширения 3D стерео, управления тембром или других функций по желанию поставщика. Способ использования каждого контакта подключения конденсатора определяет поставщик АС '97. Тем не менее, для поддержки независимой от поставщика разводки АС '97, рекомендуется следующее:

- Встроенные функции, которые используют обычные конденсаторы между выводами, должны использовать нечётную-чётную (n, n+1) пару контактов, (1-2, 3-4, 5-6 и т.д.)
- Встроенные функции, которые используют обычный конденсатор на землю, могут использовать любой вывод
- Значения обычных конденсаторов должны быть не более 1мкФ (предпочтительным является корпус 0805 или меньший)



Для конфигурации "конденсатор на землю":
a = конденсатор, b = не подключается

Для конфигурации "конденсатор между выводами":
a = не подключается, b = конденсатор

Рисунок 5. Пример независимой от поставщика разводки внешнего конденсатора.

3 Контроллер, кодек и AC-link

В этом разделе описаны физические и функциональные аспекты высокого уровня интерфейса между контроллером и кодеком AC '97, называемого AC-link. Для подробного описания протоколов AC-link, назначений слотов и битов обратитесь к [Разделу 4](#).

3.1 Физический интерфейс AC-link

Кодек AC '97 взаимодействует со своим спутником - цифровым контроллером с помощью цифрового последовательного интерфейса AC-link. AC-link был создан для поддержки соединений между одним контроллером и четырьмя кодами максимум. Все цифровые потоки данных: звук, модем и телефон, а также вся информация управления (команды/статус) передаются через это последовательное соединение, которое содержит тактовые импульсы (BIT_CLK), кадровую синхронизацию (SYNC), входящие последовательные данные (SDATA_IN), исходящие последовательные данные (SDATA_OUT) и сброс (RESET#).

3.2 Соединение контроллера с единственным кодом

Самой простой и наиболее распространённой конфигурацией системы AC '97 является соединение AC-link между контроллером и кодом "точка-точка", как показано на Рисунке 6.

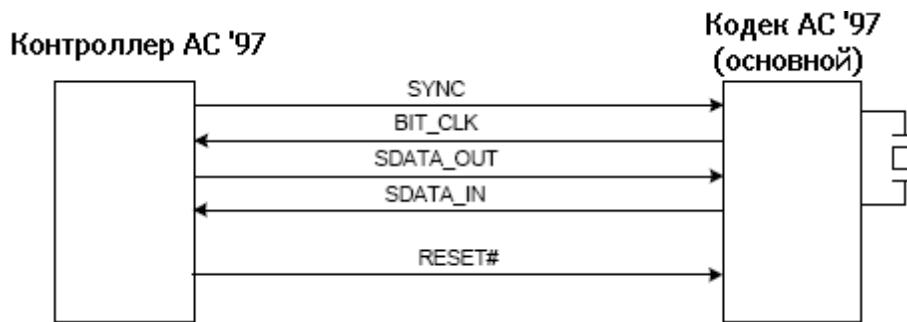


Рисунок 6. Соединения между контроллером и кодом

Основной кодек может быть либо источником, либо получателем тактовых импульсов данных, в зависимости от конфигурации.

Если во время наличия сигнала RESET# на выводе BIT_CLK присутствуют тактовые импульсы, по крайней мере пять циклов, до того, как RESET# убран, то кодек является получателем BIT_CLK и не должен управлять BIT_CLK, после того, как RESET# убран. Тактовые импульсы предоставляются другими элементами, а не основным кодом, например, контроллером или отдельной микросхемой-генератором тактовых импульсов. В этом случае основной кодек должен выступать в качестве получателя сигнала BIT_CLK, как если бы он был вторичным кодом.

Данное обнаружение источника тактовых импульсов должно выполняться каждый раз, когда на линии RESET# присутствует сигнал. В случае горячего сброса, если тактовые импульсы пропали, но RESET# не установлен, кодек должен помнить источник тактовых импульсов и не начинать генерацию тактовых импульсов по сигналу SYNC, если кодек ранее определил, что он был получателем BIT_CLK.

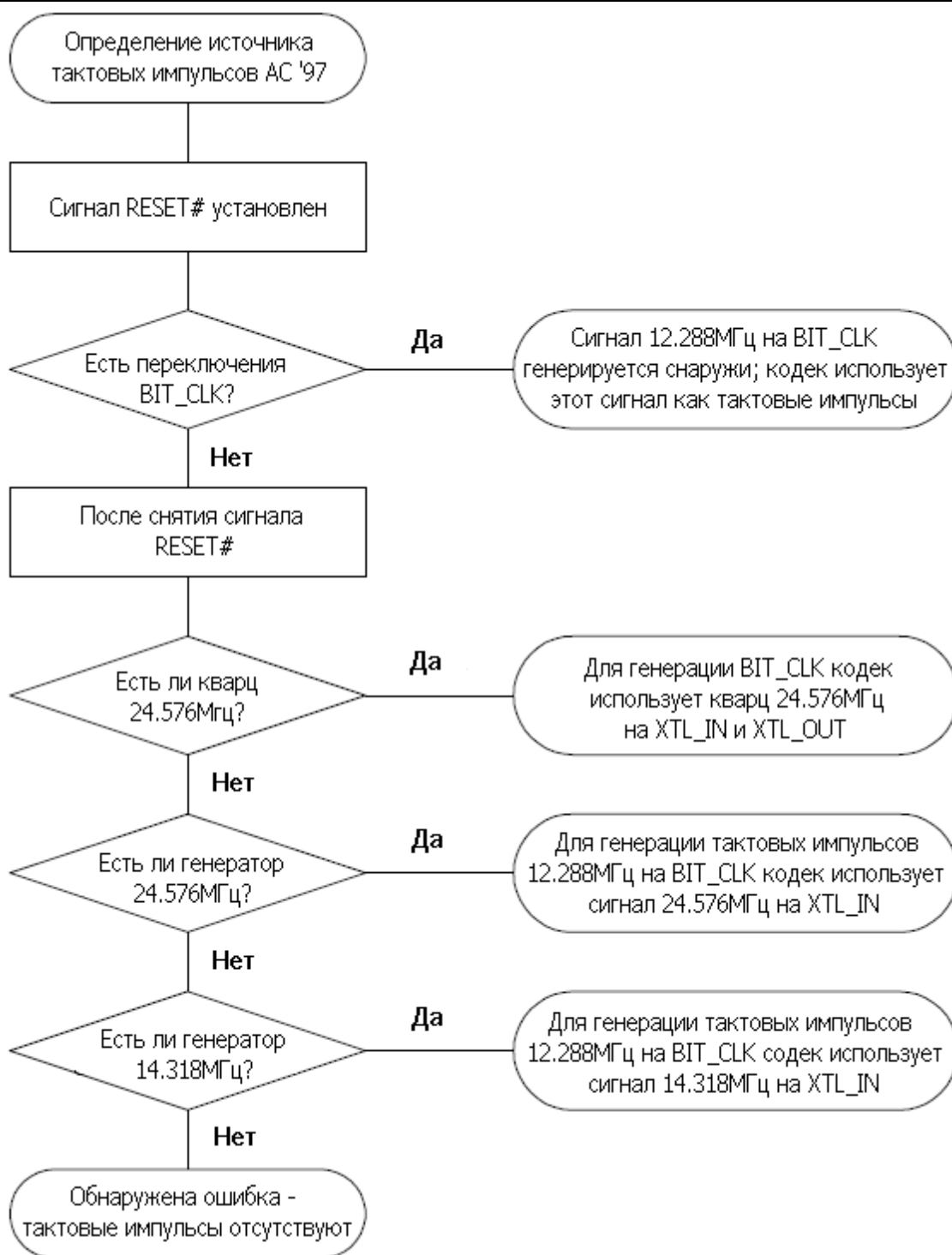


Рисунок 7. Определение источника тактовых импульсов кодека (2)

Если, когда сигнал RESET# был убран, кодек не обнаружил сигнал на BIT_CLK, как определено в предыдущем пункте, то кодек АС '97 получает свою тактовую частоту часы внутренне от подключенного внешнего кварца³ или генератора 24.576 МГц, или, опционально, от внешнего генератора⁴ 14.318 МГц, и управляет буферизованными тактовыми импульсами 12.288 МГц под именем сигнала "BIT_CLK" для своего спутника - цифрового контроллера АС-link. Дрожание фронтов (джиттер) тактовой частоты для ЦАПей и АЦПей является одним из основных препятствий для высококачественного вывода, и генерируемая внутри тактовая частота будет обеспечивать АС '97 чистыми тактовыми импульсами, которые не зависят от физической близости цифрового контроллера-спутника АС

'97 (именуемого далее "контроллер").

Если BIT_CLK начинает переключения во время, когда сигнал RESET# остаётся установленным, тактовые импульсы предоставляются другими элементами, а не основным кодеком, например, контроллером или отдельным источником импульсов. В этом случае основной кодек должен выступать в качестве получателя сигнала BIT_CLK, как если бы он был вторичным кодеком.

Начало всех пакетов звуковых отсчётов, или звуковых кадров, передаваемых по AC-link, синхронизируется по фронту сигнала SYNC. SYNC управляется контроллером. Контроллер генерирует SYNC путём деления BIT_CLK на 256 и применяя некоторую обработку для адаптации рабочего цикла. Это даёт частоту сигнала SYNC 48 кГц, чей период определяет кадр звука. Данные передаются по AC-link по каждому фронту BIT_CLK и впоследствии забираются принимающим устройством на принимающей стороне AC-link по каждому следующему спаду BIT_CLK.

² Этот рисунок описывает только конечные состояния, и это не означает, что фактическая последовательность обнаружения будет такой. Фактическая логика обнаружения оставлена на усмотрение поставщика кодека.

³ Рекомендуется использовать кварц, но также можно ко входу AC '97 XTAL_IN подключить и внешний генератор

⁴ Механизм, используемый для определения, подключён ли к основному кодеку генератор 14.318 МГц или другой, в настоящий момент не определён и оставлен на усмотрение каждого поставщика кодека. Он может быть определён в будущих версиях этой спецификации.

3.3 Соединение контроллера с несколькими кодеками

Были реализованы или предложены несколько зависящих от поставщиков методов поддержки нескольких конфигураций кодеков с помощью AC-link, в том числе кодеки с селективным сквозным AC-link и контроллеры с дублированными AC-link-ами. Этот раздел определяет стандартный метод для реализации конфигураций, в которых в двух или нескольких кодеках работает физически отдельный AC-link, но используется общий цифровой контроллер.

Потенциальные реализации включают в себя:

- Многоканальный звук, реализуемый с помощью нескольких 2-х или 4-х канальных кодеков
- Отдельные кодеки для независимых звуковых и модемных аналоговых подключений
- Док-станции, где один кодек находится в ноутбуке, а другой - в станции

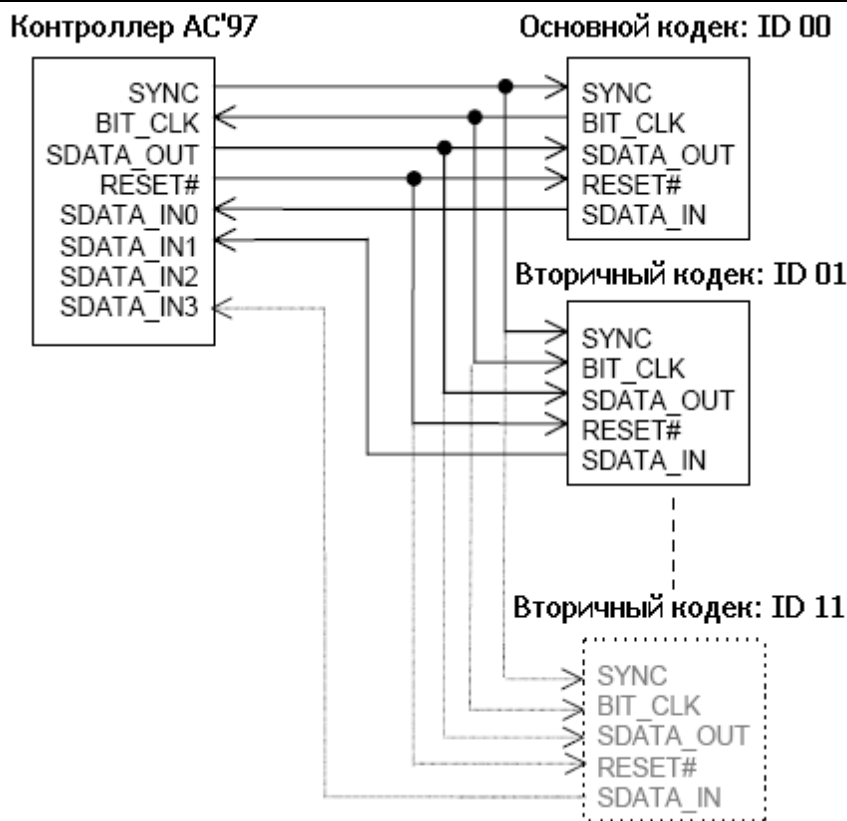


Рисунок 8. Соединение контроллера и нескольких кодеков

Данная спецификация определяет поддержку до четырёх кодеков на один AC-link. По определению здесь может быть один основной кодек (ID 00) и до трёх вторичных кодеков (с идентификаторами 01, 10 и 11). Функция выбора идентификатора кодека аналогична сигналу выбора микросхемы. Поэтому вторичные устройства имеют полностью отдельные наборы регистров; доступ к каждому индивидуален и они не имеют общих регистров.

Реализация AC-link для нескольких кодеков должна избежать генерации всеми BIT_CLK. Потенциально можно избежать увеличения числа контактов контроллера использованием общих SYNC, SDATA_OUT и RESET# от одного цифрового контроллера AC '97. Каждое устройство требует своего контакта SDATA_IN для передачи данных в контроллер. Это предотвращает работу нескольких устройств на одной последовательной линии ввода.

Поддержка взаимодействия с несколькими кодеками требует специально разработанного контроллера. Цифровой контроллер AC '97, который поддерживает несколько конфигураций кодеков, имеет несколько входов SDATA_IN, поддерживая один основной кодек и до трёх вторичных кодеков.

3.3.1 Адресация основного кодека

Основной кодек AC '97 реагирует на команды чтения и записи регистров, направляемые кодексу с идентификатором 00 (подробную информацию о протоколе адресации основного и вторичного кодека смотрите в [Разделе 4](#)). Основные устройства должны быть способны настраиваться (аппаратно, с помощью контактов выбора, или другими методами) на идентификатор кодека 00, и отразить это в двухбитном поле идентификатора кодека в регистре(ах) Extended Audio ID и/или Extended Modem ID. Описание звуковых регистров смотрите в [Разделе 5](#), а описание регистров модема - в [Разделе 6](#).

Основной кодек может либо управлять сигналом BIT_CLK, либо получать сигнал, предоставляемый цифровым контроллером или другим тактовым генератором, как это определено в [Разделе 3.2](#) и на Рисунке 7.

Рекомендуется, чтобы все кодеки AC '97, способные конфигурироваться как основные, были разработаны для поддержки на BIT_CLK не менее двух (лучше до четырёх) сигналов с нагрузкой 50 пФ и входным импедансом 10 кОм. Это гарантирует, что реализация с двумя кодеками (или до четырёх кодеков) не будет перегружать выход тактовых импульсов.

3.3.2 Адресация вторичного кодека

Вторичные кодеки AC '97 реагируют на команды чтения и записи регистров, направляемые на кодеки с идентификаторами 01, 10 или 11, подробную информацию о протоколе адресации основного и вторичного кодека смотрите в [Разделе 4](#). Вторичные устройства должны быть способны настраиваться (аппаратно, с помощью контактов выбора, или другими методами) на идентификаторы кодека 01, 10 или 11 в двухбитном поле идентификатора кодека в регистре(ах) Extended Audio ID и/или Extended Modem ID. Описание звуковых регистров смотрите в [Разделе 5](#), а описание регистров модема - в [Разделе 6](#).

Кодеки, настроенные как вторичные, должны начинать работу при включении питания с контактом BIT_CLK, настроенным как вход. Использование предоставляемого сигнала BIT_CLK является необходимым для обеспечения, чтобы всё на AC-link было синхронным. BIT_CLK также потенциально мог бы быть использован в качестве источника тактовых импульсов (с умножением на 2, так что внутренняя частота будет 24.576 МГц).

3.3.3 Выбор идентификатора кодека

Звуковые кодеки в 48-ми контактном корпусе используют контакты 45 и 46 (которые предназначены для ID0# и ID1#) в качестве контактов для настройки идентификатора кодека. Биты конфигурации ID0# и ID1# имеют инверсные входы и по умолчанию 00 = Основной (через слабые внутренние подтяжки на питание), когда оставляются неподключёнными. Это исключает потребность во внешних резисторах для кодеков, настраиваемых как основные, и поддерживает обратную совместимость с существующими разводками плат, которые оставляют контакты 45 и 46 как "неподключённые" или с конденсаторами на землю. Подтяжка к низкому уровню выполняется обычно резисторами 0 - 10 кОм, подключенными к цифровой (не аналоговой) земле.

ID1# (контакт 46)	ID0# (контакт 45)	Конфигурация
Не подключён	Не подключён	Основной идентификатор 00
Не подключён	Подтянут к низкому уровню	Вторичный идентификатор 01
Подтянут к низкому уровню	Не подключён	Вторичный идентификатор 10
Подтянут к низкому уровню	Подтянут к низкому уровню	Вторичный идентификатор 11

Таблица 7. Рекомендуемый выбор идентификатора кодека

3.4 Тактирование реализаций с несколькими кодеками

Чтобы система была синхронной, всё тактирование основного и вторичного кодека должно происходить от одного источника тактовой частоты, чтобы они работали в одном временном базисе. Кроме того, все временные интервалы протокола AC-link должны базироваться на сигнале BIT_CLK, чтобы гарантировать, что всё на AC-link будет синхронным.

Для вторичного кодека потенциально возможны следующие варианты тактирования 24.576 МГц:

1. Использование общего внешнего источника сигнала 24.576 МГц (внешний генератор или цифровой контроллер AC '97)
2. Использование выхода кварца основного кодека
3. Использование для получения 24.576 МГц выхода BIT_CLK основного кодека

3.4.1 Основной кодек AC, MC или AMC

Основным устройствам AC/MC/AMC необходимо правильно поддерживать любой из следующих вариантов тактирования:

1. Кристалл 24.576 МГц, подключенный между XTAL_IN и XTAL_OUT
2. Внешний генератор 24.576 МГц, подключенный к XTAL_IN
3. Генератор 12.288 МГц, подключенный ко входу BIT_CLK

Основное устройство также может опционально поддерживать следующий вариант тактирования:

4. Внешний генератор 14.318 МГц, подключенный к XTAL_IN

Если модемный кодек настроен в качестве основного кодека AC-link, то не должно быть никаких звуковых кодеков,

подключенных на AC-link (то есть в конфигурации "только модем" поддерживается только конфигурация для MC '97 в варианте подключения только одного основного кодека AC-link).

3.4.2 Вторичный кодек AC

Вторичным устройствам AC для правильной работы необходимо использовать один или несколько из следующих вариантов тактирования:

1. Внешний генератор 24.576 МГц, подключенный к XTAL_IN (синхронный и в фазе с основной тактовой частотой 24.576 МГц)
2. Вход BIT_CLK, предоставляемый основным кодеком

3.4.3 Вторичный кодек MC

Вторичным устройствам AC/MC/AMC для правильного функционирования необходимо использовать один или несколько из следующих вариантов тактирования:

1. Вход BIT_CLK, предоставляемый первичным кодеком
2. Указанный поставщиком кристалл, подключенный к XTAL_IN и XTAL_OUT
3. Внешний генератор 24.576 МГц, подключенный к XTAL_IN (синхронный с первичным кодеком, питаемый, необязательно, от 3.3Vaux)

Независимо от варианта тактирования, вторичные кодеки MC обязаны соблюдать временную синхронизацию AC-link с их входами BIT_CLK и SYNC. Вторичные кодеки MC, которые используют вариант синхронизации (1) в течение всего времени работы, зависят от точности и стабильности источника BIT_CLK основного кодека AC. Вторичные кодеки MC, которые поддерживают функциональность wake-up/Caller-ID (пробуждение/идентификация вызова), зависят от варианта (2) или (3) по крайней мере во время подачи питания 3.3Vaux. Выбор вариантов тактирования (2) или (3) может иметь влияние на энергопотребление во время состояния сна.

3.4.3.1 Отдельные соображения для AC + MC

В конфигурации из нескольких звуковых кодеков плюс модем обычно хочется получать высочайшее качество звука, поддерживая при этом возможность холодного пробуждения модема D3. Высочайшее качество звука требует чистых источников напряжения AVdd и DVdd для звукового кодека, в то время как возможность управления питанием модема (пробуждение D3) диктует питание от Vaux. С учётом этого, также могут быть случаи, когда это имеет смысл, питать самостоятельно работающий отдельный источник тактовой частоты для обоих кодеков. Таким образом, можно независимо управлять питанием всех кодеков без каких-либо проблем, которые были бы связаны с зависимостью от активности тактовых импульсов какого-то другого кодека. Цифровой контроллер AC '97 может быть разработан для управления питанием источника тактовых импульсов высокой частоты.

3.5 Управление питанием AC-link

3.5.1 Выключение питания AC-link

Сигналы AC-link могут быть переведены в режим пониженного энергопотребления. Когда регистр выключения питания AC '97 (Powerdown, 26h) запрограммирован на соответствующее значение, BIT_CLK и SDATA_IN переводятся и сохраняют низкий логический уровень напряжения. После сигнала сброса для AC '97, контроллер AC '97 не должен пытаться проиграть или захватить аудио данные, пока он не проверит состояние готовности (Codec Ready) кодека AC '97.

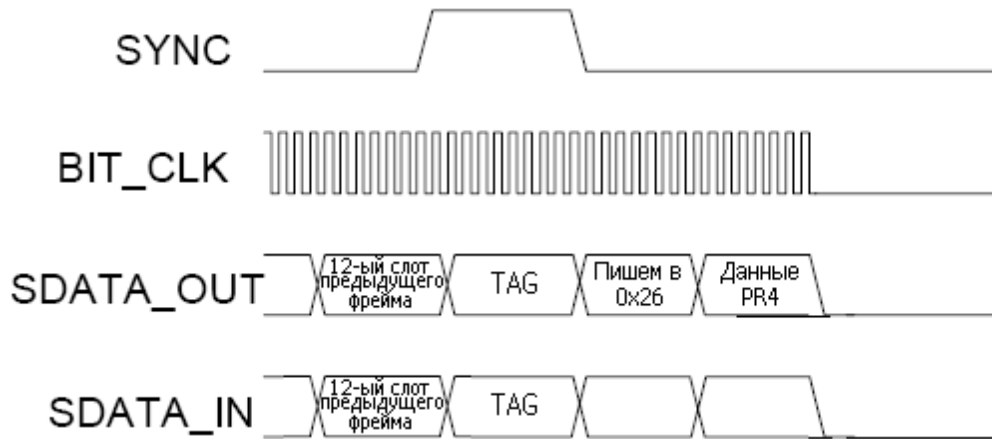


Рисунок 9. Временная диаграмма выключения питания AC-link

BIT_CLK и SDATA_IN переходят в низкий уровень сразу после декодирования записи в регистр управления питанием (26h) значения PR4. Когда драйвер контроллера AC '97 находится в точке, где он готов запрограммировать AC-link в режим пониженного энергопотребления, слоты 1 и 2 СЧИТАЮТСЯ СОДЕРЖАЩИМИ только правильный поток в кадре вывода звука⁵.

После программирования устройства AC '97 в режим низкого энергопотребления, режим остановки, контроллер AC '97 должен установить и поддерживать низкий уровень на SYNC и SDATA_OUT.

После того, как кодеку AC '97 было поручено остановить BIT_CLK, для перевода AC-link в активный режим должен быть использован специальный протокол "пробуждения", так как в отсутствие BIT_CLK обычные кадры ввода и вывода звука не могут быть переданы.

⁵ Предполагается, что в данный момент времени все источники на звуковых входах также уже отключены.

3.5.2 Пробуждение AC-link

Есть два метода для вывода AC-link из режима пониженного энергопотребления, режима останова. Независимо от метода, задачу пробуждения выполняет контроллер AC '97.

3.5.2.1 Пробуждение инициируется контроллером

Протокол AC-link предусматривает "холодный сброс AC '97" и "горячий сброс AC '97" (смотрите [Раздел 3.6](#)). Текущее состояние пониженного энергопотребления в конечном счёте и определяет, какая формы сброса AC '97 является целесообразной. За исключением осуществления "холодного" или "регистрового" сброса (запись в регистр Reset), при котором регистры AC '97 инициализируются значениями по умолчанию, регистры должны сохранять состояние во всех режимах пониженного энергопотребления.

После выключения питания, возобновление работы AC-link с помощью повторной установки сигнала SYNC не должно происходить в течение как минимум четырёх звуковых кадров, следующих за кадром, в котором был вызвано выключение питания. Когда AC-link включает питание, он показывает готовность через бит готовности кодека, Codec Ready (входной слот 0, бит 15).

3.5.2.2 Пробуждение инициируется кодеком

Кодек (запитанный от Vaux) может вызвать событие пробуждения (PME#) переводом SDATA_IN из низкого в высокий уровень и удерживать его высоким, пока по AC-link не будет получен горячий или холодный сброс. Эта функциональность обычно реализуется в современных кодеках, которые обнаруживают вызов, идентифицируют вызов, и так далее. Для получения дополнительной информации смотрите [Раздел 7](#).

Заметим, что когда AC-link либо запрограммирован на режим пониженного энергопотребления, либо отключён полностью, BIT_CLK может остановиться, если поставщиком тактовых импульсов является основной кодек, который выключает тактовые импульсы AC-link для вторичного кодека⁶. Для того, чтобы вторичный кодек

реагировал на внешнее событие (телефонный вызов), он должен поддерживать независимую схему тактирования для любой связанной с PME# логики, которая должна продолжать работать, когда не работает AC-link. Это включает в себя логику асинхронного управления SDATA_IN для получения логического высокого уровня, который сигнализирует о запросе на пробуждение к цифровому контроллеру AC '97. Дополнительные сведения смотрите в [Разделе 7](#).

⁶ Вторичный кодек всегда конфигурирует свой контакт BIT_CLK как вход.

3.6 Сброс кодека

Существуют три типа сброса AC '97:

- **Холодный** сброс, когда вся логика AC '97 (включая регистры) инициализируется в состояние по умолчанию
- **Горячий** сброс, когда состояние набора регистров AC '97 остаётся неизменным
- Сброс **регистров**, который инициализирует в состояние по умолчанию только регистры AC '97

3.6.1 Холодный сброс AC '97

Холодный сброс достигается установкой RESET# в низкий уровень на минимальное указанное время с последующей подачей на RESET# высокого уровня. BIT_CLK и SDATA_IN будут активированы, или повторно активированы, в зависимости от обстоятельств, а все регистры управления AC '97 будут проинициализированы в значения по умолчанию при включении питания. RESET# является асинхронным входом AC '97.

3.6.2 Горячий сброс AC '97

Горячий сброс AC '97 будет повторно активировать AC-link без изменения текущих значений регистров AC '97. О горячем сбросе сигнализирует перевод SYNC в высокий уровень в течение не менее 1 мкс в отсутствие BIT_CLK.

При передаче обычных кадров звука SYNC является синхронным входом AC '97. Однако, в отсутствие BIT_CLK, SYNC рассматривается как асинхронный вход, используемый для генерации горячего сброса AC '97.

AC '97 НЕ ДОЛЖЕН ответить активацией BIT_CLK, пока AC '97 снова не установил SYNC в низкий уровень. Это исключает ложное детектирование нового кадра звука.

3.6.3 Сброс регистров AC '97

Все регистры устройства AC могут быть установлены в значения по умолчанию путём выполнения записи (любого значения) в регистр сброса, 00h. Все регистры в устройстве MC могут быть установлены в значения по умолчанию путём выполнения записи (любого значения) в дополнительный регистр идентификации модема, 3Ch. Для устройств AMC звуковые и модемные регистры должны сбрасываться независимо через запись в 00h и 3Ch, соответственно.

4 Цифровой интерфейс AC-link

4.1 Обзор

AC-link представляет собой 5-ти контактный цифровой последовательный интерфейс, который связывает кодек и контроллер AC '97. Протокол AC-link является двунаправленным, работающим на фиксированной частоте, последовательным цифровым потоком. AC-link передаёт несколько входящих и исходящих звуковых потоков ИКМ, а также обеспечивает доступ к регистру управления с использованием схемы уплотнения во времени (time division multiplexed, TDM), которая делит каждый кадр звука на 12 исходящих и 12 входящих потоков данных, каждый с разрешением 20 бит на отсчёт. Обеспечивая минимально необходимое разрешение для ЦАП и АЦП в 16 бит, AC '97 может также обеспечивать работу 18-ти или 20-ти разрядных ЦАП/АЦП, учитывая тот запас, который предоставляет архитектура AC-link.

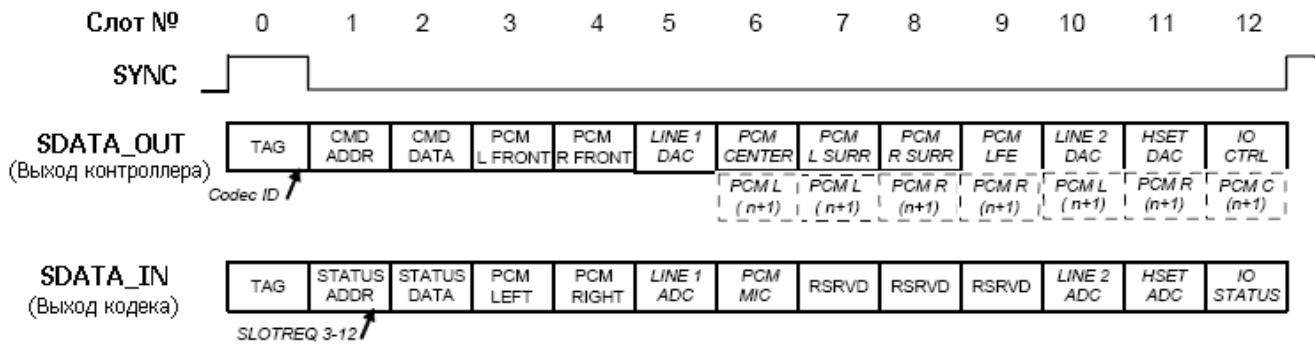


Рисунок 10. Двунаправленный кадр AC-link с назначениями слотов

Исходящие слоты AC-link (передаваемые от контроллера) определены следующим образом:

Слот	Название	Описание
0	Метка SDATA_OUT	Старшие биты указывают, какие слоты содержат достоверные данные; в младших передаётся идентификатор кодека
1	Адрес регистра для записи	Бит команды чтения/записи, плюс 7-ми разрядный адрес регистра кодека
2	Данные для записи в регистр команды	16-ти разрядные данные для записи в регистр команды
3, 4	ЦАП воспроизведения ИКМ L&R	16, 18, или 20-ти разрядные данные ИКМ для левого и правого каналов
5	ЦАП модемной линии 1	16-ти разрядные данные для вывода через 1-ую линию модема
6, 7, 8, 9	Данные ИКМ центрального канала, левого и правого окружающего звука, низкочастотных эффектов	16, 18, или 20-ти разрядные данные ИКМ для каналов: центр, левый и правый окружения, низкочастотных эффектов
10	ЦАП модемной линии 2	16-ти разрядные данные для вывода через 2-ую линию модема
11	ЦАП модемного телефона	16-ти разрядные данные для вывода на телефонную трубку модема
12	Управление вводом/выводом модема	Порт для записи сигналов GPIO модема
10 - 11	Выход SPDIF	Необязательный канал AC-link для передачи SPDIF
6 - 12	Звук на удвоенной частоте дискретизации	Необязательный канал AC-link для левого, правого и центрального каналов, работающих на частоте 88.2 или 96 кГц. Фактически используемые слоты управляются битами DRSS.

Входящие слоты AC-link (передаваемые от кодека) определены следующим образом:

Слот	Название	Описание
0	Метка SDATA_IN	Старшие биты указывают, какие слоты содержат достоверные данные
1	Адрес регистра для чтения	Старшие бита содержат адрес регистра; младшие указывают, какие слоты запрашивают данные
2	Данных, читаемые из регистра	16-ти разрядные данные, прочитанные из регистра
3, 4	АЦП записи ИКМ L&R	16, 18 или 20-ти разрядные данные ИКМ от входов левого и правого каналов
5	АЦП модемной линии 1	16-ти разрядные данные от 1-ой входной линии модема
6	АЦП, предназначенный для микрофона	16, 18 или 20-ти разрядные данные ИКМ от необязательного АЦП 3-го входа
7, 8, 9	Зарезервированы для поставщиков оборудования	Зависит от поставщика (дополнительный вход для подключения к док-станции, микрофонной решётки и так далее)
10	АЦП модемной линии 2	16-ти разрядные данные от 2-ой входной линии модема
11	Входной АЦП модемного телефона	16-ти разрядные данные от входа телефонной трубки модема
12	Состояние ввода/вывода модема	Порт чтения состояния GPIO модема

4.2 Протокол последовательного интерфейса AC-link

Контроллер AC '97 вырабатывает сигнал синхронизации всех пересылок данных по AC-link. Кодек, контроллер AC '97 или внешний источник тактовой частоты управляет частотой последовательной передачи битов по AC-link, которую контроллер AC '97 затем использует вместе с сигналом синхронизации для построения кадров звука. SYNC, фиксированная частота 48 кГц, получается делением частоты передачи битов (BIT_CLK). BIT_CLK, фиксированная частота 12.288 МГц, обеспечивает необходимую скорость передачи для поддержки 12-ти 20-ти разрядных исходящих и входящих временных интервалов (слотов). Последовательные данные AC-link изменяются по каждому фронту BIT_CLK. Приёмник данных AC-link (кодек для исходящих данных и контроллер для входящих данных) производит выборку каждого последовательного бита по спаду BIT_CLK.

Протокол AC-link предусматривает специальный 16-ти разрядный временной интервал (слот 0) в котором каждый бит передаёт метку достоверности для соответствующего интервала времени в текущем кадре звука. 1 в данном разряде слота 0 указывает, что соответствующий слот времени в текущем кадре звука был назначен для потока данных и содержит достоверные данные. Если слот помечен как недействительный, за заполнение всех битов 0 во время передачи слота несёт ответственность источник данных (кодек AC '97 для входного потока, контроллер AC '97 для исходящего потока). SYNC сохраняет высокий уровень общей продолжительностью в 16 тактов BIT_CLK в начале каждого кадра звука. Часть кадра звука, где SYNC имеет высокий уровень, определена как "фаза передачи метки". Остальная часть звукового кадра, где SYNC имеет низкий уровень, определена как "фаза передачи данных".

Кроме того, для экономии электроэнергии все сигналы тактирования, синхронизации и данных могут быть остановлены. Это требует, чтобы кодек AC '97 был реализован статическим, чтобы содержание его регистров оставалось неизменным при входе в режим экономии энергии.

4.2.1 Работа AC-link с разными частотами дискретизации

Последовательное соединение AC-link определяет канал цифровых данных и управления между контроллером и кодеком. AC-link поддерживает 12 20-ти разрядных слота для частоты 48 кГц на SDATA_IN и SDATA_OUT. Архитектура уплотнения по времени (time division multiplexed, TDM) "на основе временных интервалов (слотов)" поддерживает инфраструктуру с меткой достоверности для каждого слота, которую устанавливает или сбрасывает источник данных каждого слота, чтобы указать, достоверны ли данные слота в текущем кадре звука. Такая инфраструктура с меткой может быть использована для поддержки пересылок между контроллером и кодеком на любой частоте дискретизации. При желании, потоки могут быть переданы через AC-link в специальном режиме "метка с чередованием", тем самым устраняя необходимость повышения частоты дискретизации до обычной частоты 48 кГц.

Для звука решения с чередованием слотов AC-link позволяют передавать через AC-link поток высочайшего качества, 44.1 или 48 кГц, без необходимости повышения частоты дискретизации. Также возможен вывод звука на удвоенной частоте дискретизации 88.2 или 96 кГц путём объединения двух исходящих слотов для каждого канала ЦАП. Для модема с аналоговым интерфейсом могут поддерживаться потоки данных на разных необходимых частотах дискретизации.

4.2.1.1 Сигнальный протокол для изменяемой частоты дискретизации

Инфраструктура с меткой AC-link накладывает требования на FIFO по обе стороны от AC-link. Например, при передаче через AC-link потока 44.1 кГц в каждых 480 кадрах вывода звука, которые отправляются по нему, 441 из них должен содержать достоверные данные. Должен ли цифровой контроллер AC '97 сначала передать все 441 РСМ выборку, а затем 39 недействительных слотов? Или же цифровой контроллер AC '97 должен равномерно чередовать действительные и недействительные слоты? Каждый возможный метод приносит с собой различные требования к FIFO. Для достижения совместимости между цифровыми контроллерами и кодеками AC '97, разработанными разными производителями, необходимо стандартизировать схему по крайней мере одной стороны AC-link, так что требования к FIFO будут общими для всех разработок. В центре внимания этой стандартизации находится AC-link на стороне кодека.

Новый стандартный подход требует добавления флагов запроса слота "по требованию". Эти флаги передаются от кодека цифровому контроллеру AC '97 во время каждого входного кадра звука. Каждый раз, когда цифровой контроллер AC '97 видит один или более из вновь определённых флагов запроса слота, установленными в активный (низкий) уровень в данном входящем кадре звука, он знает, что должен передать следующую выборку ИКМ для соответствующего слота(ов) в исходящем кадре AC-link, который следует сразу же за этим.

Бит VRA (Variable Rate Audio, звука с переменной частотой) в регистре Extended Audio Status and Control (Расширенный Статус Звука и Управления) должен быть установлен в 1, чтобы разрешить работу с переменной частотой дискретизации звука. Установка VRA=1 имеет две функции:

- позволяет преобразования ИКМ ЦАП/АЦП с разными частотами дискретизации, разрешая запись в регистры управления частотой дискретизации 2С-34h (Sample Rate Registers)
- разрешает работу протокола сигнализации по требованию из кодека в контроллер, используя биты SLOTREQ, которые становятся необходимыми, когда частота дискретизации ЦАПей отлична от частоты последовательных кадров AC-link 48 кГц

Поведения представлены ниже в таблице:

Функциональность AC '97	VRA=0	VRA=1
Биты SLOTREQ	Всегда 0 (данные в каждом кадре)	0 или 1 (данные по запросу)
Регистры частоты дискретизации	установлены в 48 кГц	разрешена запись

Таблица 8. Режимы VRA

Для выхода с переменной частотой дискретизации кодек проверяет его регистры управления частотой дискретизации, состояние буферов FIFO и входящие биты меток SDATA_OUT в начале каждого исходящего кадра AC-link, чтобы определить, какие биты SLOTREQ установлены в активный (низкий) уровень. Биты SLOTREQ, установленные в данном входящем кадре AC-link, определяют, какие активные исходящие слоты требуют данных от цифрового контроллера AC '97 в следующем исходящем кадре звука. Активный исходящий слот определяется как любой слот, поддерживаемый кодеком, который не находится в выключенном состоянии. При работе на фиксированной частоте 48 кГц, биты SLOTREQ всегда установлены в активный (низкий) уровень и выборка передаётся в каждом кадре.

Для входа с переменной частотой дискретизации, бит метки для каждого входящего слота указывает, присутствуют ли достоверные данные или нет. Таким образом, даже в режиме переменной частоты дискретизации кодек всегда является ведущим: для SDATA_IN (от кодека к контроллеру) кодек устанавливает бит TAG (метка); для SDATA_OUT (от контроллера к кодеку) кодек устанавливает бит SLOTREQ, а затем проверяет бит TAG в следующем кадре.

Бит VRM (звук с микрофона с переменной частотой дискретизации) в регистре Extended Audio Status and Control управляет поведением необязательного микрофонного АЦП таким же образом, как VRA=1 управляет АЦП ИКМ.

Обратите внимание, что преобразователи модема (линия 1, линия 2, телефон) не управляются битом VRA и биты SLOTREQ для активных ЦАПей модема всегда рассматриваются как действительные (данные по требованию).

4.2.1.2 Поведение SLOTREQ и управление питанием

Биты SLOTREQ для фиксированной частоты дискретизации, выключения питания и всех неподдерживаемых слотов должны быть заполнены 0-ми для максимальной совместимости с оригинальной спецификацией компонентов AC '97. Когда канал ЦАП выключен, он полностью исчезает из последовательно передаваемого кадра: метка и слот выхода игнорируются, а бит SLOTREQ отсутствует (считается нулевым). Бит SLOTREQ должен быть установлен в 1 в интервале между моментами, когда бит выключения для его соответствующего канала выключен, и когда его канал готов принимать выборки. Контроллеры могут воспользоваться этим для устранения необходимости опроса регистров состояния AC '97, AMC'97 или MC '97.

Когда контроллер хочет выключить канал, он должен:

1. Отключить источник выборок для ЦАП в контроллере
2. Установить бит PR для канала ЦАП в регистрах 26H, 2Ah или 3Eh

Когда контроллер хочет включить канал, он должен:

1. Очистить бит PR для канала ЦАП в регистрах 26H, 2Ah или 3Eh
2. Включить источник выборок для ЦАП в контроллере

4.2.2 Адресация регистров основного и вторичного кодека

2-х разрядное поле идентификации кодека в младших битах выходного слота 0 дополняет оригинальный протокол AC-link, что позволяет цифровому контроллеру AC '97 самостоятельно обращаться к регистрам основного и вторичного кодека.

Для доступа к основному кодеку цифровой контроллер AC '97:

1. Устанавливает бит достоверности кадра AC-link (слот 0, бит 15)
2. Устанавливает биты меток в достоверное состояние для слотов 1 и 2 адреса и данных команды (слот 0, биты 14 и 13)
3. Устанавливает нулевое значение (00) в поле идентификатора кодека (слот 0, биты 1 и 0)
4. Передаёт желаемые адрес и данные команды для основного кодека в слотах 1 и 2

Для доступа к вторичному кодеку цифровой контроллер AC '97:

1. Устанавливает бит достоверности кадра AC-link (слот 0, бит 15)
2. Устанавливает биты меток в недостоверное состояние для слотов 1 и 2 адреса и данных команды (слот 0, биты 14 и 13)
3. Помещает ненулевое значение (01, 10 или 11) в поле идентификатора кодека (слот 0, биты 1 и 0)
4. Передаёт желаемые адрес и данные команды для вторичного кодека в слотах 1 и 2

Вторичные кодеки пренебрегают битами меток адреса и данных команды (слот 0, биты 14 и 13), когда они видят 2-х разрядное значение идентификатора кодека (слот 0, биты 1 и 0), которое соответствует их конфигурации. То есть поле идентификации вторичного кодека функционирует как альтернатива метки индикатора достоверности адреса команды (который вторичный кодек читает и пишет) и данных команды (которые вторичный пишет). (может, наоборот? адрес читает, а данные читает и пишет?)

Вторичные кодеки должны проверять бит достоверности кадра и игнорировать кадр (независимо от состояния битов идентификации вторичного кодека), если он не достоверен. Цифровые контроллеры AC '97 должны устанавливать бит достоверности кадра для кадра доступа к регистрам вторичного кодека, даже если никакие другие биты в исходящем слоте меток, за исключением битов идентификации вторичного кодека, не установлены.

4.3 Исходящий кадр AC-link (SDATA_OUT)

Потоки данных в исходящем кадре AC-link соответствуют мультиплексированным наборам всех цифровых выходных данных, предназначенных для подачи на входы ЦАПей AC '97, и в регистры управления. Как упоминалось ранее, каждый исходящий кадр AC-link поддерживает до двенадцати (12) 20-ти разрядных исходящих временных интервалов с данными. Слот 0 является слотом специального назначения, содержащим 16 бит, которые используются для инфраструктуры протокола AC-link.

Рисунок 11 иллюстрирует протокол AC-link, основанный на временных интервалах.

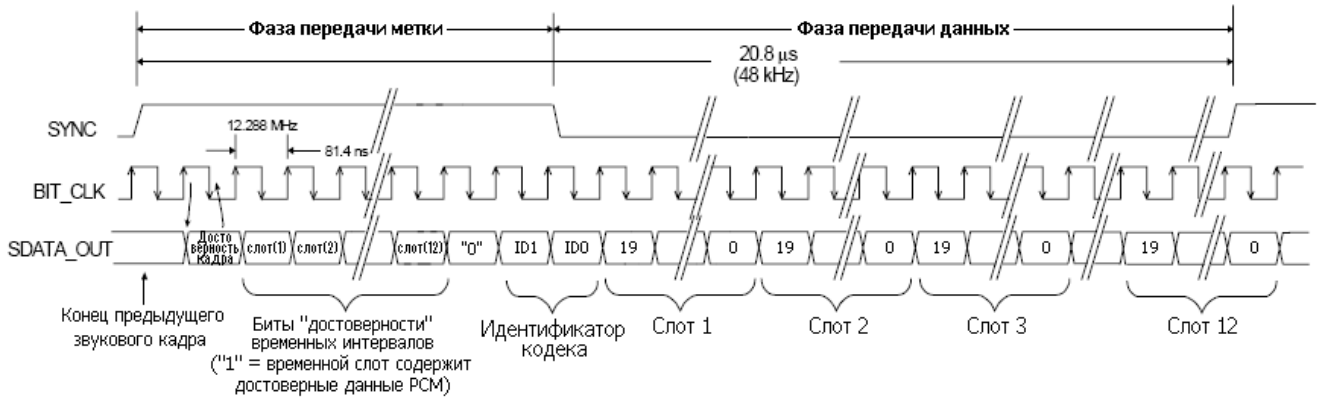


Рисунок 11. Исходящий кадр AC-link

Новый исходящий кадр AC-link начинается с перехода из низкого в высокий уровень сигнала SYNC. SYNC является синхронным к фронту BIT_CLK. По следующему спаду BIT_CLK кодек AC '97 проверяет состояние SYNC. Спад отмечает время, когда обоим сторонам AC-link известно о начале нового звукового кадра. По следующему фронту BIT_CLK контроллер AC '97 переводит SDATA_OUT в позицию первого бита слота 0 (бит достоверности кадра). Значение каждого нового бита устанавливается в AC-link по фронту BIT_CLK, а впоследствии забирается кодеком AC '97 по следующему спаду BIT_CLK. Такая последовательность гарантирует, что моменты изменения данных и их последующая выборка во входящих и исходящих потоках данных синхронизированы во времени.

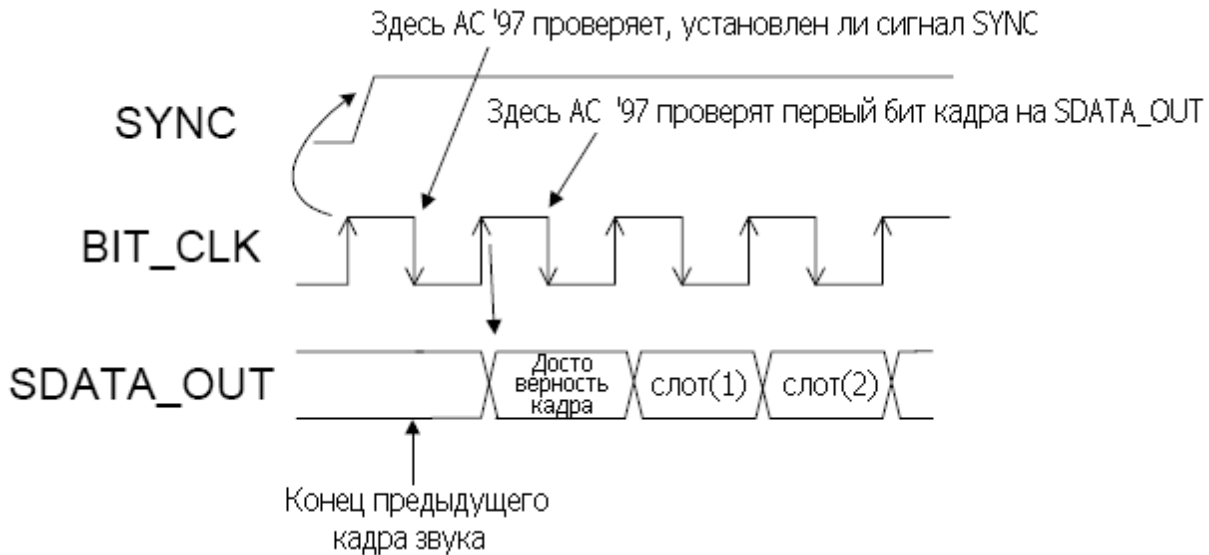


Рисунок 12. Начало исходящего кадра AC-link

(Рисунок 12 в документе версии 2.3 отсутствует, взят из версии 2.2)

Составной поток SDATA_OUT является выровненным по старшему биту (сначала старший), а все недействительные позиции битов в слотах контроллером AC '97 заполняются 0-ми. Если внутри предназначенного для передачи и достоверного интервала времени действительны менее 20-ти бит, контроллер AC '97 всегда заполняет все оставшиеся недействительные позиции битов 20-ти разрядного слота 0-ми.

В качестве примера рассмотрим поток 8-ми разрядных выборок, который проигрывается в один из ЦАПей кодека AC '97. Первые 8 битовых позиций предназначены для ЦАП (сначала старший), а следующие 12 битовых позиций контроллером AC '97 заполнены 0-ми. Это гарантирует, что независимо от разрешения встроенного ЦАП (16, 18 или 20 бит), младшие разряды не создадут постоянного напряжения смещения.

Когда из контроллера AC '97 выводятся монофонические звуковые потоки, необходимо, чтобы временные интервалы ОБОИХ потоков выборок левого и правого каналов были заполнены одинаковыми данными.

4.3.1 Слот 0: Метка / идентификатор кодека

Бит	Описание
15	Достоверность кадра
14	Слот 1 бит достоверности адреса команды основного кодека (только для основного кодека)
13	Слот 2 бит достоверности данных команды основного кодека (только для основного кодека)
12	Слот 3: бит достоверности данных левого канала ИКМ
11	Слот 4: бит достоверности данных правого канала ИКМ
10	Слот 5: бит достоверности данных модемной линии 1
9	Слот 6: бит достоверности данных центрального канала ИКМ
8	Слот 7: бит достоверности данных левого канала ИКМ окружающего звука
7	Слот 8: бит достоверности данных правого канала ИКМ окружающего звука
6	Слот 9: бит достоверности данных канала ИКМ низкочастотных эффектов (LFE)
5	Слот 10: бит достоверности данных модемной линии 2 или левого (n+1) канала ИКМ
4	Слот 11: бит достоверности данных телефона модема или правого (n+1) канала ИКМ
3	Слот 12: бит достоверности данных GPIO модема или центрального (n+1) канала ИКМ
2	Зарезервированы (Установлены в 0)
1-0	2-х разрядное поле идентификатора кодека (00 предназначено для основного; 01, 10, 11 указывают на вторичный)

Таблица 9. Назначение битов исходящего слота 0

В слоте 0 первый бит является главным битом (SDATA_OUT, слот 0, бит 15), который указывает достоверность для всего кадра звука. Если бит "достоверность кадра" установлен в 1, это означает, что текущий кадр звука содержит по крайней мере один временной интервал достоверных данных. Следующие 12 битовых позиций, формируемые AC '97, указывают, какие из соответствующих 12-ти временных интервалов содержат достоверные данные. Таким образом, потоки данных разной частоты дискретизации могут быть переданы через AC-link на его фиксированной частоте кадров в 48 кГц.

Два младшие бита слота 0 передают идентификатор кодека, используемый, чтобы различать обращения к регистрам первичного и вторичного кодека.

4.3.2 Слот 1: Порт адреса команды

Командный порт используется для управления функциями и проверки состояния (смотрите слоты 1 и 2 входящего кадра AC-link) функций кодека AC '97, включая, но не ограничиваясь, настройками микшеров и управления питанием (смотрите раздел данной спецификации, посвященный регистрам управления).

Архитектура интерфейса управления поддерживает до шестидесяти четырёх (64) 16-ти разрядных читаемых/записываемых регистров, адресуемых по чётным адресам. В настоящее время определены только чётные регистры (00h, 02h и так далее), доступ к нечётным регистрам (01h, 03h и так далее) зарезервирован для будущего расширения.

Обратите внимание, что теневое копирование для набора регистров управления в контроллере AC '97 реализуется контроллером AC '97 по желанию. Тем не менее, набор регистров управления кодека AC '97 должен быть читаемыми, а также записываемым, чтобы обеспечить возможность более надёжного тестирования.

В слоте 1 исходящего кадра AC-link передаётся адрес регистра управления и информация команды записи/чтения в кодек AC '97.

Назначение битов адреса порта команды:

Бит(19)	Команда чтение/запись	(1=чтение, 0=запись)
Бит(18:12)	Указатель регистра управления	(64 16-ти разрядных позиции, адресуемых по границам чётных байтов)
Бит(11:0)	Зарезервированы	(Устанавливаются в 0)

Первый бит (самый старший), формируемый АС '97, указывает, является ли текущая транзакция управления операцией чтения или записи. Следующие 7 битовых позиций передают адрес регистра управления. Последние 12 битовых позиций в слоте зарезервированы и должны быть контроллером АС '97 заполнены 0-ми.

4.3.3 Слот 2: Порт данных команды

Порт данных команды используются, чтобы предоставить данные для записи в 16-ти разрядный регистр управления в случае, если текущая операция командного порта является циклом записи. (как указано в слоте 1 битом 19)

Бит(19:4)	Данные для записи в регистр управления	(Заполнены 0-ми, если данная операция - чтение)
Бит(3:0)	Зарезервированы	(Заполнены 0-ми)

Если текущая операция командного порта является чтением, то весь временной интервал контроллером АС '97 должен быть заполнен 0-ми.

4.3.4 Слот 3: Левый канал ИКМ воспроизведения

Слот 3 исходящего кадра AC-link является составным потоком воспроизведения цифрового левого канала. В типичном ПК, предназначенном для игр, этот слот состоит из стандартных исходящих выборок ИКМ (.wav), смикшированных цифровым способом (контроллером АС '97 или центральным процессором) с исходящими выборками музыки. Если передаётся поток выборок с разрешением менее 20-ти бит, контроллер АС '97 должен заполнить все последние недействительные разряды в данном временном слоте 0-ми.

4.3.5 Слот 4: Правый канал ИКМ воспроизведения

Слот 4 исходящего кадра AC-link является составным потоком воспроизведения цифрового правого канала. В типичном ПК, предназначенном для игр, этот слот состоит из стандартных исходящих выборок ИКМ (.wav), смикшированных цифровым способом (контроллером АС '97 или центральным процессором) с исходящими выборками музыки. Если передаётся поток выборок с разрешением менее 20-ти бит, контроллер АС '97 должен заполнить все последние недействительные разряды в данном временном слоте 0-ми.

4.3.6 Слот 5: Выходной канал модемной линии 1

Слот 5 исходящего кадра AC-link содержит данные ЦАП модема, передаваемые старшими битами вперёд (если кодек поддерживает эту линию). Разрешение необязательного ЦАП модема по умолчанию 16 бит. При нормальной работе контроллер АС '97 несёт ответственность за заполнение 0-ми любых недействительных последних разрядов в этом временном интервале.

4.3.7 Слот 6: ЦАП центрального канала ИКМ

Слот 6 содержит данные центрального канала ИКМ в 6-ти канальной конфигурации (в реализациях с одним или несколькими кодеками).

4.3.8 Слот 7: ЦАП окружающего звука левого канала (или PCM L n+1)

В слоте 7 передаются данные ИКМ левого канал окружающего звука в 4-х или 6-ти канальных конфигурациях (в реализациях с одним или несколькими кодеками). Этот слот может также содержать данные звука с удвоенной частотой дискретизации для PCM L n + 1 в зависимости от конфигурации битов DRSS в регистре 20h.

4.3.9 Слот 7: ЦАП окружающего звука правого канала (или PCM R n+1)

В слоте 8 передаются данные ИКМ правого канала окружающего звука в 4-х или 6-ти канальных конфигурациях (в реализациях с одним или несколькими кодеками). Этот слот может также содержать данные звука с удвоенной частотой дискретизации для PCM R n + 1 в зависимости от конфигурации битов DRSS в регистре 20h.

4.3.10 Слот 9: ЦАП канала ИКМ низкочастотных эффектов

В слоте 9 передаются данные канала ИКМ низкочастотных эффектов (LFE) в 6-ти канальной конфигурации (в реализациях с одним или несколькими кодеками).

4.3.11 Слот 10: Выходной канал модемной линии 2 (или PCM L n+1, или выход S/PDIF)

Слот 10 исходящего кадра AC-link содержит данные ЦАП модема, передаваемые старшими битами вперед (или дополнительные данные для левого канала ИКМ с удвоенной частотой дискретизации, или данные SPDIF выхода).

4.3.12 Слот 11: Выходной канал телефона модема (или PCM R n+1, или выход S/PDIF)

Слот 11 исходящего кадра AC-link содержит данные ЦАП телефона модема, передаваемые старшими битами вперед (или дополнительные данные для правого канала ИКМ с удвоенной частотой дискретизации, или данные SPDIF выхода).

4.3.13 Слот 12: Канал управления GPIO модема (или PCM C n+1)

Слот 12 исходящего кадра AC-link содержит данные управления GPIO модема (или дополнительные данные для центрального канала ИКМ с удвоенной частотой дискретизации).

4.3.14 Звук на удвоенной частоте дискретизации в слотах 7, 8 или 10-12

Звук на удвоенной частоте дискретизации предназначен для обеспечения пропускной способности AC-link (запаса) для будущих высококачественных звуковых реализаций, где модема нет. Для необязательной работы DRA (Double Rate Audio, Звук на удвоенной частоте дискретизации) n+1 должны использоваться исходящие слоты выборок 7 и 8 или 10-12. Установка бита Double Rate Audio (DRA=1) в дополнительном регистре состояния и управления звуком 2Ah означает, что данные из левого и правого каналов ИКМ в исходящих слотах 3 и 4 AC-link должны использоваться в сочетании с данными ИКМ из дополнительных слотов для обеспечения потоков ЦАП на удвоенной частоте дискретизации, указанной регистром PCM front Sample Rate Control 2Ch. Биты DRSS в регистре General Purpose (общего назначения) определяют слоты для выборок выходов n+1. Данные ИКМ L (n+1) и ИКМ R (n+1) по умолчанию находятся в исходящих слотах 10 и 11. Многоканальные кодеки, которые поддерживают центральный канал ИКМ, дополнительно объединяют исходящие слоты 6 и 12; данные дополнительного канала центра не доступны, если исходящие слоты были установлены в 7 и 8.

Обратите внимание, что DRA может быть использован без VRA; в этом случае, если DRA=1, преобразователь частоты дискретизации переключается на 96 кГц.

4.4 Входящий кадр AC-link (SDATA_IN)

Потоки данных во входящем кадре AC-link соответствуют мультиплексированным наборам всех цифровых входных данных, направляемых контроллеру AC '97. Как и в случае для исходящего звукового кадра, каждый входящий кадр AC-link состоит из двенадцати (12) слота 20-ти разрядных интервалов времени. Слот 0 является слотом специального назначения, содержащим 16 бит, которые используются для инфраструктуры протокола AC-link.

Протокол AC-link, основанный на временных интервалах, иллюстрирует следующая диаграмма.

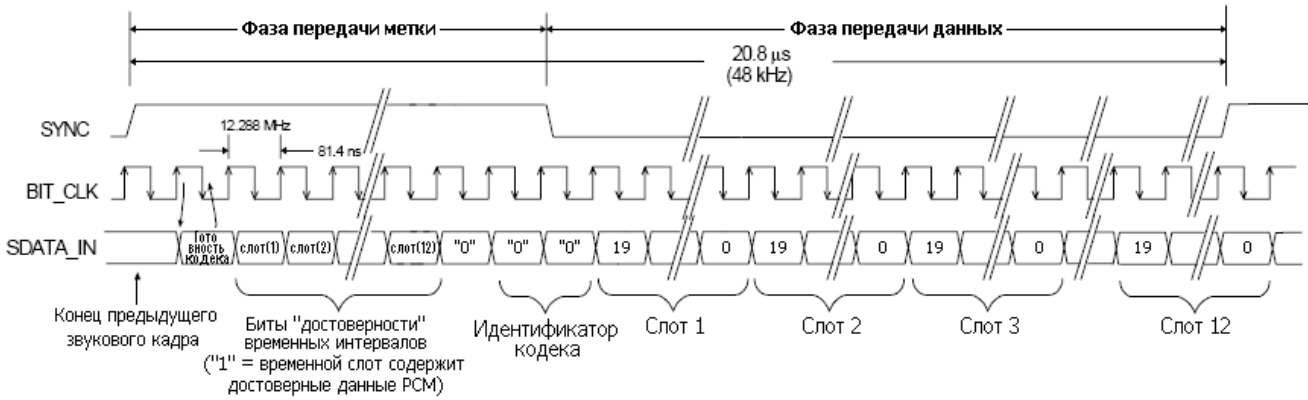


Рисунок 13. Входящий кадр AC-link

Новый входящий кадр AC-link начинается с перехода из низкого в высокий уровень сигнала SYNC. SYNC является синхронным к фронту BIT_CLK. По следующему спаду BIT_CLK кодек AC '97 проверяет состояние SYNC. Спад отмечает время, когда обоим сторонам AC-link известно о начале нового звукового кадра. По следующему фронту BIT_CLK кодек AC '97 переводит SDATA_IN в позицию первого бита слота 0 (бит готовности кодека). Значение каждого нового бита устанавливается в AC-link по фронту BIT_CLK, а впоследствии забирается контроллером AC '97 по следующему спаду BIT_CLK. Такая последовательность гарантирует, что моменты изменения данных и их последующая выборка во входящих и исходящих потоках данных синхронизированы во времени.

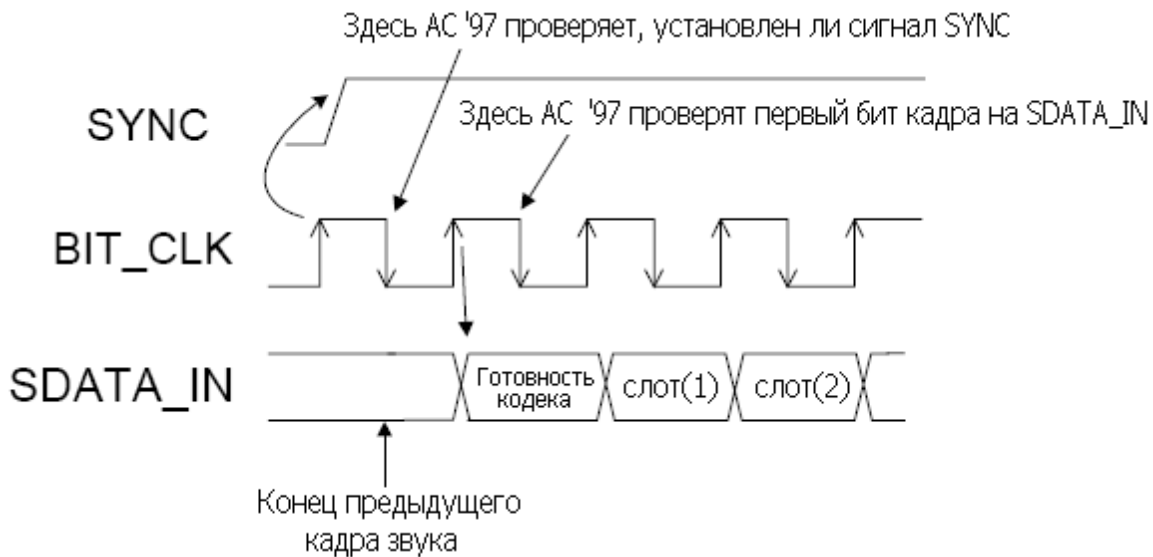


Рисунок 14. Начало входящего кадра AC-link

(Рисунок 14 в документе версии 2.3 отсутствует, взят из версии 2.2)

Составной поток SDATA_IN является выровненным по старшему биту (сначала старший), а все недействительные позиции битов в слотах (в назначенных и/или неназначенных временных интервалах) кодеком AC '97 заполняются 0-ми. Данные SDATA_IN забираются по спаду BIT_CLK.

4.4.1 Слот 0: Метка

В слоте 0 первый бит является главным битом (SDATA_IN, слот 0, бит 15), который указывает, находится ли кодек AC '97 в состоянии "кодек готов" или нет. Если бит "готовность кодека" установлен в 0, это означает, что кодек AC '97 не готов к нормальной работе. Такое состояние обычно следует после сброса при включении питания - например, пока устанавливается уровень источника опорного напряжения кодека AC '97. Когда бит, указывающий в AC-link "готовность кодека", установлен в '1', это означает, что AC-link и регистры управления и состояния кодека AC '97 находятся в полностью рабочем состоянии. Кодек должен установить "готовность кодека" в пределах 400 микросекунд после начала приёма корректных импульсов SYNC от контроллера, чтобы обеспечить индикацию

подключения к соединению и доступность регистров управления/состояния для обращений. Перед началом любых записей в регистры или попыткой включить любой звуковой поток, чтобы избежать нежелательных звуковых артефактов, контроллер AC '97 и соответствующее программное обеспечение должны ждать, пока установятся все четыре младших бита регистра управления/состояния, 26h, ([Раздел 5.7.11](#)).

Перед любыми попытками начать работать с кодеком AC '97, контроллер AC '97 должен опрашивать первый бит во входящем кадре AC-link (SDATA_IN, слот 0, бит 15), проверяя бит "готовность кодека", показывающего, что кодек присутствует и готов к работе. После проверки кодеком AC '97 бита "готовность кодека"⁷, следующие 12 битовых позиций, получаемые контроллером AC '97, указывают, какие из соответствующих 12-ти временных интервалов назначены для передачи входных потоков данных и что они содержат достоверные данные.

⁷ В кодеке AC '97 есть несколько частей, который могут независимо переходить в состояние готовности/занятости. Контроллер AC '97 несёт ответственность за более глубокую проверку набора регистров кодеков AC '97, чтобы определить, какие части действительно готовы (для получения дополнительной информации смотрите [Раздел 7.3](#)).

4.4.2 Слот 1: биты состояния порта адреса / сигнальные биты SLOTREQ

Бит	Описание
19	Зарезервирован (Установлен в 0)
18-12	Повтор индекса регистра управления (Установлены в 0, если он помечен кодеком AC '97 как "недействительный")
11-2	Флаги запроса данных по требованию (в следующем кадре): 0= отправлять данные, 1= НЕ отправлять данные
11	Запрос 3-го слота: левый канал ИКМ
10	Запрос 4-го слота: правый канал ИКМ
9	Запрос 5-го слота: модемная линия 1
8	Запрос 6-го слота: центральный канал ИКМ
7	Запрос 7-го слота: левый канал ИКМ окружающего звука
6	Запрос 8-го слота: правый канал ИКМ окружающего звука
5	Запрос 9-го слота: канал ИКМ низкочастотных эффектов (LFE)
4	Запрос 10-го слота: модемная линия 2 или левый канал PCM (n+1)
3	Запрос 11-го слота: телефон модема или правый канал PCM (n+1)
2	Запрос 12-го слота: центральный канал PCM (n+1)
1,0	Зарезервированы (Установлены в 0)

Таблица 10. Назначение битов входящего слота 1

4.4.2.1 Порт адреса состояния

Порт статуса используется для мониторинга состояний функций кодека AC '97, включая, но не ограничиваясь, настройками микшера и управления питанием. Слот 1 потока входящих кадров AC-link повторяет индекс регистра управления по историческим причинам, для данных, которые должны быть возвращены в слоте 2 (предполагается, что слоты 1 и 2 были помечены "действительными" кодеком AC '97 в слоте 0.)

Номера битов	Назначение битов порта:	
Bit(19)	ЗАРЕЗЕРВИРОВАН	(Установлен в 0)
Bit(18:12)	Индекс регистра управления	(Повтор индекса регистра, данные которого возвращаются)
Bit(11:2)	биты SLOTREQ	Смотрите следующий раздел
Bit(1,0)	ЗАРЕЗЕРВИРОВАНЫ	(Заполнены нулями)

Первый бит (самый старший разряд), передаваемый AC '97, всегда установлен в 0. В следующих 7-ми битовых позициях передаётся соответствующий адрес регистра управления, следующие 10 бит для поддержки протокол сигнализации переменной частотой дискретизации AC '97 описаны в [Разделе 4.2.1.1](#), а последние 2 битовых позиции заполняются AC '97 нулями.

4.4.2.2 Сигнальные биты SLOTREQ

Слот №1 входящего кадра AC-link, порт адреса состояния, в настоящее время поставляет адрес для чтения регистра управления кодека и флаги запросов слотов переменной частоты дискретизации для всех исходящих слотов. Десять из ранее зарезервированных младших битов были определены как флаги запроса данных для исходящих слотов 3-12.

Бит метки слота 1 входящего кадра AC-link не зависит от битов 11-2 поля запроса слотов, а ЛИШЬ указывает достоверность данных порта адреса статуса (индекс регистра управления). Кодеку должен установить в 1 только биты меток SDATA_IN для слота 1 (адрес) и слота 2 (данные), когда возвращает достоверные данные от предыдущего чтения регистра. В других случаях они должны быть установлены в 0. Достоверность битов SLOTREQ зависит от бита метки слота 1.

Биты SLOTREQ всегда равны 0 в следующих случаях:

- Кодеку не поддерживает переменную частоту дискретизации
- Режим фиксированной частоты дискретизации (VRA=0)
- Неактивный (выключенный) канал ЦАП (VRA=0 или 1)

Биты SLOTREQ устанавливаются в 1 кодеком только в следующем случае

- Режим переменной частоты дискретизации (VRA=1) И активный (включённый) ЦАП И частота дискретизации ЦАП не 48 кГц И кодеку выборка не требуется

4.4.3 Слот 2: Порт данных состояния

Порт данных состояния доставляет 16-ти разрядные читаемые данные регистра управления.

Бит(19:4)	Читаемые данные регистра управления	(Заполнены нулями, если помечены AC '97 как "недействительные")
Бит(3:0)	ЗАРЕЗЕРВИРОВАНЫ	(Заполнены нулями)

Если слот 2 помечен AC '97 как недействительный, то весь слот будет заполнен AC '97 нулями.

4.4.4 Слот 3: канал ИКМ записи левого канала

Слот 3 входящего кадра AC-link является выходом левого канала входного переключателя AC '97, после АЦП.

АЦПи AC '97 могут быть реализованы с поддержкой разрешения 16, 18 или 20 бит.

AC '97 выводит данные своего АЦП (старшим разрядом вперёд) и заполняет все последние недействительные битовые позиции своего 20-ти разрядного временного интервала 0-ми.

4.4.5 Слот 4: канал ИКМ записи правого канала

Слот 3 входящего кадра AC-link является выходом правого канала входного переключателя AC '97, после АЦП.

АЦПи AC '97 могут быть реализованы с поддержкой разрешения 16, 18 или 20 бит.

AC '97 выводит данные своего АЦП (старшим разрядом вперёд) и заполняет все последние недействительные битовые позиции своего 20-ти разрядного временного интервала 0-ми.

4.4.6 Слот 5: АЦП модемной линии 1

Слот 5 входящего кадра AC-link содержит выходные данные АЦП модема, старшим битом вперёд (если кодек поддерживает эту линию). Разрешение необязательного модемного АЦП по умолчанию 16 бит. Все последние недействительные битовые позиции будут 0-ми, чтобы заполнить 20-ти битный временной интервал. За заполнение нулями всех недействительных завершающих битовых позиций в этом временном интервале несёт ответственность контроллер AC '97. (может, кодек AC '97?)

4.4.7 Слот 6: Данные для записи от отдельного микрофона

Слот 6 входящего кадра AC-link является необязательным третьим каналом ИКМ (после АЦП) системы ввода, предназначенным для использования настольного микрофона. Этот входной канал дополнил бы качественный стерео выход, позволив работу более точного алгоритма подавления эха для приложений громкой связи.

АЦП AC '97 могут быть реализованы с поддержкой 16-ти, 18-ти или 20-ти разрядного разрешения на выходе. О разрешении всех входных АЦП ИКМ, в том числе этого необязательного микрофонного АЦП, сообщает регистра сброса (Reset Register). Если он поддерживается AC '97, то будет поставлять данные АЦП с реализованным разрешением (сначала старший), и заполнять все последние недействительные битовые позиции 0-ми.

Совместимость пары контроллер/кодек AC '97 может быть гарантирована только для обязательных звуковых функций AC '97. Поставщик аудио компонента, который разрабатывает AC '97 с поддержкой дополнительного выделенного микрофонного канала должен также предлагать контроллер AC '97 для полной поддержки этой функциональности с соответствующим набором решений.

4.4.8 Слоты 7-9: Зарезервированы для поставщиков

Слоты 7-9 входящего кадра AC-link зарезервированы для использования поставщиком оборудования (стыковка с док-станцией, расширенные возможности ввода, микрофонная решётка и так далее), в противном случае кодек AC '97 заполняет их нулями.

4.4.9 Слот 10: АЦП модемной линии 2

Слот 10 входящего кадра AC-link содержит данные АЦП модемной линии 2, передаваемые старшим битом вперёд.

4.4.10 Слот 11: АЦП трубки модема

Слот 11 входящего кадра AC-link содержит данные АЦП телефона модема, передаваемые старшим битом вперёд.

4.4.11 Слот 12: Статус GPIO модема

Слот 12 входящего кадра AC-link содержит данные о состоянии входов GPIO модема.

4.5 Рекомендации и требования по взаимодействию по AC-link

4.5.1 "Атомарный слот", обработка адресного слота 1 и слота 2 данных

Команда или адрес статуса и данных не могут быть разделены на несколько кадров AC-link. Следующие операции требуют, чтобы достоверный слот 1 адреса и достоверный слот 2 данных рассматривались как "атомарные" (неделимые) с соответственно установленными битами меток слота 0 для адреса и данных (то есть, оба достоверны):

- Цифровой контроллер AC '97 записывает команды в основные кодеки
- Кодек AC '97 отвечает передачей состояния

Всякий раз, когда цифровой контроллер AC '97 адресует основной кодек, или кодек AC '97 реагирует на команду чтения, биты меток слота 0 всегда должны иметь значения указывающие, что данные в слоте 1 и слоте 2 достоверны.

Функция	Слот 0, бит 15 (достоверность кадра)	Слот 0, бит 14 (достоверный адрес в слоте 1)	Слот 0, бит 13 (достоверные данные в слоте 2)	Слот 0, биты 1-0 (идентификатор кодека)
Чтение из основного кодека цифровым контролером AC '97 Кадр N, SDATA_OUT	1	1	0	00
Запись в основной кодек цифровым контролером AC '97 Кадр N, SDATA_OUT	1	1	1	00
Состояние кодека AC '97 Кадр N+1, SDATA_IN	1	1	1	00

Таблица 11. Адресация основного кодека: биты меток слота 0

Когда цифровой контроллер AC '97 адресует вторичный кодек, биты меток слота 0 для адреса и данных должны быть равны 0. Отличный от нуля 2-х разрядный идентификатор кодека в младших битах слота 0 указывает, достоверен ли адрес чтения или записи в слоте 1, а бит чтения/записи в слоте 1 указывает на наличие или отсутствие достоверных данных в слоте 2.

Функция	Слот 0, бит 15 (достоверность кадра)	Слот 0, бит 14 (достоверный адрес в слоте 1)	Слот 0, бит 13 (достоверные данные в слоте 2)	Слот 0, биты 1-0 (идентификатор кодека)
Чтение из вторичного кодека цифровым контролером AC '97 Кадр N, SDATA_OUT	1	0	0	01, 10, или 11
Запись во вторичный кодек цифровым контролером AC '97 Кадр N, SDATA_OUT	1	0	0	01, 10, или 11
Состояние кодека AC '97 Кадр N+1, SDATA_IN	1	1	1	00

Таблица 12. Адресация вторичного кодека: биты меток слота 0

4.5.2 Чтение регистров состояния кодека

Следует соблюдать требования AC '97 к регистрам вне выделенного для поставщиков пространства (5Ah-7Aч) и рекомендации AC '97 для регистров внутри выделенного для поставщиков пространства. Авторы драйверов не должны делать никаких предположений о выделенном для поставщиков пространстве, пока не проверены производитель и версия управляемого кодека (регистры 7Ch-7Eh).

- Неиспользуемые биты регистров: все зарезервированные или неиспользуемые биты регистров (отмечены в таблицах как x) обязаны возвращать при чтении 0.
- Неиспользуемые адреса: при обращении для чтения к не используемым регистрам требуется повторять "достоверный" 7-ми разрядный адрес регистра во входящем слоте 1 и возвращать "достоверные" данные 0000h во входящем слоте 2 в следующем кадре AC-link.
- Нечётные адреса регистров: обращение для чтения (и записи) к нечётным адресам регистров должно рассматриваться так же, как к не используемым адресам, вместо использования их как ссылки на следующий регистр с чётным более низким адресом.

4.5.3 Задержка для совместимости при чтении состояния регистров кодека

Для максимальной совместимости контроллера/кодека AC '97 требуется, чтобы читаемые данные регистра кодека возвращались в кадре AC-link, следующим за кадром, в котором передавался запрос на чтение.

4.5.4 Бит готовности кодека и биты состояния звуковых или модемных ЦАП/АЦП

Для совместимости AC '97 требуется, чтобы биты готовности кодека и состояния звуковых и модемных ЦАПей/АЦПей изменялись только с "готов" на "не готов" в ответ на изменение состояния PR (регистра управления

питанием), переданное контроллером регистрам управления питания 26h, 2Ah или 3Eh (Powerdown Control/Status Registers). Это гарантирует, что когда в слоте активно передаются данные, контроллеру или драйверу не потребуется непрерывно читать эти регистры для обнаружения любых неожиданных изменений состояния регистров управления питанием кодека.

5 Звуковые возможности

Аналоговые источники (устаревшие)

- CD/DVD: обычный звук
- VIDEO*: ТВ тюнер
- AUX*: внутренний источник

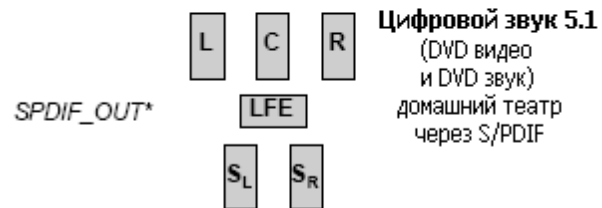
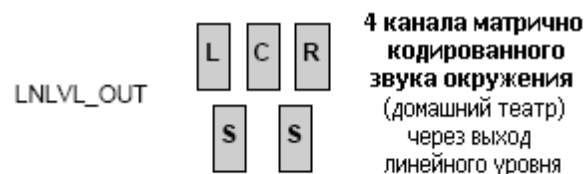
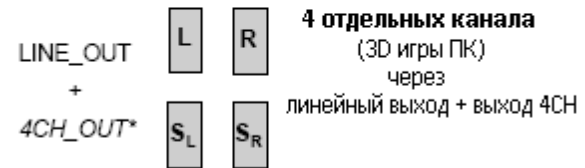
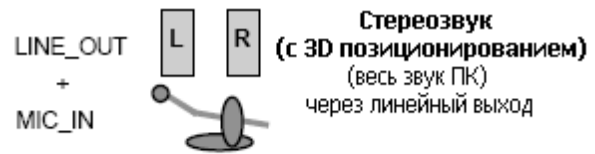
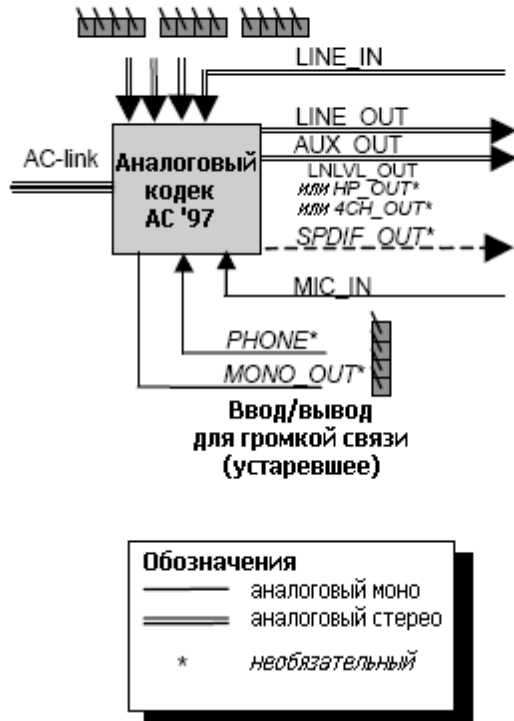


Рисунок 15. Возможности ввода/вывода звука

5.1 Обзор

Цифро-аналоговые преобразователи (ЦАП) ИКМ AC '97 поддерживают стерео (необязательный многоканальный) выход, который содержит результат микширования контроллером AC '97 всех цифровых источников звука. Выход ИКМ смешивается с источниками аналогового микшера, обрабатывается необязательными расширителем 3D стерео, тонкомпенсатором и темброблоком, и посылается в LINE_OUT и независимо управляемый AUX_OUT, который по умолчанию работает как линейный выход. AUX_OUT может при возможности быть настроен как выход на наушники или 4-х канальный выход.

MONO_OUT был первоначально разработан для аналоговых соединений громкой связи и может быть настроен как (выход) либо только микрофона, либо суммы источников.

Аналого-цифровые преобразователи (АЦП) ИКМ поддерживают возможности ввода, с помощью которых можно записывать любой моно или стереофонический источник, или сумму источников. Необязательный третий АЦП ИКМ предназначен для голосового ввода, а также расширения возможностей диапазона подавления акустического эха (acoustic echo cancellation, AEC).

Выход, совместимый с бытовым оборудованием (Consumer equipment, CE), поддерживается через необязательный SPDIF_OUT. С помощью S/PDIF поддерживаются потоки в формате линейной ИКМ или закодированных цифровых форматах, таких как Dolby Digital**.

Архитектура AC '97 поддерживает несколько вариантов вывода звука, в том числе:

- **Аналоговый стерео выход** (LINE_OUT), передаваемый к набору стереофонических колонок с усилителем ПК через стерео мини-джек.
- **Усиленный аналоговый стерео выход на наушники** (HP_OUT), передаваемый на наушники или гарнитуру

через стерео мини-джек.

- **Отдельный аналоговый 4-х канальный выход** (LINE_OUT плюс 4CH_OUT), передаваемый к набору стереофонических колонок ПК переднего плана и окружающего звука через двойные стерео мини-джеки.
- **Аналоговый матрично-кодированный выход окружающего звука** (такой, как Dolby ProLogic**), передаваемый через выходное стерео гнездо линии линейного уровня (LNLVL_OUT) к бытовому Аудио/Видео оборудованию, которое управляет набором колонок домашнего кинотеатра.
- **Цифровой канал выхода 5.1** (такой, как Dolby Digital AC-3*) передаваемый через S/PDIF (SPDIF_OUT) к бытовому Аудио/Видео оборудованию, поддерживающему цифровой звук, которое управляет набором колонок домашнего кинотеатра.

5.2 LINE_OUT и AUX_OUT

Звуковые кодеки AC '97 поддерживают два независимо управляемых стерео выхода:

1. Основной выход, помечаемый как LINE_OUT, использует контакты 35, 36 для левого и правого каналов (48-ми контактного корпуса QFP) и управляется регистром громкости основного выхода 02h. В определении LINE_OUT никаких изменений внесено не было.
2. Второй выход, изначально определённый как HP_OUT, использующий контакты 39, 40 и 41 для левого канала, общего провода и правого канала (48-ми контактного корпуса QFP), для AC '97 2.1 был переопределён как LNLVL_OUT, и управляется необязательным регистром громкости 04h. В дополнение к определениям HP и LNLVL, 4-х канальные кодеки обычно используют контакты 39 и 41 для дополнительных (то есть левого и правого каналов окружающего звука) выходов.

5.2.1 Варианты работы AUX_OUT

Как было указано в предыдущем разделе, есть три обычных варианта использования второго выхода AC '97. AC '97 2.2 ссылается на все три использования путём переименования второго выхода в AUX_OUT (дополнительный выход), регистра 04h в регистр громкости дополнительного выхода и соответствующих контактов в AUX_OUT_L, AUX_OUT_C и AUX_OUT_R.

Разработчики драйверов должны знать, что AUX_OUT AC '97 может быть реализован одним из трёх способов:

1. Обычный выход линейного уровня. Представляет собой выход линейного уровня, совместимый с бытовой техникой (10 кОм), который не меняется настройками основной громкости. Фиксированный или управляемый независимым регулятором громкости в регистре 04h, уровень выходного сигнала обеспечивает амплитуду выходного сигнала в 1В RMS (2.8 В пик-пик) для выходного потока ИКМ с уровнем 0 дБ. При реализации этого варианта AUX_OUT эквивалентен оригинальным определениям LNLVL_OUT в AC '97 версии 2.1. (согласно общепринятому определению, напряжение 0 дБ соответствует напряжению, приводящему к мощности рассеяния в 1 мВт на резисторе 600 Ом, то есть 0.775 В, а не 1 В)
2. Выход для наушников. AUX_OUT может быть реализован с поддержкой встроенного усилителя наушников с возможностью подключения 32-х Омной нагрузки и независимой регулировкой громкости с помощью регистра 04h. При реализации этого варианта AUX_OUT эквивалентен оригинальным определениям HP_OUT в AC '97 версии 1.03.
3. 4-х канальный выход. В кодеках, которые поддерживают работу с 4-мя каналами, AUX_OUT может быть реализован для поддержки дополнительных (то есть левого и правого каналов окружающего звука) выходов. При реализации таким образом AUX_OUT будет называться 4CH_OUT. В реализациях 4CH_OUT выходы левого и правого каналов окружающего звука управляются через регистр громкости окружающего звука 38h, а не громкости дополнительного выхода 04h, и выключаются через бит PRJ (SDAC) в регистре 2Ah.

AUX_OUT по умолчанию будет LNLVL_OUT, если не обнаружена поддержка HP_OUT или 4CH_OUT. Если конфигурация данного кодека указывается через файл INF, разработчики драйверов должны использовать следующие методы для обнаружения специализированного кодека с поддержкой HP_OUT или 4CH_OUT:

- Поддержка HP_OUT может быть обнаружена с помощью бита ID4 регистра сброса/идентификации 00h и чтения значения по умолчанию "8000h" регистра управления громкостью дополнительного выхода 04h (то есть реализован). Чтобы указать поддержку LNLVL, ID4 больше не используется.
- Поддержка выхода 4CH может быть обнаружена с помощью бита ID7 SDAC дополнительного звукового регистра идентификации 28h и значения по умолчанию "8000h" регистра управления громкостью окружающего звука (то есть реализован).

В реализациях HP и LNLVL дополнительный выход AUX_OUT выключается через бит PR6 регистра 26h.

5.3 Поддерживаемые частоты дискретизации звука (фиксированная, изменяемая и двойная)

Звук с фиксированной частотой дискретизации 48 кГц. Все звуковые кодеки AC '97 поддерживают работу на фиксированной частоте дискретизации 48 кГц, которая опирается на поддержку преобразователей частоты дискретизации (ПЧД, sample rate conversion, SRC) в контроллере или программном драйвере.

Звук с изменяемой частотой дискретизации. Звук с изменяемой частотой дискретизации расширяет архитектуру AC '97 для поддержки централизованных решений, подобных появляющимся на USB, путём сведения к минимуму накладных расходов ПЧД для исходного звукового потока. Поддержка высококачественного цифрового ПЧД и микширования для контента на 44.1 и 48 кГц остаётся ключевым требованием для поддержки нескольких источников звука, независимо от архитектуры контроллера (централизованный контроллер или контроллер с аппаратным ускорителем).

Звук на удвоенной частоте дискретизации. Также определена поддержка для необязательной работы ЦАП на частотах 88.2 или 96 кГц. Текущие реализации DVD на базе ПК для высококачественного вывода рекомендуют понижение частоты дискретизации звука 96 (или 88.2) кГц до 48 (или 44.1) кГц. Тем не менее, чтобы разрешить работу на удвоенной частоте 88.2 или 96 кГц передних (L, C и R) каналов ЦАП с разрешением до 20-ти бит (динамический диапазон 120 дБ), для дополнительной передачи выборок n+1 предназначены исходящие слоты 10-12 (или дополнительно слоты 7, 8). Каналы окружающего звука и низкочастотных эффектов остаются ограниченными частотой до 48 кГц с разрешением до 20-ти бит.

5.4 Многоканальный звук

Для необязательного многоканального аналогового звука AC '97 назначает исходящие слоты AC-link 6-9. Для левого и правого каналов окружающего звука предназначены слоты 7 и 8, а слоты 6 и 9 предназначены для центрального канала и канала низкочастотных эффектов, соответственно. Эта возможность может быть использована для поддержки многоканального вывода из таких приложений, как игры, или вывода многоканального звука из источников с многоканальным кодированием, таких как DVD. Эта возможность может быть использована вместо, совместно с, или полностью независимо от независимого цифрового потока, который может присутствовать на выходе S/PDIF.

5.4.1 Многоканальный звук в основном кодеке

Один монолитный кодек AC '97 может поддерживать до 6-ти каналов аналогового звука плюс полностью отдельный S/PDIF используя слоты 3, 4, 6, 7, 8, 9, 10 и 11, как показано на Рисунке 16. Управление громкостью и отключением звука предоставляется регистрами 02h (левый и правый каналы), 38h (левый и правый канал окружающего звука) и 36h (центральный канал и канал низкочастотных эффектов).

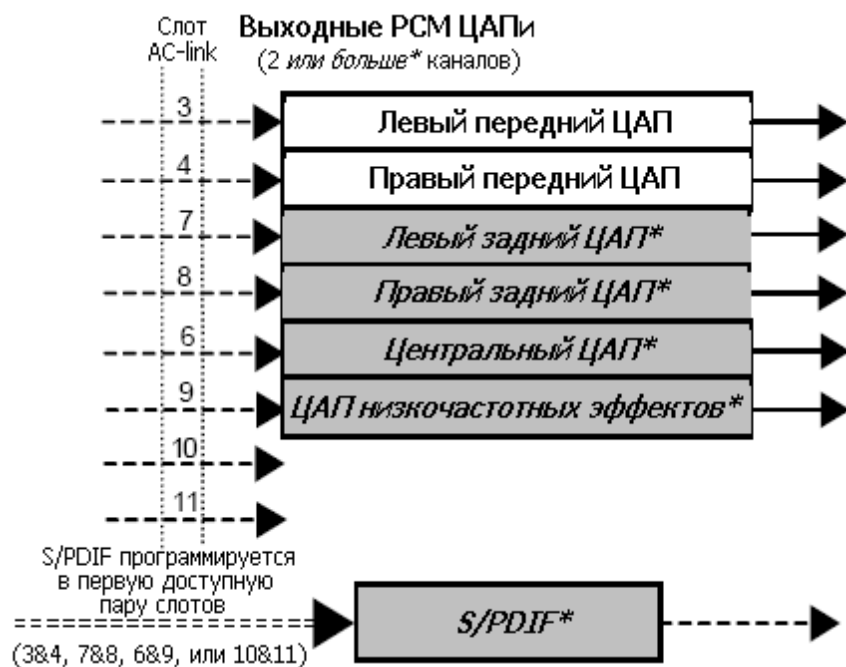


Рисунок 16. Реализация монгоканальности в основном кодеке

5.4.2 Многоканальный звук во вторичных кодеках

АС '97 также определяет поддержку многоканальных реализаций с использованием нескольких кодеков АС '97. Совместимость стандартизированного контроллера/кодека (не требующая доступа к регистрам, зависящим от поставщика) зависит от двух ключевых возможностей:

- связи исходящих слотов AC-link с функциями ЦАП, основываясь на идентификаторе кодека
- управления ЦАПом, регулятором громкости и синхронизацией нескольких кодеков

Рекомендация Intel для реализаций из нескольких звуковых кодеков состоит в том, что все кодеки предоставляются одним производителем кодеков. Поддержка нескольких многоканальных звуковых кодеков разных поставщиков зависит от совместимости деталей конкретной реализации кодеков, некоторые из которых не в полной мере отражены в спецификации АС '97.

Ниже приведён неполный список потенциальных проблем совместимости многоканальных звуковых кодеков от разных поставщиков

- синхронизация
- поведение при запроса слота, запуске и остановке, глубина очереди и так далее
- механизмы ПЧД
- конфигурации назначения слотов
- внутренние уровни и инверсии фазы

5.4.2.1 Связь по умолчанию слотов и ЦАП для вторичных звуковых кодеков

Бит D9, АМАР, в дополнительном звуковом регистре идентификации (регистр 28h) указывает, поддерживает или нет звуковой кодек АС '97 совместимость со связью слотов AC-link и звуковых ЦАПей по умолчанию. АМАР = 1 в D9 указывает, что по умолчанию (после холодного или горячего сброса) связь слотов кодека с ЦАПи (настраиваемая аппаратно, подключением контактов идентификации, или другими методами) соответствует Таблице 13.

Все звуковые кодеки должны реализовывать следующее поведение по умолчанию связи AC-link с ЦАП:

Вторичный звуковой кодек по умолчанию всегда связывает свои ЦАПы со слотами AC-link в фиксированной последовательности {L, R, LS, RS, C, LFE с 3, 4, 7, 8, 6, 9} с помощью идентификатора кодека, указывающего начало последовательности (смотрите Таблицу). По умолчанию для S/PDIF всегда назначается первая же группа слотов, не назначенных для ЦАПей.

Также рекомендуется возможность переназначения необязательных базовых (смотрите [Раздел 5.8.1](#)) или зависящих от поставщиков слотов для ЦАП.

Связь по умолчанию слотов AC-link с ЦАП в зависимости от идентификатора кодека					
Функция	ID кодека	3&4	7&8	6&9	10&11
2-х канальный основной	00	L&R	-	-	-
2-х канальный вторичный*	01	-	Surr	-	-
+2-х канальный вторичный	10	-	Surr	-	-
+2-х канальный вторичный	11	-	-	C/LFE	-
2-х канальный основной с S/PDIF	00	L&R	S/PDIF	-	-
+2-х канальный вторичный с S/PDIF*	01	-	Surr	S/PDIF	-
+2-х канальный вторичный с S/PDIF	10	-	Surr	S/PDIF	-
+2-х канальный вторичный с S/PDIF	11	-	-	C/LFE	S/PDIF
4-х канальный основной	00	L&R	Surr	-	-
+4-х канальный вторичный*	01	-	Surr	C/LFE	-
+4-х канальный вторичный	10	-	Surr	C/LFE	-
+4-х канальный вторичный	11	-	-	C/LFE	-
4-х канальный основной с S/PDIF	00	L&R	Surr	S/PDIF	-
+4-х канальный вторичный с S/PDIF*	01	-	Surr	C/LFE	S/PDIF
+4-х канальный вторичный с S/PDIF	10	-	Surr	C/LFE	S/PDIF
+4-х канальный вторичный с S/PDIF	11	-	-	C/LFE	S/PDIF

Идентификатор кодека доступен контроллеру через бит D15 и D14 регистра 28h.

*Эти новые значения по умолчанию для вторичного кодека, сконфигурированного с ID 01, заменяют рекомендации для АМАР в AC '97 версии 2.1 по функциональности подключаемого кодека док-станции. Так как подключение к док-станции по своей природе зависит от поставщика, при необходимости перенастройки кодека 01 должна быть использована поддержка от данного поставщика. Все другие связи совместимы с АМАР AC '97 версии 2.1.

Таблица 13. Связь слотов с ЦАП по умолчанию для кодеков с разными идентификационными номерами

5.4.2.2 Управление ЦАП при использовании нескольких звуковых кодеков

Использование нескольких кодеков AC '97 для получения многоканального звука требует, чтобы автор драйвера знал, как получать состояние готовности ЦАП и управлять питанием для всех каналов. В монолитных многоканальных кодеках для ЦАПей переднего левого и правого каналов готовность показывает бит D1 регистра 26h, а бит D9 управляет питанием. Для центрального канала, левого и правого окружающего звука, и низкочастотных эффектов готовность показывают биты D6, D7 и D8 регистра 2Ah, соответственно. Биты D11, D12, D13 управляют питанием для ЦАПей центрального канала, окружающего звука, и низкочастотных эффектов, соответственно.

Если для левого и правого каналов окружающего звука используется 2-х канальный вторичный кодек, готовность и управление питанием для левого и правого каналов окружающего звука в регистре 2Ah не реализуется, а вместо него должен использоваться регистр 26h.

Аналогичные рассуждения могут быть применены к 6-ти канальным случаям: авторы драйверов должны

проверять биты идентификации SDAC, CDAC и LDAC регистра 28h вторичного звукового кодека, чтобы определить присутствие более чем 2-х ЦАПей и управлять ресурсами соответственно (то есть использовать соответствующие биты состояния готовности и управления питанием).

В случае, когда кодек поддерживает регистры назначения слотов (дескриптор назначения слотов, [Раздел 5.9.3](#)), чтобы обеспечить оптимальное использование имеющихся механизмов ПДП, слотов, ЦАПов и внешних разъёмов и соединений между одним или несколькими кодеками, конфигурация и связь ЦАПей и АЦПей со слотами в случае нескольких кодеков могут быть оптимизированы с помощью программного обеспечения.

5.4.2.3 Управление громкостью при использовании нескольких звуковых кодеков

Использование нескольких кодеков AC '97 для получения многоканального звука требует, чтобы автор драйвера знал, как обращаться к управлению громкостью для всех четырёх каналов. В монолитных многоканальных кодеках уровнями громкости центрального/низкочастотного каналов и левого и правого каналов окружающего звука управляют регистры 36h и 38h, соответственно.

Если 2-х канальный вторичный кодек используется для центрального/низкочастотного каналов или левого и правого каналов окружающего звука, ни регистр 36h, ни 38h не реализуются, и в этой конфигурации вместо этого должен быть использован регистр основной громкости 02h.

Аналогичные рассуждения могут быть применены к 6-ти канальным случаям: авторы драйверов должны проверять биты идентификации SDAC, CDAC и LDAC регистра 28h вторичного звукового кодека, чтобы определить присутствие более чем 2-х ЦАПей и управлять ресурсами соответственно (то есть использовать соответствующий регистр управления громкостью).

5.4.2.4 Синхронизация воспроизведения при использовании нескольких звуковых кодеков

Для создания синхронизации каналов между несколькими звуковыми кодеками в начале воспроизведения, AC '97 версии 2.2 рекомендует, чтобы до запуска воспроизведения:

1. Драйвер очищает, а затем устанавливает биты управления питанием (D9 в регистре 26h и D11, D12, D13 в регистре 2Ah) для всех активных каналов ЦАПей.
2. Драйвер помечает всех исходящие слоты как "не достоверные", пока не поступили запросы данных от всех активных выходных каналов всех кодеков, затем предоставляет первые "достоверные" данные для всех активных слотов в течение одного кадра AC-link⁸.
3. Кодеки должны быть разработаны так, чтобы синхронизировать (то есть ждать) первые "достоверные" исходящие данные для ЦАП, даже если для начального запроса данных (сигнал SLOTREQ) передаётся последовательность из нескольких кадров AC-link.

Кодеки, которые не поддерживают синхронизацию таким образом, ограничивают себя поддержкой драйвера от данного поставщика (доступ и/или способы доступа к зависимым от поставщика регистрам) для многоканальных применений.

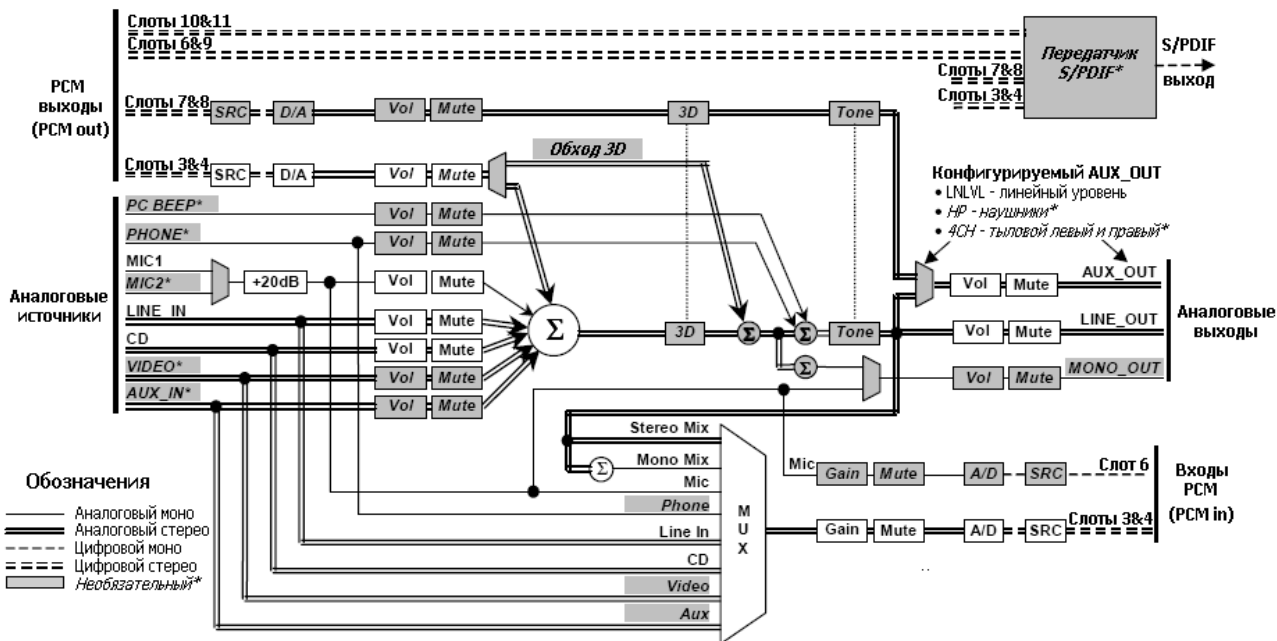
⁸ Авторы драйверов также могут сначала передать несколько выборок "0000h" (помеченных как "достоверные" данные) во всех активных исходящих слотах как дополнительная мера запуска синхронизации многоканального воспроизведения.

5.5 Аналоговый микшер AC '97

Аналоговый микшер AC '97 предназначен для управления воспроизведением и записью всех цифровых и аналоговых источников звука, которые есть в обычном компьютере. К ним относятся:

- Звуковая система: цифровой ИКМ вход и выход для работы, игр и другого применения
- CD/DVD: обычный аналоговый звук с CD/DVD-ROM с внутренними подключениями к микшеру кодека
- Микрофон: выбор настольного микрофона или гарнитуры, с программируемым повышением усиления и регулятором уровня
- Громкая связь: использование микрофона и динамиков системы для телефонии, DSVD (Digital Simultaneous Voice and Data, стандарт совмещения цифровой речи и цифровых данных) и видеоконференций
- Линейный вход: внешний аналоговый источник линейного уровня от бытового источника звука, видео камеры и так далее

- Видео: ТВ тюнер или карта видеозахвата с внутренними соединениями с микшером кодека
- AUX: внутренний аналоговый источник линейного уровня



Вход	Функция	Подключение
PCM Out	Цифровой звук от контроллера AC '97	AC-link
PC_BEEP	Путь звукового сигнала ПК	К выводу звукового сигнала ПК
PHONE	Вход громкоговорящей связи	К телефонной подсистеме
MIC1	Настольный микрофон	К разъёму настольного микрофона
MIC2	Микрофон гарнитуры	К разъёму микрофона гарнитуры
LINE_IN	Внешний источник звука	К разъёму линейного входа
CD	Звук от привода CD-ROM	Кабель от CD-ROM
VIDEO	Звук от ТВ тюнера или видеозахвата	Кабель от карты ТВ или видеозахвата
AUX_IN	Внутренний источник звука	Внутреннее соединение

Выход	Функция	Подключение
LINE_OUT	Аналоговая сумма и передние каналы	К стерео мини-джеку динамиков
LNLVL_OUT	Выход с нерегулируемым линейным уровнем	К стерео мини-джеку или паре RCA
4CH_OUT	Задние каналы	К стерео мини-джеку тыловых динамиков
HP_OUT	Аналоговая сумма и передние каналы	К стерео мини-джеку наушников
MONO	Микрофон или сумма для выхода громкой связи	К телефонной подсистеме
PCM In	Цифровой вход звука к контроллеру AC '97	К AC-link

Выходной микшер обеспечивает:
• Стерею сумму всех аналоговых источников для линейного выхода
• Выход AUX_OUT, конфигурируемый как линейный, дополнительный для наушников или дополнительный для 4-х каналов
• <i>Необязательный</i> микрофон или суммирование для моно выхода
• <i>Необязательное</i> управление 3D и тоном
• PCM выход может быть просуммирован до или после 3D

Входной переключатель обеспечивает:
• Выбор из 1, 2 или
• Любой моно или стерео источник
• Моно или стерео сумму линейного выхода
• 2-х канальный вход с контролем выхода (микрофон + моно сумма)
• <i>Необязательный 3-ий канал, предназначенный для микрофона</i>
• <i>Необязательный 3-х канальный вход с контролем выхода (микрофон + стерео сумма)</i>

Рисунок 17. Функциональная схема микшера AC '97

5.5.1 Выход аналогового микшера

Микшер AC '97 создаёт два разных выходных сигнала:

- стерео-сумма всех источников для вывода на звуковые колонки, наушники и линейный выход (LINE_OUT и HP_OUT)
- моно сигнал "только микрофон" или сумма всех источников (за вычетом PHONE и PC_BEEP) для выхода громкой связи (MONO_OUT)

Если в AC '97 поддерживается аналоговое 3D расширение стерео, желательно, чтобы источник PCM out имел возможность микширования до или после аналоговой 3D обработки. Это позволяет цифровому 3D звуку (подготовленному с необходимой громкостью, панорамированием, реверберацией, эффектом доплера, бинауральной обработкой (Head Related Transfer Function, HRTF) и так далее) на выходе PCM out обходить аналоговую 3D обработку независимо от того, включена или выключена аналоговая 3D обработка. Это предотвращает "размытие" цифрового 3D звука, а также позволяет цифровым 3D звуковым источникам смешиваться с аналоговыми источниками, прошедшими 3D обработку (CD, AUX_IN и другими).

По умолчанию PCM out проходит через регулятор громкости, выключатель и аналоговую стерео 3D обработку. Однако, если в контроллере AC '97 реализован цифровой 3D звук и обнаружение аналоговой 3D стерео обработки в аналоговом звуке, он может включить путь обхода 3D обработки. Эта возможность переключения на обход 3D

обработки может также быть доступна через API для поддержки ПО, которое эмулирует или ускоряет цифровую 3D обработку.

В любом варианте обработки PCM out, контроллеру AC '97 для достижения высокого соотношения сигнал/шум и поддержки полного разрешения Ц/А преобразования выгодно использовать после Ц/А преобразователя аналоговый регулятор громкости, уменьшающий уровень сигнала (аттенюатор).

5.5.2 Вход аналогового микшера

Входной микшер сделан в виде переключателя, который предлагает возможность записи любого источника звука или идущей на выход суммы всех источников. Такая конструкция является более эффективной для реализации, чем сумма независимых входов, позволяет пользователю применять 3D и тембровую обработку для записи, и предлагает простой способ контроля во время записи: "что вы слышите, то и записывается" ("what you hear is what you get", WYNIWYG). Моносумма и стереосумма также обеспечивают контрольные сигналы для подавления эха.

AC '97 поддерживает полный набор входных сигналов⁹:

- любой моно или стерео источник
- моно или стерео сумма всех источников
- 2-х канальный вход с контрольным моно выходом (микрофон + моно сумма для подавления эха)
- необязательный вход 3-го канала с контролем стерео выхода (микрофон + стерео сумма для подавления стерео эха)

⁹ Звуковой драйвер должен поддерживать постоянный входной уровень записи для каждого канала входного переключателя. (не очень понятно, о чём идёт речь)

5.5.3 Определение возможностей аналогового микшера

5.5.3.1 Минимальный набор функций аналогового микшера

Ниже приведён минимально необходимый набор функций аналогового микшера AC '97, который поддерживают все совместимые с AC '97 кодеки. Драйверам необходимо поддерживать такие возможности аналогового микшера, которые не требуют обнаружения в звуковом драйвере:

- Стерео 16-ти разрядный ЦАП ИКМ воспроизведения с регулятором громкости и выключателем звука
- Стерео LINE_IN с регулятором громкости и выключателем звука
- Стерео CD с регулятором громкости и выключателем звука
- Моно MIC с усилителем 20 дБ, с регулятором громкости (программируемым коэффициентом усиления) и выключателем звука
- Стерео LINE_OUT с (главным) регулятором громкости и выключателем звука
- Стерео AUX_OUT с необязательным регулятором громкости и выключателем звука
- Стерео 16-ти разрядный АЦП ИКМ для записи с регулятором усиления и выключателем звука

5.5.3.2 Уменьшение стоимости аналогового микшера

Так как звуковые обработки становятся цифровыми, некоторые из оригинальных базовых особенностей аналогового микшера AC '97 не будут необходимы в будущих продуктах. В общем, если особенность/функция не реализована, может быть использован следующий порядок обнаружения:

Записать все 1 в соответствующий регистр AC '97 или битовое поле; если обратное чтения регистра или битового поля даёт 0, функция не реализована.

Новым драйверам рекомендуется специально проверять наличие или отсутствие поддержки этих, ставших теперь необязательными, функций аналогового микшера:

- MONO_OUT (регистр 06h, по умолчанию 8000h)
- PC_BEEP (регистр 0Ah, по умолчанию 0000h или 8000h)
- PHONE (регистр 0Ch, по умолчанию 8008h)
- VIDEO (регистр 14h, по умолчанию 8808h)
- AUX_IN (регистр 16h, по умолчанию 8808h)
- MIC2 (регистр 20h, бит 8, по умолчанию 0)

5.5.3.3 Необязательные функции аналогового микшера

Следующие особенности аналогового микшера AC '97 всегда были необязательными для реализации и имеют биты идентификации функции в регистре Reset/ID (00h). Драйверам рекомендуется специально проверять наличие или отсутствие поддержки этих необязательных функций аналогового микшера:

- Отдельный АЦП микрофонного входного канала (регистр 00h, бит 0)
- Зарезервированная (регистр 00h, бит 1)
- Управление низкими и высокими частотами (регистр 00h, бит 2)
- Преобразование моно в псевдо стерео (регистр 00h, бит 3)
- Наушники (регистр 00h, бит 4)
- Тонкомпенсация или усиление басов (регистр 00h, бит 5)
- 18-ти разрядный ЦАП (регистр 00h, бит 6)
- 20-ти разрядный ЦАП (регистр 00h, бит 7)
- 18-и разрядный АЦП (регистр 00h, бит 8)
- 20-ти разрядный АЦП (регистр 00h, бит 9)

5.6 Слоты, предназначенные для звука

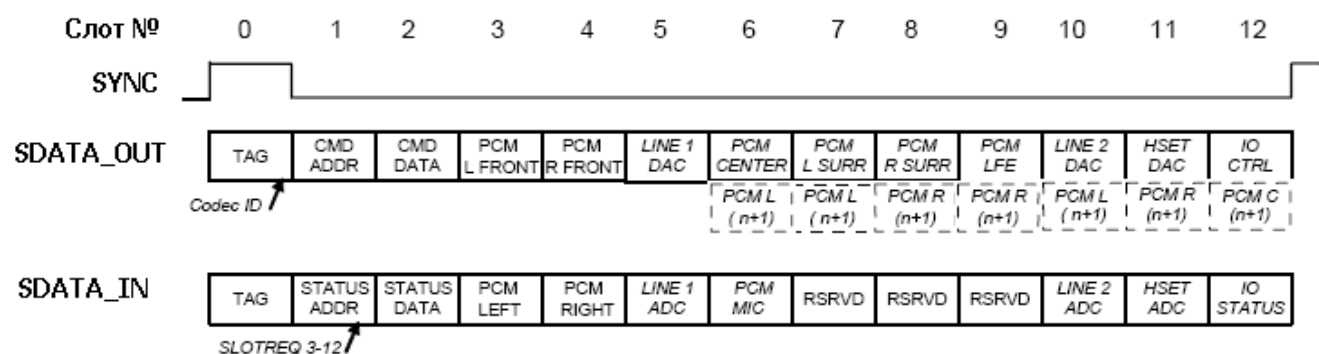


Рисунок 18. Назначения слотов AC-link

Исходящие слоты AC-link, предназначенные для звука, определены следующим образом:

Слот	Название	Описание
3	PCM ЦАП воспроизведения левого канала	16-ти, 18-ти или 20-ти разрядные PCM данные для левого канала
4	PCM ЦАП воспроизведения правого канала	16-ти, 18-ти или 20-ти разрядные PCM данные для правого канала
6	PCM центрального канала	16-ти, 18-ти или 20-ти разрядные PCM данные для центрального канала
7	PCM левого канала окружающего звука	16-ти, 18-ти или 20-ти разрядные PCM данные для левого канала окружающего звука
8	PCM правого канала окружающего звука	16-ти, 18-ти или 20-ти разрядные PCM данные для правого канала окружающего звука
9	PCM канала низкочастотных эффектов	16-ти, 18-ти или 20-ти разрядные PCM данные для канала низкочастотных эффектов
10	Звук на удвоенной частоте дискретизации	Необязательный диапазон AC-link для 88.2 или 96 кГц левого PCM канала
11	Звук на удвоенной частоте дискретизации	Необязательный диапазон AC-link для 88.2 или 96 кГц правого PCM канала
12	Звук на удвоенной частоте дискретизации	Необязательный диапазон AC-link для 88.2 или 96 кГц центрального PCM канала

Входящие слоты AC-link, предназначенные для звука, определены следующим образом:

43 Спецификация компонента АС '97

Слот	Название	Описание
3	PCM АЦП записи левого канала	16-ти, 18-ти или 20-ти разрядные PCM данные от левого входного канала
4	PCM АЦП записи правого канала	16-ти, 18-ти или 20-ти разрядные PCM данные от правого входного канала
6	Отдельный микрофонный АЦП	16-ти, 18-ти или 20-ти разрядные PCM данные от необязательного 3-го входа АЦП
7	Зарезервирован для поставщика	зависит от поставщика (дополнительный вход для подключения док-станции, микрофонной решётки и так далее)
8	Зарезервирован для поставщика	зависит от поставщика (дополнительный вход для подключения док-станции, микрофонной решётки и так далее)
9	Зарезервирован для поставщика	зависит от поставщика (дополнительный вход для подключения док-станции, микрофонной решётки и так далее)
12	Звуковое прерывание	(или GPIO модема) предоставляет необязательные возможности для прерывания для звукового кодека (не используемые, когда присутствует модем)

Формат звуковых данных ИКМ АС-link	
Бит	Описание
19-4	16-ти разрядная выборка (самый старший бит - 19-й, самый младший бит - 4-й)
3-0	Необязательные: младшие биты 18-ти или 20-ти разрядной выборки

Таблица 14. Описание данных в звуковых слотах

Описание звукового прерывания АС-link	
Бит	Описание
19-1	Зарезервированы (Звуковой кодек будет возвращать в битах 19-1 нули) ¹⁰
0	Необязательные: Установка = 1 вызовет передачу прерывания в систему прерывания звукового контроллера. Для включения этого механизма смотрите описание регистра 24h. ¹¹

Таблица 15. Описание слотов звуковых прерываний

¹⁰ Биты 1-19 слота 12 предназначены для работы GPI модема и декларируются зарезервированными для звуковых кодеков. Использование этих слотов модемом определено в [Таблице 40](#) (Назначение битов слота 12) и [Таблице 41](#) (Рекомендуемое назначение битов GPIO слота 12).

¹¹ Такая функциональность не является обязательной для кодеков и контроллеров. Программное обеспечение должно гарантировать, что и контроллер и кодек способны правильно обрабатывать прерывания. В конфигурациях, где не присутствует модем, звуковые кодеки и программное обеспечение могли бы использовать возможность прерывания, изначально предназначенную для работы с модемом.

5.7 Набор основных звуковых регистров

Таблица 16 показывает номера регистров АС '97 и их использование. Все не показанные регистры и биты, содержащие X, считаются зарезервированными.

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию	
00h	Reset	X	SE4	SE3	SE2	SE1	SE0	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0	не определено	
02h	Master Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h	
04h	AUX Out Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h	
06h	Mono Volume	Mute	X	X	X	X	X	X	X	X	X	MM5	MM4	MM3	MM2	MM1	MM0	8000h	
08h	Master Tone	X	X	X	X	BA3	BA2	BA1	BA0	X	X	X	X	TR3	TR2	TR1	TR0	0F0Fh	
0Ah	PC Beep Volume	Mute	X	X	F7	F6	F5	F4	F3	F2	F1	F0	PV3	PV2	PV1	PV0	X	x000h	
0Ch	Phone Volume	Mute	X	X	X	X	X	X	X	X	X	X	GN4	GN3	GN2	GN1	GN0	8008h	
0Eh	Mic Volume	Mute	X	X	X	X	X	X	X	X	20 dB	X	GN4	GN3	GN2	GN1	GN0	8008h	
10h	Line In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h	
12h	CD Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h	
14h	Video Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h	
16h	AUX In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h	
18h	PCM Out Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h	
1Ah	Record Select	X	X	X	X	X	SL2	SL1	SL0	X	X	X	X	X	SR2	SR1	SR0	0000h	
1Ch	Record Gain	Mute	X	X	X	GL3	GL2	GL1	GL0	X	X	X	X	GR3	GR2	GR1	GR0	8000h	
1Eh	Record Gain Mic	Mute	X	X	X	X	X	X	X	X	X	X	X	GM3	GM2	GM1	GM0	8000h	
20h	General Purpose	POP	ST	3D	LD	DRSS1	DRSS0	MIX	MS	LBPBK	X	X	X	X	X	X	X	0000h	
22h	3D Control	X	X	X	X	CR3	CR2	CR1	CR0	X	X	X	X	DP3	DP2	DP1	DP0	0000h	
24h	Audio Int. & Paging	I4	I3	I2	I1	I0	X	X	X	X	X	X	X	PG3	PG2	PG1	PG0	0000h	
26h	Powerdown Ctrl/Stat	EAPD	PR6	PR5	PR4	PR3	PR2	PR1	PR0	X	X	X	X	REF	ANL	DAC	ADC	не определено	
28h-3Ah	Extended Audio	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	
3Ch-58h	Extended Modem	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	B
5Ah-5Fh	Vendor Reserved	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	
60h-6Fh	Page Registers	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	
70h-7Ah	Vendor Reserved	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	
7Ch	Vendor ID1	F7	F6	F5	F4	F3	F2	F1	F0	S7	S6	S5	S4	S3	S2	S1	S0	не определено	
7Eh	Vendor ID2	T7	T6	T5	T4	T3	T2	T1	T0	REV7	REV6	REV5	REV4	REV3	REV2	REV1	REV0	не определено	

Таблица 16. Карта основных звуковых регистров

ПРИМЕЧАНИЯ:

1. Курсив указывает регистры необязательных функций или необязательные биты в регистре. Независимо от того, реализованы они или нет, в них можно записывать, но чтение должно возвращать 0, если функция не поддерживается.
2. Зарезервированные биты, отмеченные X, могут быть записаны, но должны возвращать 0 при обратном чтении.
3. PC_BEEP по умолчанию может быть 0000h или 8000h, выключатель звука в положение выключен или включен.

5.7.1 Регистр сброса (индекс 00h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
00h	Reset	X	SE4	SE3	SE2	SE1	SE0	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0	не определено

Чтение этого регистра возвращает код идентификации этой части и код для типа 3D стерео расширения, если оно имеется.

Запись любого значения в этот регистр выполняет сброс звуковых регистров, который приводит к тому, что все звуковые регистры возвращаются к значениям по умолчанию. Биты ID определяют возможности AC '97, основываясь на следующем:

Бит = 1	Функция
ID0	Отдельный входной канал ИКМ для микрофона
ID1	Зарезервирован (ранее означал поддержку кодеком модемной линии)
ID2	Управление низкими и высокими частотами
ID3	Псевдостерео (Моно в стерео)
ID4	Поддержка выхода на наушники (не LNLVL или 4CH)
ID5	Поддержка тонкомпенсации (усиление басов)
ID6	Разрешение ЦАП 18 бит
ID7	Разрешение ЦАП 20 бит
ID8	Разрешение АЦП 18 бит
ID9	Разрешение АЦП 20 бит

Таблица 17. Идентификаторы необязательных основных звуковых функций

Все ЦАПы работают с одинаковым разрешением. Все АЦПы работают с одинаковым разрешением.

Стандартное разрешение ЦАП и АЦП АС '97 определено как 16 бит. Реализация 18-ти или 20-ти разрядного разрешения является необязательной. Звуковой драйвер для "улучшенного" контроллера АС '97 может определить после своей загрузки реализованное разрешение ЦАП и АЦП чтением регистра Reset кодека АС '97, который находится по адресу 0x00. Если, например, драйвер определил, что реализован ЦАП с разрешением 16 бит, но контроллер для воспроизведения поддерживает 18-ти или 20-ти разрядные потоки выборок, контроллер может либо понизить разрешение потоков выборок до 16-ти бит, либо передавать поток "как есть". Так как все временные интервалы данных АС-link передают 20 бит, подход с передачей без сглаживающей обработки для понижения разрешения приведёт к потере младших битов, которые будут потеряны из за меньшей разрядности ЦАП. По этой причине сглаживающая обработка для изменения разрешения (dithering) может быть привлекательной функцией для контроллера, который поддерживает потоки выборок с разрядностью более 16 бит.

Декодирование 3D стерео расширения базируется на Таблице 18, Идентификация поставщика расширения 3D стерео. Обратите внимание, что для функции 3D расширения стерео регистр управления 3D определяет два 16-ти ступенчатых регулятора. Эти элементы управления могут быть использованы для поддержки центрирования и глубины, но также могут быть использованы обычным образом. Регистр управления 3D следует прочитать, чтобы определить, является ли выбранное расширение фиксированным, или имеет регулировку центрирования и глубины. Если младшие 8 бит регистра управления 3D отличны от нуля, то управление глубиной/общего назначения¹ является фиксированным; в противном случае оно регулируемое. Если старшие 8 бит регистра управления 3D отличны от нуля, то управление центрированием/общего назначения² является фиксированным; в противном случае оно регулируемое.

SE4...SE0	Техника расширения 3D стерео	SE4...SE0	Техника расширения 3D стерео
00000 (0)	Расширения 3D стерео нет	10000 (16)	Harman International
00001 (1)	Analog Devices	10001 (17)	Nvidia
00010 (2)	Creative Technology	10010 (18)	Philips
00011 (3)	National Semiconductor	10011 (19)	Texas Instruments
00100 (4)	Yamaha	10100 (20)	VLSI Technology
00101 (5)	BBE Sound	10101 (21)	TriTech
00110 (6)	Crystal Semiconductor	10110 (22)	Realtek

SE4...SE0	Техника расширения 3D стерео	SE4...SE0	Техника расширения 3D стерео
00111 (7)	Qsound Labs	10111 (23)	Samsung
01000 (8)	Spatializer Audio Laboratories	11000 (24)	Wolfson Microelectronics
01001 (9)	SRS Labs	11001 (25)	Delta Integration
01010 (10)	Platform Tech	11010 (26)	SigmaTel
01011 (11)	AKM Semiconductor	11011 (27)	KS Waves
01100 (12)	Aureal	11100 (28)	Rockwell
01101 (13)	Aztech Labs	11101 (29)	Зарезервировано
01110 (14)	Binaura	11110 (30)	Зарезервировано
01111 (15)	ESS Technology	11111 (31)	Зарезервировано

Таблица 18. Идентификация поставщика расширения 3D стерео

5.7.2 Основные регистры управления громкостью воспроизведения (индекс 02h, 04h и 06h)

Рег	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
02h	Master Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h
04h	AUX Out Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h
06h	Mono Volume	Mute	X	X	X	X	X	X	X	X	X	MM5	MM4	MM3	MM2	MM1	MM0	8000h

Регистр 02h управляет главным стерео регулятором громкости (левого и правого каналов).

Регистр 04h управляет необязательным регулятором громкости AUX_OUT (AUX_OUT может быть реализован как LNLVL_OUT, HP_OUT или 4CH_OUT - смотрите [Раздел 5.2.1](#)). Если значение по умолчанию (после холодного или горячего сброса) регулятора громкости выхода Aux (регистр 04h) читается как 0000h, то необязательный регулятор громкости не поддерживается. Обратите внимание, что AUX_OUT может быть выключен через бит PR6 в регистре 26h.

Регистр 06h управляет необязательным MONO_OUT.

Для всех этих регистров каждый шаг соответствует 1.5 дБ. Старшим битом регистра является бит управления выключателем. Когда этот бит установлен в 1, уровень для такого канала устанавливается в $-\infty$ дБ. Биты с ML5 по ML0 управляют уровнем левого канала, с MR5 по MR0 управляют уровнем правого канала, и с MM5 по MM0 управляют уровнем выходного моно канала.

Поддержка самого старшего бита уровня не является обязательной. **Если самый старший бит не поддерживается, то AC '97 необходимо определять, когда такой бит установлен и устанавливать все четырех младших бита в 1.** Пример: если AC '97 поддерживает разрешение микшера только 5 бит и драйвер пишет 1xxxx, то AC '97 должен интерпретировать это как x11111. Он также будет ответственен за чтение x11111 вместо 1xxxx (оригинальное значение). Драйвер может использовать эту особенность, чтобы обнаружить, есть ли здесь поддержка 6-го бита, или нет.

Значением по умолчанию является 8000h (1000 0000 0000 0000), что соответствует ослаблению 0 дБ с выключенным звуком.

Mute	Mx5...Mx0	Функция	Наличие
0	00 0000	Ослабление 0 дБ	Обязательно
0	01 1111	Ослабление 46.5 dB	Обязательно
0	11 1111	Ослабление 94.5 dB	Необязательно
1	xx xxxx	Ослабление ∞ dB	Обязательно

Таблица 19. Регулятор громкости основного, дополнительного и моно выхода

5.7.3 Регистры основного регулятора тембра (индекс 08h)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
08h	Master Tone	X	X	X	X	BA3	BA2	BA1	BA0	X	X	X	X	TR3	TR2	TR1	TR0	0F0Fh

Необязательный регистр для поддержки регуляторов тембра (низкие и высокие частоты). Если эта часть не поддерживает регуляторы низких и высоких частот, запись в этот регистр не будет иметь эффекта и чтение вернёт все нули. Шаг регулировки 3 дБ с необязательной поддержкой в 1.5 дБ. Выбор шага осуществляется либо с помощью использования 3-х бит (начиная со старшего) для шага в 3 дБ, или всех 4-х бит для шага в 1.5 дБ. Значение 0000h соответствует уровню 10.5 дБ. Центральными частотами (относительно которых измеряются уровни) являются 100 Гц для низких и 10 кГц для высоких частот. Значением по умолчанию является 0F0Fh, что соответствует обходу усиления низких или высоких частот.

TR3...TR0 или BA3...BA0	Обязательность поддержки	Функция
0000	да	Усиление +10.5 дБ
0001	нет	Усиление +9 дБ
0010	да	Усиление +7.5 дБ
0011	нет	Усиление +6 дБ
..		...
0110	да	Усиление +1.5 дБ
0111	да	Усиление 0 дБ
1000	да	Усиление -1.5 дБ
..		...
1100	да	Усиление -7.5 дБ
1101	нет	Усиление -9 дБ
1110	да	Усиление -10.5 дБ
1111	да	Обход

Таблица 20. Управление тембром

5.7.4 Регистр пицалки ПК (индекс 0Ah)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
0Ah	PC Beep Volume	Mute	X	X	F7	F6	F5	F4	F3	F2	F1	F0	PV3	PV2	PV1	PV0	X	x000h

Он управляет уровнем и частотой для необязательного звукового сигнала ПК (пицалки).

Биты PV3-PV0 управляют громкостью входного сигнала, если он реализован, и генерируемого сигнала, если он

реализован. Каждый шаг соответствует ослаблению примерно 3 дБ. Самый старший бит регистра является битом выключателя. Когда этот бит установлен в 1, уровень для этого канала устанавливается в $-\infty$ дБ.

Если F7-F0 являются записываемыми, то поддерживается необязательная генерация тонального сигнала ПК. Частота генерируемого сигнала является результатом деления частоты 48 кГц на умноженное на 4 число, указанное в F[7:0], что позволяет генерировать частоты от 47 Гц до 12 кГц. Значение 00h в битах F[7:0] отключает внутреннюю генерацию PC Веер и включает внешний вход PC Веер, если он есть. Биты PV управляют уровнем громкости генерируемого сигнала. Генерируемый сигнал не предназначен быть высококачественной синусоидальной волной. Выходная частота, сглаженная конденсатором, обеспечивает достаточное качество сигнала для обеспечения сигнализации тональным кодом.

Вход PC_ВЕЕР поддерживает реализации контроллера/кодека на материнской плате. Намерение направить PC_ВЕЕР через аналоговый микшер кодека состоит в том, чтобы исключить требование наличия на плате динамика или пьезоэлектрического устройства, обеспечивая подключение к динамикам, подключённым через выходной разъем. Для того, чтобы это было возможно, сигнал PC_ВЕЕР должен достигать выходного разъёма в любое время, с или без поддержки аудио драйвера. Генерация частоты PC_ВЕЕР полезна в реализациях для материнских плат и подключаемых карт, так как сигнал не требуется маршрутизировать.

ПРИМЕЧАНИЕ: Рекомендуется, чтобы PC_ВЕЕР направлялся в линейные выходы левого и правого каналов даже тогда, когда AC '97 находится в состоянии сброса (RESET). Это связано с тем, что пользователю надо услышать коды самодиагностики при включении питания, Power On Self Test (POST) в случае аппаратных проблем с ПК. Это может быть достигнуто с помощью пути с высоким сопротивлением на выходы без какого-либо ослабления.

Значением по умолчанию может быть 0000h или 8000h, что соответствует затуханию 0 дБ с выключенным или включенным звуком.

Mute	PV3...PV0	Функция
0	0000	Ослабление 0 дБ
0	1111	Ослабление 45 дБ
1	xxx	Ослабление ∞ дБ

Таблица 21. Громкость динамика ПК (PC_ВЕЕР)

5.7.5 Регистры входного уровня аналогового микшера (индекс 0Ch - 18h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
0Ch	Phone Volume	Mute	X	X	X	X	X	X	X	X	X	X	GN4	GN3	GN2	GN1	GN0	8008h
0Eh	Mic Volume	Mute	X	X	X	X	X	X	X	X	20 dB	X	GN4	GN3	GN2	GN1	GN0	8008h
10h	Line In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
12h	CD Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
14h	Video Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
16h	AUX In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
18h	PCM Out Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h

Они позволяют управлять усилением/ослаблением для каждого из аналоговых входов. Каждый шаг соответствует примерно 1.5 дБ. Самый старший бит регистра является битом выключателя. Когда этот бит установлен в 1, уровень для этого канала устанавливается в $-\infty$ дБ.

- **Регистр 0Eh** (регистр управления громкостью микрофона) имеет дополнительный бит, который включает усиление 20 дБ. Когда бит 6 установлен в 1, усиление на 20 дБ включено. Значением по умолчанию является 8008h, что соответствует 0 дБ с выключенным звуком.

Значением по умолчанию для моно регистров является 8008h, что соответствует 0 дБ с выключенным звуком. Значением по умолчанию для стерео регистров является 8808h, что соответствует усилению 0 дБ с отключенным звуком.

Mute	Gx4...Gx0	Функция
0	00000	Усиление +12 dB
0	01000	Усиление 0 dB
0	11111	Усиление -34.5 dB
1	xxxxx	Усиление $-\infty$ dB

Таблица 22. Усиление/ослабление входа микшера

5.7.6 Регистр управления выбором входа для записи (индекс 1Ah)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
1Ah	Record Select	X	X	X	X	X	SL2	SL1	SL0	X	X	X	X	X	SR2	SR1	SR0	0000h

Этот регистр используется для выбора источника записи независимо для правого и левого каналов. Расшифровку смотрите в таблице. Некоторые из аналоговых входов микшера являются необязательными, выбор нереализованного аналогового входа приведёт к неопределённым результатам.

Значением по умолчанию является 0000h, что соответствует микрофонному входу.

SR2...SR0	Источник записи правого канала
0	Mic
1	CD In (R)
2	Video In (R)
3	Aux In (R)
4	Line In (R)
5	Stereo Mix (R)
6	Mono Mix
7	Phone

SL2...SL0	Источник записи левого канала
0	Mic
1	CD In (L)
2	Video In (L)
3	Aux In (L)
4	Line In (L)
5	Stereo Mix (L)
6	Mono Mix
7	Phone

Таблица 23. Выбор источника для записи левого и правого каналов

5.7.7 Регистры управления уровнем записи (индекс 1Ch и 1Eh)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
1Ch	Record Gain	Mute	X	X	X	GL3	GL2	GL1	GL0	X	X	X	X	GR3	GR2	GR1	GR0	8000h
1Eh	Record Gain Mic	Mute	X	X	X	X	X	X	X	X	X	X	X	GM3	GM2	GM1	GM0	8000h

1Ch для стерео входа и 1Eh для необязательного отдельного микрофонного канала. Каждый шаг соответствует 1.5 дБ. 22.5 дБ соответствуют 0F0Fh и 000Fh, соответственно. Самый старший бит регистра является битом выключателя. Когда этот бит установлен в 1, уровень для этого канала(ов) устанавливается в $-\infty$ дБ.

Значением по умолчанию является 8000h, что соответствует 0 дБ с выключенным звуком.

Mute	Gx3...Gx0	Функция
0	1111	Усиление +22.5 дБ
0	0000	Усиление 0 дБ
1	xxxx	Усиление $-\infty$ дБ

Таблица 24. Усиление/ослабление при записи

5.7.8 Регистр общего назначения (индекс 20h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
20h	General Purpose	POP	ST	3D	LD	DRSS1	DRSS0	MIX	MS	LPBK	X	X	X	X	X	X	X	0000h

Этот регистр используется для управления разными необязательными функциями этого компонента АС '97. Ниже приводится описание каждого бита и его функция. Бит **POP** управляет необязательным путём обхода 3D для выхода PCM out (пути PCM out с подключением до и после 3D обработки взаимно исключают друг друга). Бит **MS** управляет необязательным переключателем микрофона. Бит тонкомпенсации (усилителя басов) используется для управления необязательной схемой тонкомпенсации или функцией "усиление басов". Точная реализация этого остаётся на усмотрение поставщика. Необязательные биты **DRSS[1:0]** управляют слотами, в которых передаются данные n+1 для звука с удвоенной частотой дискретизации. Этот регистр следует прочитать перед записью, чтобы создать маску только для тех битов, которые должны изменяться. Значением функции по умолчанию является 0000h (все биты в выключенном состоянии). Необязательный бит **LPBK** позволяет замкнуть выход АЦП на вход ЦАП без участия АС-link, что позволяет проводить полные измерения параметров системы.

Бит	Функция
POP	Путь PCM out и подключение выключателя, 0 = до 3D, 1 = после 3D
ST	Вкл/выкл расширения псевдостерео, 1 = вкл
3D	Вкл/выкл расширения 3D стерео, 1 = вкл
LD	Вкл/выкл тонкомпенсации (усиление басов), 1 = вкл
DRSS[1:0]	Выбор слотов для удвоенной частоты дискретизации 00: данные ИКМ для L, R, C n+1 в слотах 10-12 (по умолчанию) 01: данные ИКМ для L, R n+1 в слотах 7, 8 10: Зарезервировано 11: Зарезервировано
MIX	Переключатель моно выхода, 0=Mix, 1=Mic
MS	Выбор микрофона, 0 = Mic1, 1 = Mic2
LPBK	Режим подключения АЦП к ЦАП

Таблица 25. Описание битов общего назначения

5.7.9 Регистр управления 3D (индекс 22h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
22h	3D Control	X	X	X	X	CR3	CR2	CR1	CR0	X	X	X	X	DP3	DP2	DP1	DP0	0000h

Этот необязательный регистр используется для управления центром и/или глубиной функцией расширения 3D стерео, встроенной в этот компонент АС '97. Обратите внимание, этот регистр должен быть прочитан, чтобы узнать, имеет ли выбранный расширитель 3D стерео фиксированные или изменяемые значения центра и глубины. Если

этот регистр управления отличен от нуля, то расширение фиксированное. Значением по умолчанию этого регистра является или фиксированное значение, или 0000h, если оно является изменяемым. Возможна линейная или логарифмическая реализация, в зависимости от технологии 3D (ниже показана линейная):

CR3...CR0	Центрирование
DP3...DP0	Глубина
0	0%
1	6.67%
.	.
14	93.33%
15	100%

Таблица 26. Управление 3D

5.7.10 Звуковые прерывания и страничный механизм (индекс 24h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
24h	Audio Int. & Paging	I4	I3	I2	I1	I0	X	X	X	X	X	X	X	PG3	PG2	PG1	PG0	0000h

Этот регистр первоначально (AC '97 1.03) содержал частоту дискретизации модема, позже был зарезервирован (AC '97 2.0). Теперь он переопределяется для поддержки звуковых прерываний и механизма страничной адресации регистров.

Бит	По умолчанию	Функция
I4	0	Состояние прерывания (чтение/запись) 0 - Прерывание очищено 1 - Было сгенерировано прерывание Событие прерывания очищается записью 1 в данный бит. Бит прерывания будет изменяться независимо от состояния разрешения прерывания (I0). Прерывание в GPI в слоте 12 в AC-link будет передавать изменение этого бита, когда разрешение прерываний (I0) незамаскировано. Если этот бит установлен, должен быть установлен один или оба бита I3 или I2, чтобы указать причину прерывания.
I[3:2]	00	Причина прерывания (только чтение) I [2]= 0 - состояние измерения не изменилось (не вызвало прерывание) (по умолчанию) 1 - завершился цикл измерения или доступна новая информация измерения. I [3]= 0 - прерывание не вызвано изменением состояния GPIO (по умолчанию) 1 - причиной прерывания стало изменение состояния GPIO. Эти биты будут указывать причину(ы) прерывания. Эта информация должна быть использована для обслуживания соответствующего события(ий) прерывания. Если статус прерывания (бит I4) установлен, один или оба этих бита должны быть установлены, чтобы указать причину прерывания. Оборудование должно сбросить эти биты обратно в ноль, когда очищается бит состояния прерывания.
I1	0	Цикл измерения (чтение/запись) (задержки сигнала/сопротивления)

Бит	По умолчанию	Функция
		<p>0 - цикл измерения не выполняется 1 - запуск цикла измерения</p> <p>Запись 1 в этот бит вызывает запуск цикла измерения, если это поддерживается. Если цикл измерения не поддерживается, этот бит является только читаемым.</p> <p>Если цикл измерения находится в процессе выполнения, запись '0' в этот бит будет прерывать цикл измерения. Данные в регистре результата измерения (6Ah) могут быть или не быть достоверными, что определяется битом IV.</p>
10	0	<p>Разрешение прерывания (чтение/запись)</p> <p>0 - Генерация прерываний запрещена (замаскирована) 1 - Генерация прерываний разрешена (незамаскирована)</p> <p>Программное обеспечение не должно разрешать прерывания, пока не убедится, что у контроллера AC '97 не будет конфликта с функциональностью GPI модемного слота 12. Контроллеры, совместимые с AC '97 версии 2.2, вряд ли поддерживают инфраструктуру прерывания звукового кодека. В этом случае программное обеспечение могло бы опросить состояние прерывания после начала цикла измерения и подождать максимальное время измерения, чтобы определить, произойдет ли событие прерывания.</p>
X	X	Зарезервированы
PG[3:0]	0h	<p>Выбор страницы (чтение/запись):</p> <p>0h - зависит от поставщика 1h - страница номер 01 (смотрите соответствующее описание в Разделе 5.8.7) 2h-Fh - зарезервированные страницы</p> <p>Этот регистр используется для выбора дескриптора одной из 16-ти шестнадцатиразрядных страниц, адресуемых адресами регистров с 60h по 6Fh. Значение 0h используется для выбора пространства, зависящего от поставщика, чтобы сохранить совместимость с зависимыми от поставщиков регистрами AC '97 версии 2.2.</p> <p>Системное программное обеспечение может определить, реализованы ли страницы, записав номер страницы и прочитав значение обратно. Если считанное обратно значение не соответствует записанному значению, страница не реализована.</p> <p>Все реализованные страницы должны быть последовательными. (то есть страница 2h не может быть реализована без страницы 1h)</p>

Таблица 27. Назначение битов звуковых прерываний и страничного механизма

5.7.11 Регистр управления/состояния питания (индекс 26h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
26h	Powerdown Ctrl/Stat	EAPD	PR6	PR5	PR4	PR3	PR2	PR1	PR0	X	X	X	X	REF	ANL	DAC	ADC	не определено

Этот читаемый и записываемый регистр используется для программирования состояний выключения питания и мониторинга подсистемы готовности. В младшей половине этого регистра находится информация о состоянии только для чтения, 1 показывает, что подсистема "готова". Готовность определяется как способность подсистемы работать в нормальном режиме. Запись этого регистра значениями битов, которые приходят по AC-link, не будет оказывать влияния на только читаемые биты 0-7.

Когда бит индикации AC-link "готовность кодека" (SDATA_IN, слот 0, бит 15) установлен в 1, это показывает, что AC-link и регистры управления и состояния AC '97 находятся в полностью рабочем состоянии. Контроллер AC '97 должен после этого проверить данный регистр управления/состояния питания, чтобы точно определить, какие подсистемы, если таковые имеются, готовы.

Бит	Функция
X	Зарезервирован
REF	Опорное напряжение имеет номинальный уровень
ANL	Аналоговые микшера и так далее готовы
DAC	Система ЦАП готова принимать данные
ADC	Система АЦП готова передавать данные

Таблица 28. Назначение основных битов состояния управления питанием

Режимы управления питанием описываются следующим образом. Первые три бита используются индивидуально, а не в сочетании друг с другом. PR3 может быть использован в сочетании с PR2 или сам по себе. PR0 и PR1 управляют только ИКМ АЦПи и ЦАПи.

Бит	Функция
PR0	Выключение питания входных РСМ АЦПей и входного переключателя
PR1	Выключение питания ЦАПей для выхода РСМ out
PR2	Выключение питания аналогового микшера (опорное напряжение всё ещё включено)
PR3	Выключение питания аналогового микшера (опорное напряжение выключено)
PR4	Выключение питания цифрового интерфейса (AC-link) (внешнее тактирование выключено)
PR5	Отключение внутреннего тактирования
PR6	Выключение питания дополнительного выхода (Aux out)
EAPD	Выключение питания внешнего усилителя

Таблица 29. Назначение основных битов управления питанием

EAPD (ранее PR7) независимо управляет выходным контактом, который управляет необязательным внешним звуковым усилителем. Совместимость с AC '97 требует реализовать отдельный выходной контакт для управления внешним звуковым усилителем. Этот контакт управляется битом "EAPD" (External Amplifier Powerdown, выключение питания внешнего усилителя) в регистре управления/состояния питания 26h, бит 15 (ранее PR7). EAPD = 0 означает 0 на выходном контакте, что включает внешний звуковой усилитель, EAPD = 1 отключает его. Звуковые усилители, которые работают с обратной полярностью, могут потребовать внешнего инвертора. Для этого вывода предназначен контакт 47 48-ми контактного корпуса QFP. Список контактов, которые отключены в тестовом режиме ATE, должен включать контакт выключения внешнего усилителя.

По умолчанию при включении питания EAPD = 0 (внешний усилитель включён).

5.8 Дополнительный набор звуковых регистров

Дополнительные звуковые регистры поддерживают вход и выход с изменяемой частотой дискретизации, звуковой выход с удвоенной частотой дискретизации, многоканальный звуковой выход и выход S/PDIF.

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
28h	Extended Audio ID	ID1	ID0	X	X	REV1	REV0	AMAP	LDAC	SDAC	CDAC	DSA1	DSA0	VRM	SPDIF	DRA	VRA	xxxxh
2Ah	Ext'd Audio Stat/Ctrl	VCFG	PRL	PRK	PRJ	PRI	SPCV	MADC	LDAC	SDAC	CDAC	SPSA1	SPSA0	VRM	SPDIF	DRA	VRA	xxxxh
2Ch	PCM Front DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
2Eh	PCM Surr DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
30h	PCM LFE DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
32h	PCM L/R ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
34h	Mic ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
36h	Center/LFE Volume	Mute	X	LFE5	LFE4	LFE3	LFE2	LFE1	LFE0	Mute	X	CNT5	CNT4	CNT3	CNT2	CNT1	CNT0	8080h
38h	Surr Volume Mute	Mute	X	LSR5	LSR4	LSR3	LSR2	LSR1	LSR0	Mute	X	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0	8080h
3Ah	S/PDIF Control	V	DRS	SPSR1	SPSR0	L	CC6	CC5	CC4	CC3	CC2	CC1	CC0	PRE	COPY	/AUDIO	PRO	2000h

Таблица 30. Набор дополнительных звуковых регистров AC '97

5.8.1 Дополнительный регистр идентификации звука (индекс 28h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
28h	Extended Audio ID	ID1	ID0	X	X	REV1	REV0	AMAP	LDAC	SDAC	CDAC	DSA1	DSA0	VRM	SPDIF	DRA	VRA	xxxxh

Дополнительный регистр идентификации звука является только читаемым регистром (за исключением новых битов D5 и D4, которые читаются и записываются), который определяет, какие дополнительные звуковые функции поддерживаются (в дополнение к основным функциям AC '97, определяемых чтением регистра сброса по индексу 00h). Ненулевое значение идентификатора в дополнительном регистре идентификации звука указывает на поддержку одной или нескольких дополнительных звуковых функций.

- VRA=1 показывает необязательную поддержку звука с изменяемой частотой дискретизации
- DRA=1 показывает необязательную поддержку звукового выхода на удвоенной частоте дискретизации
- SPDIF=1 показывает необязательную поддержку передатчика S/PDIF. S/PDIF ИКМ определен в IEC958 (IEC60958), многоканальное кодирование (AC-3, MPEG, DTS и так далее) определяется в IEC61937. В опубликованной недавно Поправке 1 к IEC60958-3 содержится предложение по поддержке высокой частоты дискретизации.
- VRM=1 показывает необязательную поддержку микрофонного входа с изменяемой частотой дискретизации
- DSA[1,0] являются читаемыми/записываемыми битами, которые управляют необязательным назначением слотов ЦАП, как это описано в Таблице 32
- CDAC=1 показывает необязательную поддержку ЦАП ИКМ центрального канала
- SDAC=1 показывает необязательную поддержку ЦАПей ИКМ левого и правого каналов окружающего звука
- LDAC=1 показывает необязательную поддержку ЦАП ИКМ канала низкочастотных эффектов
- AMAP=1 показывает необязательную поддержку связи слотов с ЦАП на основе идентификатора кодека
- REV[1:0]=10 показывает совместимость кодека с AC '97 версии 2.3. Кодек, совместимый со старыми версиями, будет иметь REV[1:0] установленными так, как показано в Таблице 31, Идентификация версии AC'97.

REV1, REV0	Версия AC'97
00	Версия 2.1 или более ранняя
01	Версия 2.2
10	Версия 2.3
11	Зарезервировано

Таблица 31. Идентификация версии AC'97

- ID1, ID0 являются 2-х битовым полем, которое показывает конфигурацию кодека: 00 - основной; 01, 10 или 11 - вторичный

DSA1, DSA0	ЦАПы 1,2	ЦАПы 3,4	ЦАПы 5,6
00	слоты 3&4	слоты 7&8	слоты 6&9
01	7&8	6&9	10&11
10	6&9	10&11	3&4
11	10&11	3&4	7&8

Таблица 32. Необязательное распределение слотов ЦАПей

Если кодек поддерживает необязательный звук на удвоенной частоте дискретизации, контроллер AC '97 может в дальнейшем выявить возможности каждой группы ЦАП/АЦП, включая режим VRA (VRA = 1 в дополнительном регистре управления и состояния звука, Extended Audio Status and Control Register) и записать и прочитать значения в/из соответствующих регистров управления частотой дискретизации (смотрите ниже).

Значение после холодного или регистрового сброса для этого регистра является константой и зависит от поддерживаемых функций и аппаратной конфигурации, то есть является ли кодек первичным или вторичным.

5.8.2 Дополнительный регистр состояния и управления звуком (индекс 2Ah)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
2Ah	Ext'd Audio Stat/Ctrl	VCFG	PRL	PRK	PRJ	PRI	SPCV	MADC	LDAC	SDAC	CDAC	SPSA1	SPSA0	VRM	SPDIF	DRA	VRA	xxxxh

Дополнительный регистр состояния и управления звуком является читаемым/записываемым регистром, который предоставляет состояние и управление дополнительными звуковыми функциями.

Биты D3-D0 являются читаемыми и записываемыми элементами управления, включающими или отключающими дополнительные звуковые функции

- VRA = 1 включает режим звука с изменяемой частотой дискретизации (VRA использует регистры управления частотой дискретизации 2C-32h). После сброса регистры частоты дискретизации звука имеют значение по умолчанию 48 кГц, а VRA = 0. Когда VRA установлен в 0, в регистры записывается BB80h (48 кГц), поскольку поддерживается только эта частота, а любые ранее написанные в эти регистры значения теряются. Обратите внимание, что модемные преобразователи (линия 1, линия 2, телефон) не управляются битом VRA, и биты SLOTREQ для активных модемных ЦАПей всегда рассматриваются как достоверные (данные по требованию).
- DRA = 1 включает режим звука на удвоенной частоте дискретизации, в котором данные от левого и правого каналов ИКМ в исходящих слотах 3 и 4 используются в сочетании с данными левого и правого каналов ИКМ (n+1), чтобы обеспечить потоки ЦАПей на удвоенной частоте дискретизации, указанной регистром управления частотой дискретизации передних каналов ИКМ (PCM Front Sample Rate Control Register). Обратите внимание, что DRA может быть использован без VRA; в этом случае, если DRA = 1, преобразователь частот дискретизации переключается на 96 кГц. Слоты, в которых передаются данные (n+1), указываются битами DRSS[1:0] в регистре общего назначения 20h.
- SPDIF = 1 включает передатчик S/PDIF, значение по умолчанию SPDIF выключает подсистему передатчика (питание выключено)
- VRM = 1 включает режим с звука с изменяемой частотой дискретизации для отдельного микрофонного АЦП (VRM использует регистр частоты дискретизации 34h). VRM управляет поведением необязательного микрофонного АЦП таким же образом, как VRA управляет АЦП ИКМ.

Биты D5-D4, SPSA[1:0], являются читаемыми/записываемыми битами, которые управляют назначением слотов S/PDIF в AC-link. Поддержка слотов 3&4, 7&8 и 6&9 является обязательной, а также рекомендуется 10&11.

Контроллер или драйвер должен выполнить запись с последующим чтением, чтобы определить, реализована ли поддержка для необязательных слотов 10&11. Все имеющие S/PDIF основные кодеки должны поддерживать следующие программируемые значения, используя по умолчанию назначение слотов для S/PDIF на первую свободную пару слотов AC-link, зависящую от количества поддерживаемых каналов ЦАП.

- SPSA[1,0] = 00 данные для S/PDIF передаются по AC-link в слотах 3&4
- SPSA[1,0] = 01 данные для S/PDIF передаются по AC-link в слотах 7&8 [значение по умолчанию для 2-х канального основного кодека]

- SPSA[1,0] = 10 данные для S/PDIF передаются по AC-link в слотах 6&9 [значение по умолчанию для 4-х канального основного кодека]
- SPSA[1,0] = 11 данные для S/PDIF передаются по AC-link в слотах 10&11 [значение по умолчанию для 6-ти канального основного кодека]

Контроллерам и кодекам AC '97 версии 2.2 требуется быть совместимыми с АМАР. АМАР совместимые кодеки должны поддерживать вышеприведённые программируемые значения - в зависимости от идентификатора кодека меняется только значение SPSA по умолчанию, как показано в Таблице 33:

ID кодека	Функция	SPSA = 00	SPSA = 01	SPSA = 10	SPSA = 11
00	2-х канальный основной с S/PDIF	3&4	7&8 [по умолчанию]	6&9	10&11
00	4-х канальный основной с S/PDIF	3&4	7&8	6&9 [по умолчанию]	10&11
00	6-и канальный основной с S/PDIF	3&4	7&8	6&9	10&11 [по умолчанию]
01	+2-х канальный вторичный с S/PDIF	3&4	7&8	6&9 [по умолчанию]	
01	+4-х канальный вторичный с S/PDIF	3&4	7&8	6&9	10&11 [по умолчанию]
10	+2-х канальный вторичный с S/PDIF	3&4	7&8	6&9 [по умолчанию]	
10	+4-х канальный вторичный с S/PDIF	3&4	7&8	6&9	10&11 [по умолчанию]
11	+2-х канальный вторичный с S/PDIF	3&4	7&8	6&9	10&11 [по умолчанию]

Таблица 33. Назначение слотов S/PDIF по умолчанию, совместимое с АМАР AC '97 версии 2.2

Биты D9-D6 являются доступным только для чтения статусом готовности дополнительных звуковых функций

- CDAC = 1 указывает, что ЦАП ИКМ центрального канала готов (в многоканальных кодеках)
- SDAC = 1 указывает, что ЦАП ИКМ каналов окружающего звука готовы (в многоканальных кодеках)
- LDAC = 1 указывает, что ЦАП ИКМ канала низкочастотных эффектов готов (в многоканальных кодеках)
- MADC = 1 указывает, что микрофонный АЦП готов (новый статус для ранее определённых функций AC '97)

Бит 10, SPCV (достоверность конфигурации S/PDIF), является только читаемым битом, который указывает состояние подсистемы передатчика S/PDIF, что позволяет драйверу определить, поддерживается ли запрограммированная в настоящее время конфигурация S/PDIF. SPCV всегда достоверен, независимо от бита состояния включения SPDIF.

- SPCV = 0 указывает, что текущая конфигурация S/PDIF {SPSA, SPSR, ЦАП/частота дискретизации, DRS} не является допустимой (не поддерживается)
- SPCV = 1 указывает, что текущая конфигурация S/PDIF {SPSA, SPSR, ЦАП/частота дискретизации, DRS} является допустимой (поддерживается)

Биты D14-D11 являются читаемыми и записываемыми элементами управления питанием дополнительных звуковых функций

- PRI = 1 выключает ЦАП ИКМ центрального канала (в многоканальных кодеках)
- PRJ = 1 выключает ЦАП ИКМ каналов окружающего звука (в многоканальных кодеках)
- PRK = 1 выключает ЦАП ИКМ канал низкочастотных эффектов (в многоканальных кодеках)
- PRL = 1 выключает микрофонный АЦП (управление микрофонным АЦП не зависит от PR0 в 26h)

Значением по умолчанию после холодного или регистрового сброса для этого регистра является состояние с выключенными всеми дополнительными функциями (D3-D0 = 0) и выключенным питанием (D14-D11 = 1).

Состояние готовности всегда должно соответствовать действительности (D10-D6 = x).

Бит D15, VCFG, определяет поведение S/PDIF передатчика, когда данные не передаются. Если он установлен, это отключает флаг S/PDIF "достоверность" ("Validity"), который является 28-м битом, передаваемым в каждом суб-кадре S/PDIF. Значение бита 'V' в AC '97 определяется в регистре управления S/PDIF 3Ah.

- Если "V" = 0 и "VCFG" = 0, то для каждого суб-фрейма S/PDIF (левого и правого каналов) бит <28> флага "достоверность" отражает, произошла ли внутренняя ошибка в кодеке (в частности, принял ли и передал интерфейс S/PDIF достоверную выборку от AC-link). Если была принята достоверная выборка (левого или правого каналов) и успешно передана, для такого суб-кадра флаг "достоверность" должен быть "0". В противном случае флаг "достоверность" для такого суб-кадра должен быть передан как "1".
- Если "V" = 0 и "VCFG" = 1, то для каждого суб-кадра S/PDIF (левого и правого каналов) бит <28> флага "достоверность" отражает, произошла или нет при передаче внутренняя ошибка в кодеке. То есть внутренняя ошибка кодека должна привести к установке флага "достоверность" в "1". В случае, когда S/PDIF передатчик не получает выборку или не получает достоверную выборку от контроллера AC'97 (левого или правого каналов), S/PDIF передатчик должен установить флаг S/PDIF "достоверность" в "0" и в запрашиваемом суб-кадре заполнить каждое "слово звуковой выборки" S/PDIF в запросе "0"-ми. Если была получена и успешно передана достоверная выборка (левого или правого канала), для такого суб-кадра флаг "достоверность" должен быть "0".
- Если "V" = 1 и "VCFG" = 0, то каждый суб-кадр S/PDIF (левого и правого каналов) должен иметь бит <28> флага "достоверность" = 1. Это помечает все суб-кадры S/PDIF как недостоверные.
- Состояние "V" = 1 и "VCFG" = 1 зарезервировано для будущего использования.
- Состоянием по умолчанию, после сброса, для "V" и "VCFG" должно быть 0 и 0, соответственно.

5.8.3 Регистры управления частотой дискретизации звука (индекс 2Ch – 34h)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
2Ch	PCM Front DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
2Eh	PCM Surr DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
30h	PCM LFE DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
32h	PCM L/R ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
34h	Mic ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h

В режимах Звук с изменяемой частотой дискретизации (Variable Rate Audio, VRA) или Звук от микрофона с изменяемой частотой дискретизации (Variable Rate Mic, VRM) ЦАП и АЦП управляются читаемыми/записываемыми регистрами управления частотой дискретизации, которые содержат 16-ти разрядные беззнаковые значения от 0 до 65535, показывающие рабочую частоту в Гц. Группы ЦАП и АЦП должны быть способны работать с независимыми частотами дискретизации, в противном случае частота дискретизации активного ЦАП или АЦП может ограничить доступность такого связанного с ним преобразователя.

В обоих режимах, VRA и VRM, если значение, записанное в регистр поддерживается, это значение будет возвращено обратно при чтении, в противном случае возвращается ближайшее (более высокое в случае отсутствия точного совпадения) поддерживаемое значение частоты дискретизации.

В режиме удвоенной частоты дискретизации (Double Rate Audio, DRA) запрограммированные значения частоты дискретизации звуковых ЦАП умножаются в 2 раза. В качестве примера: для работы ЦАП на частоте 88.2 кГц была бы запрограммирована частота дискретизации 44.1 кГц, а бит DRA запрограммирован в 1. DRA НЕ влияет на работу входных АЦП.

Звук с изменяемой частотой дискретизации является необходимым, чтобы уменьшить стоимость интегрированных звуковых решений - минимальным требованием является работа с удвоенной частотой на или 44.1, или 48 кГц, с рекомендуемой дополнительной поддержкой для 8.0, 11.025, 16, 22.05, и 32 кГц.

Значением по умолчанию после холодного или регистрового сброса для регистров управления частотой дискретизации звука является BB80h (48 кГц) и VRA=0. Когда VRA установлен в 0, в регистры записывается BB80h (48 кГц), потому что поддерживается только эта частота, и любые значения, ранее написанные в эти регистры, теряются.

5.8.4 Регистры управления громкостью тыловых каналов и центра/низкочастотных эффектов (индекс 36h и 38h)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
36h	Center/LFE Volume	Mute	X	LFE5	LFE4	LFE3	LFE2	LFE1	LFE0	Mute	X	CNT5	CNT4	CNT3	CNT2	CNT1	CNT0	8080h
38h	Surr Volume Mute	Mute	X	LSR5	LSR4	LSR3	LSR2	LSR1	LSR0	Mute	X	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0	8080h

Эти читаемые/записываемые регистры управляют выходной громкостью необязательных четырёх каналов PCM и используются в монолитных многоканальных кодеках. Значения, записываемые в эти поля, ведут себя так же, как в основном регистре управления громкостью (индекс 02h), который выполняет ослабление, но не усиление. Для каждого канала есть независимое отключение (Mute=1=вкл).

Значение по умолчанию после холодного или регистрового сброса для этого регистра (8080h) соответствует ослаблению 0 дБ при отключённом звуке.

5.8.5 Регистр управления S/PDIF (индекс 3Ah)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
3Ah	S/PDIF Control	V	DRS	SPSR1	SPSR0	L	CC6	CC5	CC4	CC3	CC2	CC1	CC0	PRE	COPY	/AUDIO	PRO	2000h

Регистр 3Ah является читаемым/записываемым регистром, который контролирует функциональность S/PDIF и управляет битовыми полями, передаваемыми как состояние канала (или суб-кадр в случае V). За исключением V, записывать в этот регистр следует только тогда, когда передатчик S/PDIF отключён (бит SPDIF в регистре 2Ah равен "0"). Это гарантирует, что информация управления и о состоянии загружается в начале передачи по S/PDIF.

V Validity (Достоверность): Этот бит влияет на "флаг достоверности", бит<28>, передаваемый в каждом суб-кадре, а также позволяет передатчику S/PDIF поддерживать связь во время ошибочных состояний или отключении звука. Поведение передатчика S/PDIF по отношению к этому биту зависит от значения бита VCFG в дополнительном регистре состояния и управления звуком. Поведение передатчика определено в описании дополнительного регистра состояния и управления звуком (индекс 2Ah), [Раздел 5.8.2](#).

DRS Double Rate S/PDIF (S/PDIF с удвоенной частотой дискретизации): Этот бит управляет поддержкой необязательной передачи на повышенной частоте дискретизации. Когда DRS установлен в "1" и SPSA настроен как {"01", "10" или "11"}, для поддержки передачи данных с $F_s = 64, 88.2$ или 96 кГц передатчик S/PDIF использует слоты AC-link 3&4 + {7&8, 6&9, или 10&11}. Бит SPCV должен указать достоверную конфигурацию. DRS-совместимый кодек должен автоматически определять верные биты состояния канала для F_s из DRS и SPSR и вставлять их по мере необходимости. Чтобы определить наличие поддержки DRS, контроллер или драйвер должен выполнять запись с последующим чтением.

SPSR[1,0] S/PDIF Sample Rate (Частота дискретизации S/PDIF): Это поле управляет тактовой частотой передатчика S/PDIF ($64 * F_s$, если DRS включён). Контроллеру или драйверу необходимо выполнить запись с последующим чтением, чтобы определить, поддерживаются ли необязательные частоты 32 и 44.1 кГц.

- SPSR[1:0] = "00", частота дискретизации установлена в 44.1 (не обязательно)
- SPSR[1:0] = "01", зарезервировано
- SPSR[1:0] = "10", частота дискретизации установлена в 48 кГц [по умолчанию]
- SPSR[1:0] = "11", частота дискретизации установлена в 32 кГц (не обязательно)

L Generation Level (Уровень генерации): запрограммирован в соответствии со стандартами МЭК или как-то иначе.

CC[6-0] Category Code (Код категории): запрограммирован в соответствии с МЭК или как-то иначе.

PRE Preemphasis (предыскажения): "1" означает, что используется фильтр предыскажений 50/15 мкс, "0" - предыскажений нет.

COPY Copyright (Авторские права): "1" означает, что авторское право установлено, "0" - авторское право не установлено.

/AUDIO Non-Audio (Не-звук): "1" означает, что данные не являются форматом ИКМ, "0" - данные в формате ИКМ.

PRO Professional (Профессиональный): "1" означает профессиональное использование состояния канала, "0" - бытовое.

5.8.6 Регистры, зарезервированные для поставщиков (индекс 5Ah - 5Fh, 70h - 7Ah)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
5Ah-5Fh, 70h-7Ah	Vendor Reserved	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

Они зарезервированы для использования поставщиком по своему усмотрению. Авторы драйверов не должны обращаться к этим регистрам, если до этого не был проверен регистр идентификатора поставщика, чтобы обеспечить идентификацию поставщика компонента AC '97.

5.8.7 Определение страничной структуры дополнительных регистров кодека

Per	PG ID	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
60h - 6Eh		Register Name	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	не определено

Бит	Значение по умолчанию	Функция
D[15:0]	не определено	Биты дополнительных регистров кодека: Эти регистры позволяют определить большие возможности по сравнению с предыдущими определениями AC '97.

Таблица 34. Назначение битов дополнительных регистров кодека

Эти биты обеспечивают страничное адресное пространство для дополнительной информации кодека. Биты выбора страницы в регистре звуковых прерываний и страничного механизма (регистр 24h, биты 3:0) управляют информацией страницы, видимой через это страничное окно.

5.8.7.1 Страница 00 дополнительных регистров

Страница 00 из дополнительных регистров кодека зарезервирована для использования поставщиком для своих нужд. Авторы драйверов не должны обращаться к этим регистрам, если до этого не был проверен регистр идентификатора поставщика, чтобы обеспечить идентификацию поставщика компонента AC '97, и использование определённых поставщиком регистров не стало понятным.

5.8.7.2 Страница 01 дополнительных регистров

Использование страницы 01 дополнительных регистров кодека определено в [Разделе 5.9](#).

5.8.7.3 Страница 02-0Fh дополнительных регистров

Страницы с 02 по 0Fh дополнительных регистров кодека зарезервированы для будущего использования и не должны использоваться поставщиками аппаратного обеспечения кодека или авторами драйверов.

5.9 Страница '01' дополнительных регистров кодека

Страница '01' дополнительных регистров кодека реализует расширенный набор регистров для идентификации и контроля кодека. Регистры кодека Class/Rev, PCI SVID, PCI SID обеспечивают дополнительную информацию для идентификации аппаратных возможностей данного кодека и окружающего поддерживаемого оборудования. Регистры Function Select, Function Information и Senses Details предоставляют информацию для определения подключённых периферийных устройств и поддерживаемое оборудование. Регистры назначения слотов ЦАП и АЦП позволяют иметь значительно большую гибкость при настройке кодека, позволяя ЦАПам или АЦПам декодировать произвольные слоты канала передачи данных.

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
60h	Codec Class/Rev	X	X	X	CL4	CL3	CL2	CL1	CL0	RV7	RV6	RV5	RV4	RV3	RV2	RV1	RV0	na
62h	PCI SVID	PV15	PV14	PV13	PV12	PV11	PV10	PV9	PV8	PV7	PV6	PV5	PV4	PV3	PV2	PV1	PV0	na
64h	PCI SID	PI15	PI14	PI13	PI12	PI11	PI10	PI9	PI8	PI7	PI6	PI5	PI4	PI3	PI2	PI1	PI0	na
66h	Function Select	X	X	X	X	X	X	X	X	X	X	X	FC3	FC2	FC1	FC0	T/R	0h
68h	Function Information	G4	G3	G21	G1	G0	INV	DL4	DL3	DL2	DL1	DL0	IV	X	X	X	FIP	na
6Ah	Sense details	ST2	ST1	ST0	S4	S3	S2	S1	S0	OR1	OR0	SR5	SR4	SR3	SR2	SR1	SR0	na
6Ch	DAC Slot Mapping	FD3	FD2	FD1	FD0	SD3	SD2	SD1	SD0	CLD3	CLD2	CLD1	CLD0	X	X	X	X	3760h
6Eh	ADC Slot Mapping	LIA3	LIA2	LIA1	LIA0	IMA3	IMA2	IMA1	IMA0	X	X	X	X	X	X	X	MV	3600h

Таблица 35. Набор дополнительных звуковых регистров

5.9.1 Идентификатор развёрнутого описания

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
60h	Codec Class/Rev	X	X	X	CL4	CL3	CL2	CL1	CL0	RV7	RV6	RV5	RV4	RV3	RV2	RV1	RV0	na
62h	PCI SVID	PV15	PV14	PV13	PV12	PV11	PV10	PV9	PV8	PV7	PV6	PV5	PV4	PV3	PV2	PV1	PV0	na
64h	PCI SID	PI15	PI14	PI13	PI12	PI11	PI10	PI9	PI8	PI7	PI6	PI5	PI4	PI3	PI2	PI1	PI0	na

Идентификатор развёрнутого описания предоставляет информацию для идентификации оборудования, предоставляя PCI SVID и SID, и обеспечивая информацию о версии и способе (классе) программирования. Эта информация дополняет информацию кодека в регистрах Vendor ID (7Ch и 7Eh).

61 Спецификация компонента AC '97

Бит	Значение по умолчанию	Функция
RV[15:0]	не определено	Идентификатор версии: (только чтение) Этот регистр содержит идентификатор версии данного устройства. Это значение выбрано поставщиком. Ноль является допустимым значением. Это поле должно рассматриваться в качестве определённого поставщиком дополнения к идентификатору кодека. Это число меняется с выпуском нового кодека с тем же идентификатором.
CL[4:0]	не определено	Класс совместимости кодека (только чтение) Это поле кодека определяет поставщик, чтобы определить программную совместимость кодека. Программное обеспечение читает это поле вместе с идентификатором поставщика кодека (регистры 7C-7Eh), чтобы определить совместимость с зависящим от поставщика интерфейсом программирования. Программное обеспечение может рассчитывать на поведение зависящих от поставщика регистров, чтобы быть совместимым с кодеками поставщика того же класса. 00h – Поле не реализовано 01h-1Fh – Зависящий от производителя код класса совместимости
X	0h	Зарезервированы
PVI[15:0]	не определено	Идентификатор поставщика подсистемы PCI (PCI Sub System Vendor ID): (необязательно) Это поле обеспечивает идентификатор поставщика подсистемы PCI для поставщика сборки звуковой или модемной подсистемы (то есть производителя слота расширения CNR, поставщика материнской платы). Это HE PCI Vendor ID поставщика кодека, равно как и HE PCI Vendor ID контроллера AC '97. Если не реализован, этот регистр является только читаемым и должен возвращать при чтении значение 0x0h. Если регистр реализован и данные не доступны, он должен возвращать FFFFh.
PI[15:0]	не определено	Идентификатор поставщика: (необязательно) Это поле предоставляет идентификатор подсистемы PCI для звуковой или модемной подсистемы (то есть модель слота CNR, идентификатор товарного номера, SKU, материнской платы). Это HE PCI идентификатор поставщика кодека, равно как и HE PCI ID контроллера AC '97. Информация в этом поле должна быть доступна для чтения контроллером AC '97, когда кодек готов к работе по AC Link. Если не реализован, этот регистр является только читаемым и должен возвращать при чтении значение 0x0h. Если регистр реализован и данные не доступны, он должен возвращать FFFFh.

Таблица 36. Назначение битов регистров
5.9.2 Регистр возможностей ввода/вывода звука

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
66h	Function Select	X	X	X	X	X	X	X	X	X	X	X	FC3	FC2	FC1	FC0	T/R	0h
68h	Function Information	G4	G3	G21	G1	G0	INV	DL4	DL3	DL2	DL1	DL0	IV	X	X	X	FIP	na
6Ah	Sense details	ST2	ST1	ST0	S4	S3	S2	S1	S0	OR1	OR0	SR5	SR4	SR3	SR2	SR1	SR0	na

Таблица 37. Возможности ввода/вывода звука, страница 01

5.9.2.1 Регистр выбора функционала (индекс 66h)

Бит	Значение по умолчанию	Функция
FC[3:0]	0h	<p>Кодовые числа функций</p> <p>Эти биты указывают тип аудио функции, описываемой этой страницей. Кодек должен предоставлять информацию в этом регистре.</p> <p>00h – ЦАП 1 (Основной выход, Main Out) 01h – ЦАП 2 (Дополнительный выход, AUX Out) 02h – ЦАП 3 (Выход центрального канала/низкочастотных эффектов, C/LFE) 03h - Выход S/PDIF 04h – Телефонный вход, Phone In 05h – Мик 1 (Mic Select = 0) 06h – Мик 2 (Mic Select = 1) 07h – Линейный вход, Line In 08h – Вход для КД, CD In 09h – Вход для звука от видео, Video In 0Ah – Дополнительный вход, Aux In 0Bh – Моно выход, Mono out 0C - 0Fh – Зарезервированы</p> <p>Эти биты являются читаемыми/записываемыми и представляют текущие, определённые в AC '97 версии 2.2, возможности ввода/вывода. Программное обеспечение будет программировать в это поле соответствующее число ввода/вывода вместе с описанным ниже битом T/R выбора кольца/кончика. После того, как ПО запрограммировало это значение и правильно считало его обратно для подтверждения выбора и реализации, оно будет иметь доступ к остальным битовым полям в этом дескрипторе. Нулевое значение, доступное только для чтения, в этом регистре вместе с только читаемым нулевым значением в бите IV показывает, что кодек не поддерживает регистр информации и ввода/вывода.</p>
T/R	0	<p>Бит выбора кольца или кончика разъёма</p> <p>Этот бит устанавливает, какой вывод разъёма используется для измерения. ПО будет программировать соответствующий бит выбора кольца/кончика вместе с номером ввода/вывода в битах FC[3:0]. После того, как ПО запрограммирует это значение и правильно считает его обратно для подтверждения выбора и реализации, оно будет иметь доступ к остальным битовым полям в этом дескрипторе.</p> <p>0 – Кончик, Tip 1 – Кольцо, Ring</p> <p>Моно входы и выходы должны сообщать соответствующую информацию о функции и значении, когда T/R установлен в "0" (Кончик). Бит FIP должен сообщать '0' (Страница 01h, регистр 68h, бит 0 сообщает "Информация функции отсутствует"), когда T/R установлен в '1' на моно входе или выходе.</p>

5.9.2.2 Регистр информации и ввода/вывода (индекс 68h)

Бит	Значение по умолчанию	Функция
G4	Значение по умолчанию кодека	<p>Бит знака усиления</p> <p>Кодек обновляет этот бит знаком значения усиления, присутствующим в G[3:0].</p>

Бит	Значение по умолчанию	Функция												
		BIOS обновляет его, чтобы принимать во внимание внешние усилители или другую внешнюю логику, когда она есть.												
G[4:0]	Значение по умолчанию кодека	<p>Биты усиления</p> <p>Кодек обновляет эти биты значением усиления (в дБ относительно выходного уровня) с шагом 1.5 dBV. BIOS обновляет их, чтобы принимать во внимание внешние усилители или других внешнюю логику, когда она есть.</p> <p>G[3:0] указывает величину усиления. G[4] указывает, является ли значение усилением или ослаблением.</p> <table border="1"> <thead> <tr> <th>G[4:0]</th> <th>Усиление или ослабление (в дБ относительно выходного уровня)</th> </tr> </thead> <tbody> <tr> <td>00000</td> <td>0 dBV</td> </tr> <tr> <td>00001</td> <td>1.5 dBV</td> </tr> <tr> <td>01111</td> <td>24 dBV</td> </tr> <tr> <td>10001</td> <td>-1.5 dBV</td> </tr> <tr> <td>11111</td> <td>-24 dBV</td> </tr> </tbody> </table> <p>Эти биты являются читаемыми/записываемыми.</p>	G[4:0]	Усиление или ослабление (в дБ относительно выходного уровня)	00000	0 dBV	00001	1.5 dBV	01111	24 dBV	10001	-1.5 dBV	11111	-24 dBV
G[4:0]	Усиление или ослабление (в дБ относительно выходного уровня)													
00000	0 dBV													
00001	1.5 dBV													
01111	24 dBV													
10001	-1.5 dBV													
11111	-24 dBV													
INV	Значение по умолчанию кодека	<p>Бит инверсии</p> <p>Указывает, что данный кодек сдвигает фазу сигнала на 180 градусов.</p> <p>0h – Нет сообщения об инверсии 1h – Инvertирована</p> <p>Бит инверсии является читаемым/записываемым.</p>												
DL[4:0]	Значение по умолчанию кодека	<p>Задержки буфера:</p> <p>Кодек будет предоставлять численное значение, представляющее измерение задержки для входных и выходных каналов. Программное обеспечение будет использовать это значение, чтобы вычислять точную позицию звукового потока по отношению к тому, что было воспроизведено или записано.</p> <p>Эти значения представлены в единицах по 20.83 микросекунды (1/48000 секунды).</p> <p>Для выходных каналов это время от конца кадра AC Link, в котором передавалась выборка, до времени, когда аналоговый сигнал появился на выходном контакте.</p> <p>Для входных потоков это разница во времени между появлением аналогового сигнала на контакте и появлением соответствующей выборки на AC Link. Пути аналог - аналог в этом измерении не рассматриваются.</p> <p>Измерение является "типичным" измерением, на частоте дискретизации 48 кГц, с минимальной обработкой внутри кодека (например, 3D эффекты выключены.)</p> <p>00h – Информация отсутствует 01h...1Eh – Задержка буфера в единицах по 20.83 мкс 1Fh – зарезервировано</p>												

Бит	Значение по умолчанию	Функция
		Эти биты являются читаемыми/записываемыми. Значением по умолчанию является внутренняя задержка кодека. BIOS может добавить к этому значению известные внешние задержки по отношению к кодеку, такие, как для внешнего усилителя.
IV	не определено	<p>Бит достоверности информации</p> <p>Указывает, обеспечивает ли кодек метод измерения и является ли поле информации достоверным. Это поле обновляется кодеком.</p> <p>0h – После снятия сигнала сброса (Reset#) кодека это означает, что кодек НЕ имеет логики измерения и этот бит будет только читаемым. После завершения цикла измерения указывает, что нет информация, предоставляемой методом измерения.</p> <p>1h – После снятия сигнала сброса (Reset#) кодека это означает, что кодек имеет логику измерения для этого ввода/вывода и этот бит является читаемым/записываемым. После очистки этого бита путём записи "1", когда завершается цикл измерения, установка этого бита указывает на наличие достоверной информации в оставшихся битах дескриптора. Запись в этот бит "0" не имеет никакого эффекта.</p>
FIP	Значение по умолчанию кодека	<p>Наличие функциональной информации.</p> <p>Этот бит, установленный в "1", означает, что биты G[4:0], INV, DL[4:0] (в регистре 68h) и ST[2:0] (в регистре 6Ah) поддерживаются и доступны для чтения /записи.</p> <p>Этот бит, установленный в "0", означает, что биты G[4:0], INV, DL[4:0] и ST[2:0] не поддерживаются и доступны только для чтения с нулевым значением.</p> <p>Этот бит является только читаемым.</p>

5.9.2.3 Регистр измеренных значений (индекс 6Ah)

Бит	Значение по умолчанию	Функция
ST[2:0]		<p>Биты местоположения подключения/разъёма.</p> <p>Это поле описывает местоположение разъёма в системе.</p> <p>0h – Задняя панель ввода/вывода 1h – Передняя панель 2h – Материнская плата 3h – Док-станция/Внешнее 4h-6h - Зарезервировано 7h – Нет подключения/неиспользуемый ввод/вывод</p> <p>Эти биты являются читаемыми/записываемыми.</p>
S[4:0]	1h	<p>Биты значений относятся к вводу/выводу, обнаруживаемому или как выход, или как вход.</p> <p>Биты значений (выходы).</p>

Бит	Значение по умолчанию	Функция
		<p>Это поле позволяет получать сообщение о типе <u>выходной</u> периферии/устройстве, подключённом к гнезду. Для получения точной информации значения, указанные ниже, должны рассматриваться вместе с битами SR[5:00] и OR[1:0].</p> <p>00h – Данные не достоверны. Указывает, что сообщаемое значение(я) не достоверно. 01h – Нет соединения. Указывает, что нет подключённых устройств. 02h – Специальное число. Указывает специальное число для устройства, которое не специфицировано или не известно. 03h – Громкоговорители (8 Ом) 04h – Громкоговорители (4 Ома) 05h – Активные громкоговорители 06h – Стерефонические головные телефоны 07h – Выход SPDIF (электрический) 08h – Выход SPDIF (оптический) 09h – Гарнитура (моно динамик левого канала и микрофон. Читайте Функции 5 и 4 для соответствующего микрофона) 0Ah – Другое. Позволяет поставщику сообщать об обнаружении другого типа устройств/периферии. SR[5:0] вместе с OR[1:0] предоставляет информацию относительно типа обнаруженного устройства. 0Bh-0Eh – Зарезервированы 0Fh – Неизвестно (используется специальное число) 10-1Fh – Зарезервированы</p> <p>Биты значений (входы).</p> <p>Это поле позволяет получать сообщение о типе <u>входной</u> периферии/устройстве, подключённом к гнезду. Для получения точной информации значения, указанные ниже, должны рассматриваться вместе с битами SR[5:00] и OR[1:0].</p> <p>00h – Данные не достоверны. Указывает, что сообщаемое значение(я) не достоверно. 01h – Нет соединения. Указывает, что нет подключённых устройств. 02h – Специальное число. Указывает специальное число для устройства, которое не специфицировано. 03h – Микрофон (моно) 04h – Стереомикрофон 05h – Линейный стереовход (подключено бытовое устройство) 06h – Линейный моновход (подключено бытовое устройство) 07h – Вход SPDIF (электрический) 08h – Вход SPDIF (оптический) 09h – Гарнитура (моно-динамик левого канала и микрофон. Читайте Функции 0 и 3 для соответствующего выходного ЦАП) 0Ah – Другое. Позволяет поставщику сообщать об обнаружении другого типа устройств/периферии. SR[5:0] вместе с OR[1:0] предоставляет информацию относительно типа обнаруженного устройства. 0Bh-0Eh – Зарезервированы 0Fh – Неизвестно (используется специальное число) 10-1Fh – Зарезервированы</p> <p>Это поле является только читаемым.</p>
OR[1:0]	1h	<p>Биты порядка</p> <p>Эти биты указывают на используемый порядок битов результата измерения SR</p>

Бит	Значение по умолчанию	Функция
		[5:00]. 00 – 10 ⁰ (то есть Омы) 01 – 10 ¹ (то есть десятки Ом) 10 – 10 ² (то есть сотни Ом) 11 – 10 ³ (то есть кОмы)
SR[5:0]	0h	Биты результата измерения Эти биты используются для сообщения зависящего от поставщика значения или измеренной величины. (Сопротивление, импеданс, реактивное сопротивление и так далее) Это поле является только читаемым.

5.9.3 Описание назначения слотов

Рег	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
6Ch	DAC Slot Mapping	FD3	FD2	FD1	FD0	SD3	SD2	SD1	SD0	CLD3	CLD2	CLD1	CLD0	X	X	X	X	3760h
6Eh	ADC Slot Mapping	LIA3	LIA2	LIA1	LIA0	IMA3	IMA2	IMA1	IMA0	X	X	X	X	X	X	X	MV	3600h

Страница описания назначения слотов предоставляет возможность для управляющего программного обеспечения изменять стандартные слоты для связи с ЦАП/АЦП.

Регистр 6Ch страницы 01 управляет слотами, из которых ЦАПы, имеющиеся в кодеке, будут получать данные для преобразования.

Биты FD[3:0] управляют связью 1-ой пары ЦАПей (как правило, передних динамиков и наушников), которые по умолчанию используют слоты 3 и 4.

Биты SD[3:0] управляют связью 2-ой пары ЦАПей (как правило, динамики окружающего звука), которые по умолчанию используют слоты 7 и 8.

Биты CLD[3:0] управляют связью 3-ей пары ЦАПей (как правило, динамики центра и низкочастотных эффектов), которые по умолчанию используют слоты 6 и 9.

Регистр 6Eh страницы 01 управляет слотами, в которых АЦПы, имеющиеся в кодеке, будут размещать данные.

Биты LIA[3:0] управляют связью АЦП линейного входа, который по умолчанию использует слоты 3 и 4.

Биты IMA[3:0] управляют связью отдельного микрофонного АЦП, который по умолчанию использует слот 6.

Бит MV (Mapping Valid, назначение достоверно) указывает, что значения, запрограммированные на странице со смещением 6Ch и 6Eh достоверны.

Регистры назначения слотов должны иметь по умолчанию значения, определённые как значения слотов по умолчанию для данного ЦАП/АЦП, как указано выше.

Кодек показывает, что он не поддерживает данный ЦАП или АЦП тем, что имеет только читаемое значение 0000b в битах, связанных с неподдерживаемым ЦАП или АЦП.

Бит MV используется, чтобы указать, что для управления связями слотов ЦАП/АЦП должны использоваться смещения 6Ch и 6Eh страницы 01, а не биты DSA[1:0] в дополнительном регистре идентификации звука 28h. Этот бит по умолчанию равен нулю, что означает, что связи слотов с ЦАП/АЦП определяются по умолчанию биты DSA[1:0]

и AMAP. Когда программное обеспечение программирует значения в регистр DAC Slot Mapping (Назначенные слоты для ЦАП) или в регистр ADC Slot Mapping (Назначенные слоты для АЦП), оно должно затем установить этот бит в "1", чтобы значения в этих регистрах использовались вместо битов DSA[1:0]. Только читаемое значение "0" для этого бита показывает, что данный кодек не поддерживает эту возможность переадресации. Все другие значения также должны быть "0".

Если кодек имеет возможность переназначения декодируемых слотов, он должен реализовать описанные выше регистры как читаемые/записываемые. Если кодек не имеет такой возможности, регистры должны быть реализованы как только читаемые со значением "00h". Если любой из слотов кодека для ЦАП отображения реализован как переназначаемый, переназначаемыми должны быть все. Если какой-либо из слотов кодека для АЦП отображения реализован как переназначаемый, переназначаемыми должны быть все.

Если кодек поддерживает данный ЦАП или АЦП, то программное обеспечение указывает, что ЦАП или АЦП должен декодировать другой слот или набор слотов путём программирования другого значения в этот регистр. Программное обеспечение может указать, какой ЦАП или АЦП не используется путём программирования значения 0h в соответствующий регистр назначения слотов. Это указывает, что нет слотов, которые должны быть связаны с ЦАП/АЦП. ЦАП или АЦП следует рассматривать как неиспользуемые, а соответствующий выход как отключенный. Регистры громкости, отключения звука и другие, связанные с механизмом DMA, должны продолжать вести себя как обычно, но не будут иметь эффекта.

В случае монофонического ЦАП/АЦП, второй слот в паре не используется. Данные не отправляются и биты достоверности слотов не включаются.

Программное обеспечение является ответственным за то, чтобы указанные слоты были совместимы с контроллером; например, некоторые контроллеры могут быть не в состоянии принять поток от моно АЦП на слот, который в контроллере реализован в виде части механизма стерео DMA.

Допустимые значения для регистров назначения слотов	
Значение	Слоты, используемые ЦАП/АЦП
3h	Слоты 3,4 (Слот 3 для моно)
6h	Слоты 6,9 (Слот 6 для моно)
7h	Слоты 7,8 (Слот 7 для моно)
Ah	Слоты 10,11 (Слот 10 для моно)
0h	Отсутствует/Не реализовано
1,2,4,5,8,9,B,C,D,E,F	Зарезервированы

Таблица 38. Значения для регистров переназначения слотов

Обратите внимание, что переадресация слота выхода S/PDIF управляется битами SPSA[1:0] в Дополнительном регистре состояния и управления звуком (индекс 2Ah) и не зависит от определения этих регистров и управления переназначением слотов ЦАП и АЦП.

5.10 Совместимость S/PDIF

Поддерживающий S/PDIF кодек должен поддерживать одновременное ЦА преобразование и передачу S/PDIF. Но эта возможность зависит от ряда факторов

- формат может быть ИКМ или не ИКМ
- источник данных может быть совместно используемым или независимым
- данные ИКМ, возможно, уже будут проигрываться, ограничивая выбор слота AC-link S/PDIF передатчика или частоты дискретизации
- S/PDIF данные, возможно, уже будут проигрываться, ограничивая выбор слота AC-link PCM ЦА преобразования или частоту дискретизации
- Назначенные слоты могут быть совместно используемыми или независимыми
- Частота дискретизации ЦА преобразования может соответствовать частоте дискретизации передатчика S/

- PDIF или быть независимой
- Реализации ПЧД отличаются
- Реализации контроллеров отличаются

Учитывая сложности, здесь должно быть соглашение о минимальной необходимой поддержке совместимости на 48 кГц, и простой механизм, который позволяет драйверу легко определить, могут ли поддерживаться другие конфигурации S/PDIF (бит SPCV описан выше).

Для рассмотрения есть два основных источника звуковых данных:

- "Смикшированные" данные, получаемые от службы микшера ОС. Это обычно данные в формате стерео ИКМ и передаваемые в слотах 3 и 4 AC-link. Нижеописанное требование [5.10.1.1](#) гарантирует, что 48 кГц выход микшера ОС в слотах 3 и 4 AC-link может быть направлен на ЦАП и передатчик S/PDIF. Нижеописанный вариант [5.10.2.1](#) расширяет поддержку выхода микшера ОС до 8-48 кГц.
- "Транзитные" данные, получаемые от "независимого источника S/PDIF". Эти данные могут быть в формате ИКМ, AC-3**, MPEG, DTS или другом, и, как правило, передаются в слотах 7&8 AC-link в 2-х канальных системах, слотах 6&9 AC-link в 4-х канальных системах и слотах 10&11 AC-link в 6-ти канальных системах. Частота дискретизации данных "независимого источника S/PDIF", передаваемых через AC-link, должна соответствовать запрограммированной в SPSR (как правило, 48 кГц). Требования с [5.10.1.2](#) по [5.10.1.4](#) обеспечивают возможность независимого назначения слотов AC-link для "транзитных" данных.

5.10.1 Необходимая поддержка совместимости для передачи S/PDIF (при работе на 48 кГц)

Архитектура AC '97 оптимизирована для работы на 48 кГц, при которой частота работы протокола сигнализации AC-link сводится к одному запросу выборки на кадр. Ограничение частоты дискретизации данных ИКМ и независимого источника S/PDIF значением 48 кГц - простой способ обеспечить наибольшее число вариантов совместимости S/PDIF, но требует от микшера ОС выполнять высококачественное повышающее ПЧД для всех данных ИКМ до 48 кГц. Могут потребоваться дополнительные возможности ПЧД, если независимый источник S/PDIF поддерживает не 48 кГц данные PCM.

Ниже приведены минимальные требования совместимости для S/PDIF, необходимые для кодеков, совместимых с AC '97 версии 2.3.

5.10.1.1 Одновременное воспроизведение через ЦАП и передача через S/PDIF одного 2-х канального потока ИКМ 48 кГц

Все поддерживающие S/PDIF основные кодеки должны быть способны к настройке для принятия 48 кГц данных ИКМ в слотах 3&4 AC-link для ЦА преобразования и одновременной передаче S/PDIF. SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 2Ch, управляющий частотой дискретизации ЦАП в слотах 3&4 AC-link, установлен в "BB80h" (48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "00" (слоты 3&4)

Это требование обеспечивает основную поддержку 48 кГц выхода ИКМ микшера ОС для ЦАП и передатчика S/PDIF.

5.10.1.2 Одновременное воспроизведение через ЦАП 2-х канального ИКМ 48 кГц потока и передача через S/PDIF независимого ИКМ 48 кГц или кодированного многоканального потока

2-х канальный, поддерживающий S/PDIF основной кодек должен принимать 48 кГц данные ИКМ в слотах 3&4 AC-link для ЦА преобразования и независимые 48 кГц ИКМ или закодированные многоканальные данные в слотах 7&8 AC-link для одновременной передачи по S/PDIF. SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 2Ch, управляющий частотой дискретизации ЦАП в слотах 3&4 AC-link, установлен в "BB80h" (48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "01" (слоты 7&8)

4-х канальный, поддерживающий S/PDIF основной кодек должен принимать 48 кГц данные ИКМ в слотах AC-link

3&4 и 7&8 для ЦА преобразования и независимые 48 кГц ИКМ или закодированные многоканальные данные в слотах 6&9 AC-link для одновременной передачи по S/PDIF. SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 2Ch и 2Eh, управляющий частотой дискретизации ЦАП в слотах AC-link 3&4 и 7&8, установлен в "BB80h" (48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "10" (слоты 6&9)

Эти требования гарантируют, что 2-х или 4-х канальный кодек с S/PDIF смогут поддерживать 2-х или 4-х канальный выход 48 кГц ИКМ микшера ОС во время передачи на 48 кГц выхода независимого источника S/PDIF и быть совместимыми со встроенными многоканальными звуковыми контроллерами.

5.10.1.3 Вторичный Кодек поддерживает одновременное воспроизведение через ЦАП 2-х канального 48 кГц ИКМ потока и передачу через S/PDIF независимого ИКМ 48 кГц или кодированного многоканального потока

2-х канальный, поддерживающий S/PDIF вторичный кодек должен принимать 48 кГц данные ИКМ в слотах 7&8 AC-link для ЦА преобразования и независимые 48 кГц ИКМ или закодированные многоканальные данные в слотах 6&9 AC-link для одновременной передачи по S/PDIF. SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 2Ch, управляющий частотой дискретизации ЦАП в слотах 7&8 AC-link, установлен в "BB80h" (48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "10" (слоты 6&9)

Это требование гарантирует, что конфигурация из двух кодеков (2-х канального + 2-х канального с S/PDIF) сможет поддерживать 48 кГц ИКМ выход 4-х канального микшера ОС во время передачи выхода независимого 48 кГц источника S/PDIF.

5.10.1.4 Первичный или вторичный кодек поддерживает независимую передачу через S/PDIF ИКМ или кодированного потока в слотах 10&11

Любой первичный или вторичный кодек, который поддерживает S/PDIF, должен принимать 48 кГц ИКМ или закодированные многоканальные данные в слотах AC-link 10&11 для одновременной передачи через S/PDIF. SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "11" (слоты 10&11)

Это требование гарантирует, что кодеки, поддерживающие S/PDIF, всегда будут в состоянии поддерживать независимый S/PDIF поток, передаваемый в слотах 10&11, независимо от числа битов, частоты дискретизации или количества каналов, передаваемых потоков ИКМ, которые могут занимать любые из слотов 3&4, 7&8 и 6&9.

5.10.2 Необязательная поддержка отличных от 48 кГц частот дискретизации

Следующий раздел описывает поддержку двух необязательных возможностей для не 48 кГц данных AC-link: возможность повышающего преобразования частоты дискретизации и передачи "с точностью до бита". Поддержка этих вариантов требует однозначной спецификации всех участвующих частот дискретизации:

1. частота смикшированных PCM данных в слотах 3&4 — контролируется регистром частоты дискретизации ЦАП 2Ch
2. частота транзитных данных в слотах 7&8, 6&9 или 10&11 — ограничена частотами, которые соответствуют настройке SPSR
3. частота передачи S/PDIF — контролируется полем SPSR

В следующих необязательных сценариях не 48 кГц для выявления возможностей становится необходимым бит SPCV.

5.10.2.1 Одновременное воспроизведение через ЦАП и передача через S/PDIF одного не 48 кГц 2-х канального потока ИКМ

Поддерживающий S/PDIF кодек обеспечивает возможность ПЧД, чтобы принимать не 48 кГц данные ИКМ в слотах AC-link 3&4 и повышать частоту дискретизации до 48 кГц для одновременного ЦА преобразования с частотой 48 кГц и передачи S/PDIF на 48 кГц. Если это поддерживается, SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Включён режим VRA
- Регистр 2Ch, управляющий частотой дискретизации ЦАП в слотах 3&4 AC-link, установлен в "xxxx" (8-48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "10" (48 кГц)
- Регистр 2Ah, поле SPSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "00" (слоты 3&4)

Этот вариант расширяет базовую поддержку ИКМ 8-48 кГц выхода микшера ОС для ЦАП и передатчика S/PDIF.

5.10.2.2 Одновременное воспроизведение через ЦАП и передача через S/PDIF "бит в бит" потоков ИКМ 32, 44.1 или 48 кГц

Поддерживающий S/PDIF кодек обеспечивает частоту дискретизации выхода S/PDIF, которая соответствует частоте дискретизации для $F_s = 32, 44.1$ или 48.0 кГц. Выходная частота передачи символов S/PDIF передатчика будет $64 \cdot F_s$, как это определено IEC958. В этом случае S/PDIF передатчик будет работать на той же частоте дискретизации, что и входящий поток ИКМ, не требуя ПЧД в кодеке. Это позволяет кодеку просто передавать данные ИКМ от источника к месту назначения без преобразование частоты дискретизации, тем самым сохраняя 100% цифрового контента. Если это поддерживается, SPCV должен показывать допустимость конфигурации, когда кодек запрограммирован следующим образом:

- Регистр 2Ch, управляющий частотой дискретизации ЦАП в слотах 3&4 AC-link, установлен в "xxxx" (32, 44.1 или 48 кГц)
- Регистр 3Ah, поле SPSR[1,0], управляющее частотой дискретизации S/PDIF, установлено в "xx" (32, 44.1 или 48 кГц)
- Частота дискретизации ЦАП для слотов 3&4 соответствует выбранной SPSR
- Регистр 2Ah, поле SPSA[1,0], управляющее назначением слотов S/PDIF AC-link, установлено в "00" (слоты 3&4)

Этот вариант расширяет передачу по S/PDIF "бит в бит" до всех обычных частот дискретизации S/PDIF, а не только 48 кГц.

6 Возможности модема с аналоговым интерфейсом

6.1 Обзор

Целью этого расширения является определение необязательных совместимых методов для реализации функциональности модема с аналоговым интерфейсом (АИ, analog front-end, AFE) и доступа к ней через AC-link. Это включает в себя:

- Назначение слота для линии, телефонной трубки и GPIO контакта состояния и управления
- Определения GPIO контактов состояния и управления
- Определения регистров модема с АИ
- Определения управления питанием и события пробуждения
- Определения передачи строки идентификации вызова (CallerID) через AC-link
- Определения возвратной петли для тестирования

6.2 Слоты, предназначенные для модема

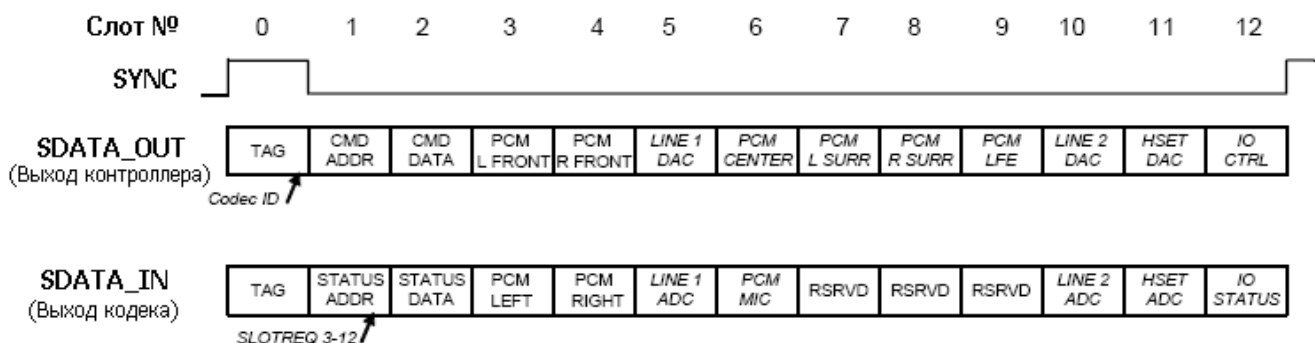


Рисунок 19. Назначение слотов AC-link

Как показано на Рисунке 19, потокам линии 1, линии 2 и телефона присвоены слоты 5, 10 и 11, соответственно. Как и в AC '97, первые 16 бит каждого слота должны содержать данные достоверности выборки; поддержка для 18 или 20 бит является необязательной. В следующей таблице приведены форматы данных входящего и исходящего слотов.

Входящие и исходящие слоты 5, 10, 11: линия 1, линия 2, АЦПи и ЦАПи телефона	
Бит	Описание
19-4	16-ти разрядная выборка (самый старший бит 19, самый младший бит 4)
3-0	Необязательно: младшие биты 18-ти или 20-ти разрядной выборки

Таблица 39. Назначение битов слотов 5, 10 и 11

В целях сведения к минимуму задержки доступа, битам слота 12 непосредственно назначены до 16 битов статуса GPIO (вход) и управления (выход). Это позволяет программному обеспечению мониторить изменения состояний без задержки, введённой выполнением операции чтения через AC-link. Таблица 40 описывает назначение битов в слотах для выходов и входов GPIO.

Входящий и исходящий слот 12: Контакты состояния и управления GPIO	
Бит	Описание
19-4	Контакты состояния GPIO (смотрите Таблицу 41. Рекомендуемые назначения битов GPIO слота 12)
3-1	Зависит от поставщика
0	Маска GPIO_INT, разрешающая событие прерывания на входном контакте (1=событие) (только входящий слот 12)

Таблица 40. Назначение битов слота 12

6.3 Описание контактов GPIO

Контакты ввода/вывода общего назначения (General Purpose Input/Output, GPIO) являются программируемыми, чтобы иметь функциональность ввода/вывода. Все значения данных (статус) для этих контактов находятся в одном регистре, а конфигурация на ввод/вывод выполняется с помощью отдельного регистра. Управление контактами GPIO, сконфигурированными на вывод, выполняется установкой соответствующего бита в исходящем слоте 12; состояние контактов GPIO, настроенных на ввод, поступает во входящем слоте 12. Кодек должен постоянно задавать значения контактам GPIO, настроенным на вывод, получающим значения из соответствующей битовой позиции управляющего слота 12. Кодек должен игнорировать биты исходящего слота 12, которые соответствуют контактам управления GPIO, настроенным как входы. Кодек должен постоянно обновлять состояние во входящем слоте 12, основываясь на логическом уровне, обнаруженном на каждом контакте GPIO, настроенном на ввод. Значение выходного контакта GPIO, которое записано через слот 12 в текущем кадре, не будет влиять на состояние GPIO, которое возвращается в том же самом кадре записи.

Этот базирующийся на 12-ом слоте протокол управления/получения состояния минимизирует задержки и сложность, особенно для централизованных контроллеров и принимающего данные программного обеспечения, и обеспечивает высокую скорость мониторинга и управления, выше той, что может быть достигнута с помощью слотов команды/состояния (*видимо, речь идёт о контроллерах, интегрированных в микроконтроллеры*). В централизованных реализациях большинство регистров AC '97 могут быть заэкшированы драйвером, чтобы обеспечить немедленное реагирование при чтении процессором, а GPIO контакты, настроенные как входы, должны быть способны вызывать прерывания при изменении состояния.

Запрос состояния контакта GPIO по AC-link всегда задерживается по крайней мере на время одного кадра. Таким образом, обращения через AC-link Чтение-Модификация-Запись несут проблемы с задержками и это должно учитываться программным обеспечением драйвера или прошивкой цифрового контроллера AC '97. Повторные PCI запросы должны быть сведены к минимуму, где возможно.

6.3.1 Реализация контакта GPIO

Модем с аналоговым интерфейсом содержит ряд контактов ввода/вывода общего назначения, подходящих для простого соединения с минимальным числом элементов к цепи DAA (Data Access Arrangement, организация доступа к данным, стандарт на средства подключения модема данных к телефонной линии связи). Не требуется, чтобы GPIO, настроенный как выход, должен был способен непосредственно управлять катушкой реле. Цифровой контроллер AC '97 отвечает за настройку любых линий ввода/вывода как выходов при включении питания для соответствующего управления транзисторами, управляющими DAA.

Если контакт настроен как вход, GPIO должен функционировать как CMOS вход триггера Шмитт для питания 3.3В. Для экономии энергии внутренние подтягивающие цепи на землю или на питание присутствовать не должны. За подключение неиспользуемых контактов к DVdd или DVss (или их не подключение в зависимости от рекомендаций производителя) отвечают разработчики платы.

Линии ввода/вывода должны быть с тремя состояниями для получения высокоимпедансного состояния при включении питания или холодном сбросе. За первое включение выхода после его установки в желаемое состояние отвечает цифровой контроллер AC '97. Для предотвращения перегрузки любых транзисторов выходы должны иметь медленное время нарастания и спада. Типичными значениями должны быть 40 нсек с 10% до 90% DVdd при нагрузке 50 пФ. Кроме того, устройство должно обеспечивать вытекающий ток 2-4 мА при максимальном уровне в 0.4 В и должно обеспечивать ток 2-4 мА при минимальном уровне 2.4 В.

- Прерывание
- SDATA_IN (пробуждение)
 - GPIO_INT (слот 12, бит 0)

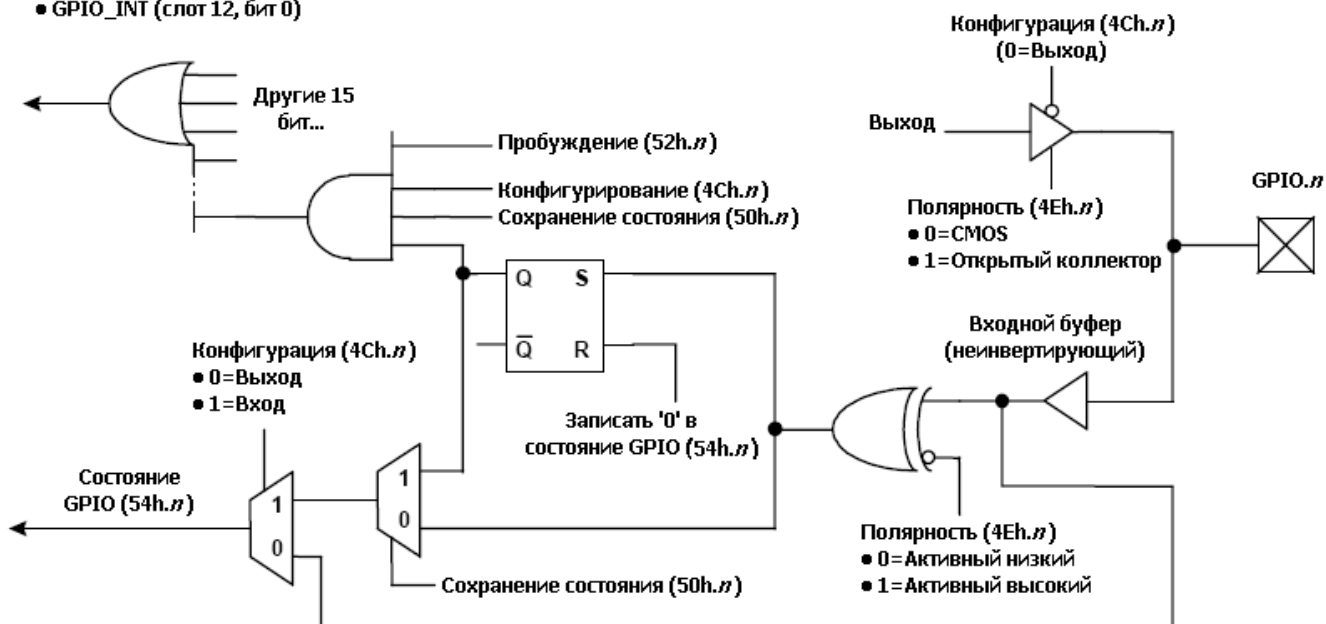


Рисунок 20. "Концептуальный" пример реализации контактов GPIO

6.3.2 Рекомендуемое назначение GPIO битов слота 12

Слот 12 (входящий и исходящий): биты GPIO				
Бит	GPIO	Название	Назначение	Описание
19	GPIO15	LINE2_HL2R	выход	необязательный GPIO / управление реле подключения трубки к Линии 2 (HANDSET_TO_LINE2 Relay) (выход)
18	GPIO14	LINE2_PULSE	вход/выход	необязательный GPIO / импульсный набор номера Линии 2 (выход)
17	GPIO13	LINE2_LCS	вход	Измеритель тока в шлейфе Линии 2 (для работы с параллельным телефоном, Loop Current Sense)
16	GPIO12	LINE2_CID	выход	Включение пути идентификации звонящего Линии 2 (Caller ID)
15	GPIO11	LINE2_RI	вход	Детектор вызова Линии 2 (Ring)
14	GPIO10	LINE2_OH	выход	Отключение Линии 2 (Off Hook)
13	GPIO9	LINE12_RS	вход/выход	необязательный GPIO / Общий Бит 3 / Чувствительность вызова Линий 1/2 (Ring Sense) (выход)
12	GPIO8	LINE12_DC	вход/выход	необязательный GPIO / Общий Бит 2 / Сопротивление по постоянному току Линий 1/2 (DC) (выход)
11	GPIO7	LINE12_AC	вход/выход	необязательный GPIO / Общий Бит 1 / Импеданс по переменному току Линий 1/2 (AC) (выход)
10	GPIO6	LINE1_HOHD	вход/выход	необязательный GPIO / обнаружение отключения трубки (HANDSET off hook detect) (вход)
9	GPIO5	LINE1_HL1R	вход/выход	необязательный GPIO / управление реле подключения трубки к Линии 1 (HANDSET_TO_LINE1 Relay) (выход)
8	GPIO4	LINE1_PULSE	вход/выход	необязательный GPIO / импульсный набор номера Линии 1 (выход)
7	GPIO3	LINE1_LCS	вход	Измеритель тока в шлейфе Линии 1 (для работы с параллельным телефоном, Loop Current Sense)
6	GPIO2	LINE1_CID	выход	Включение пути идентификации звонящего Линии 1 (Caller ID)
5	GPIO1	LINE1_RI	вход	Детектор вызова Линии 1 (Ring)
4	GPIO0	LINE1_OH	выход	Отключение Линии 1 (Off Hook)
1-3		Зависит от поставщика		Необязательные, для поставщиков
0		GPIO_INT		GPIO_INT (использует ту же логику, что и событие пробуждения)

Таблица 41. Рекомендуемое назначение GPIO битов слота 12

АС '97 не предъявляет никаких требований по количеству линий ввода/вывода общего назначения или их использованию, только то, что они должны быть реализованы как линии общего назначения. Рекомендуемое назначение бит предназначено для максимальной совместимости и по мере возможности необходимо ему следовать.

Предложено использовать Общие Биты 1-3 для реализации LINE12_AC, LINE12_DC и LINE12_RS, которые при установке в единицу изменяют значения AC, DC импеданса и чувствительность детектирования вызова для установки других значений, более подходящих для некоторых не Северо Американских стран. Эти выходы влияют сразу на Линию 1 и Линию 2 (предполагается, что оба подключения выполняются в одной стране).

Выходы управления реле импульсного набора номера LINE1_PULSE и LINE2_PULSE, используемый в интерфейсах некоторых не Североамериканских стран, отделены от реле отключения линии.

GPIO_INT был добавлен с опорой на логику, которая уже реализована в кодеке для выявления изменений в состоянии входа GPIO и генерации события пробуждения. Если кодек не находится в режиме отключенного питания, с помощью маски пробуждения любое изменение на входе GPIO может быть использовано для генерации GPIO_INT=1, чтобы указать контроллеру или драйверу, что состояние GPIO изменилось и должно быть обновлено в памяти. Контроллер подтверждает и очищает событие пробуждения или GPIO_INT записью 0 в соответствующий бит Регистра 54h. Это поддерживается кэшированием регистров кодера в памяти, потенциально устраняя необходимость опроса.

6.4 Варианты уменьшения стоимости модемного кодера

6.4.1 Ликвидация находящегося на плате модема динамика

В настоящее время для контроля процесса вызова модемные подсистемы рассчитывают на динамики платы. Маршрутизация сигналов вызова через системные динамики позволяет сократить расходы, ликвидировав избыточный динамик. Существует аппаратно-зависимое аналоговое решение и аппаратно-независимое цифровое решение (которое поддерживает аналоговые или USB колонки).

- Аналоговое решение: разработчик системы может смаршрутизировать аналоговую сумму сигналов Tx и Rx модема через вход PHONE аналогового микшера AC '97. Это требует, чтобы задача управления модемом имела доступ к интерфейсу PHONE звукового драйвера AC '97 для управления громкостью и отключением звука, а также вводит зависимость от предпочитаемой пользователем настройки основной громкости и отключения звука¹² (к которым драйвер модема не должен пытаться получить доступ).
- Цифровое решение: разработчик драйвера модема может смаршрутизировать цифровые копии модемных потоков Rx (АЦП) и Tx (ЦАП) (или, возможно, только оцифрованный модемный поток Rx от АЦП до эхоподавателя) в общесистемный программный микшер звука. Как и аналоговое решение, оно вносит зависимость от предпочитаемой пользователем настройки основной громкости и отключения звука. Чтобы этот метод был экономически эффективным, вероятно, необходима реализация программного модема.

Для программных реализаций модема AC '97 версии 2.2 рекомендует цифровое решение контроля процесса вызова¹³.

¹² В зависимости от драйверной модели ОС, доступ к топологии аналогового микшера может поддерживаться с помощью стандартных интерфейсов вызовов. Эти вызовы разрешают обращение к элементам управления громкости/отключения звука микшера и устраняют необходимость в собственном интерфейсе звукового драйвера. Обратитесь к справке со спецификациям по классам звукового устройства соответствующей ОС.

¹³ Цифровое решение изолирует последний шаг процесса вызова, выполняемый оборудованием. Аналоговые решения не позволяют производить простую модернизацию звука или использовать решения с USB колонками. Обратитесь к справке со спецификациям по классам звукового устройства соответствующей ОС.

6.4.2 Внутренние подключения PHONE и MONO_OUT (АМС '97)

Вход PHONE AC '97 был разработан для поддержки мониторинга аналоговых телефонных сигналов, таких как громкая связь или процесс вызова, через звуковую подсистему и динамики. MONO_OUT AC '97 был разработан для поддержки маршрутизации звуковых сигналов аналоговой системы (за исключением PHONE и PC_BEEP) к модемной подсистеме. До появления безконтроллерных модемов и цифрового звука с низкой задержкой поддержка голоса требовала:

1. Функциональность контроллера для кодирования и декодирования цифровых голосовых данных
2. Отдельный голосовой кодек
3. Аналоговые соединения между модемной и звуковой подсистемами

Текущие реализации голосового модема переносят функциональность контроллера в драйвер модема, ликвидируя избыточный голосовой кодек и рассчитывая на небольшую задержку цифрового потока между

модемным и звуковым драйверами.

Для экономии контактов корпуса, разработчики АМС могут при желании реализовать подключения PHONE и MONO_OUT внутри. По требованиям сертификации должны быть приняты меры по ограничению частотной полосы аналоговых звуковых сигналов, подаваемых на Tx модема через MONO_OUT.

6.5 Поддержка события пробуждения и управления питанием (PME#)

Вызов и обнаружение отключения телефона являются примерами событий, которые, возможно, необходимы для пробуждения ПК, который находится в состоянии пониженного энергопотребления. В конечном счёте может стать практичным и пробуждение по звуковому событию.

Версия 1.x архитектуры АС '97 позволяет детальное управление питанием АС-link и отдельных подсистем кодека. Однако, она не поддерживает систему запросов на пробуждение, вызываемых внешними событиями. Поддержка события управления питанием, или пробуждением, для модема является ключевой особенностью архитектуры управления питанием ПК постоянной доступности Intel® (Intel® Instantly Available PC power management architecture) и должна быть полностью восприниматься Расширенной архитектурой АС '97. Поддержка пробуждения должна поддерживаться различными конфигурациями АС '97 и (А)МС '97, независимо от реализации либо в виде одного кодека, либо в виде отдельных Основного/Вторичного кодеков.

Архитектура управления питанием ПК постоянной доступности определяет источник питания Vaux, который предназначен для поддержки специальных "всегда активных" функций, в то время как большая часть ПК обесточена. Источники питания Vaux 5.0 В и 3.3 В размещены на материнской плате, а вывод питания Vaux 3.3 В добавлен в настоящее время к спецификации слота PCI. Надёжность (integrity(?)) источника питания Vaux будет зависеть от источника питания.

6.5.1 Комбинированный кодек, поддерживающий звук и модем с АИ (АМС '97)

Для комбинированных реализаций кодека, содержащих звук и модем с АИ, АС-link и части цифрового контроллера АС '97, которые обеспечивают функциональность пробуждения, должны быть запитаны от Vaux, как показано на Рисунке 21:

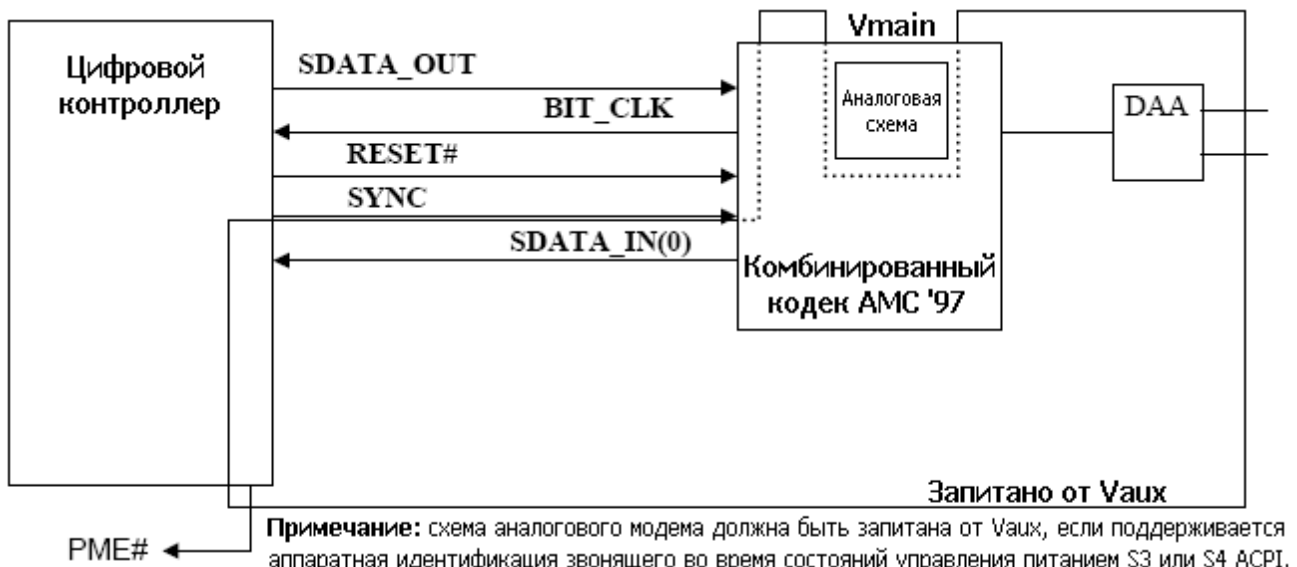


Рисунок 21. Подключение дополнительного питания в комбинированном кодеке, поддерживающем звук и модем с АИ

Кодек и АС-link, запрограммированные в состояние низкого энергопотребления (смотрите Рисунок 22), после обнаружения события управления питанием, которое переводит обратно в активное состояние, выполняют последовательность горячего сброса, как показано на Рисунке 23.

Рисунок 22 показывает, как цифровой контроллер AC '97 переводит AC-link в состояние низкого энергопотребления путём программирования регистра управления/состояния питания битом(12) = 1 (PR4).

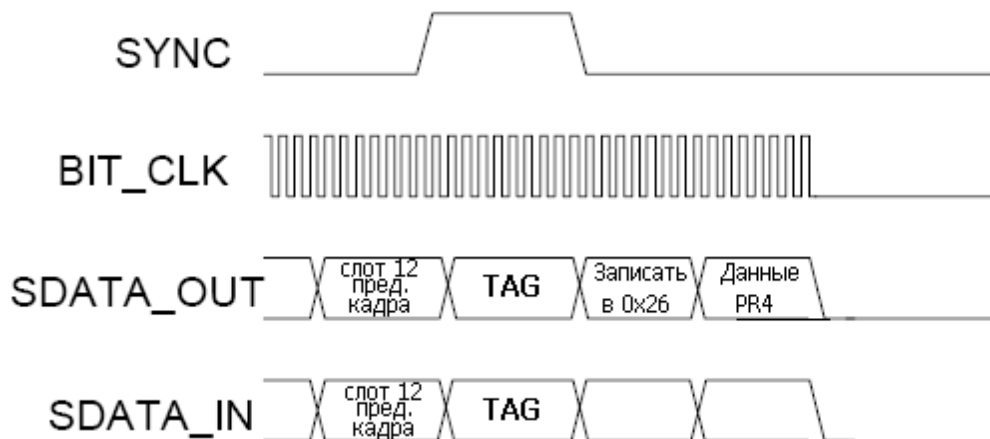


Рисунок 22. Режим низкого энергопотребления AC-link

В ответ на эту команду выходы BIT_CLK и SDATA_IN кодека, и SDATA_OUT контроллера переключаются на низкий уровень и продолжают его сохранять.

Когда AC-link запрограммирован в режим пониженного энергопотребления, он может возобновить работу только с помощью драйвера устройства, который может сделать запись в регистр цифрового контроллера AC '97, заставляя его подать сигнал холодного или горячего сброса AC-link. О горячем сбросе, который не будет изменять текущие значения регистров AC '97, сигнализируется переводом SYNC в высокий уровень на как минимум 1 мкс в отсутствие BIT_CLK.

В обычных звуковых кадрах SYNC является синхронным входом кодека. Однако, в отсутствие BIT_CLK SYNC рассматривается как асинхронный вход, используемый для сигнала горячего сброса кодека AC '97.



Рисунок 23. Горячий сброс AC-link

В реализации AMC '97, где и звуковой/модемный кодек, и AC-link полностью запитаны от Vaux, событие управления включением питания, обнаруженное на модемном интерфейсе, вызывает установку в системе сигнала PME#. Установка PME# заставляет систему возобновить работу так, чтобы модемное событие могло быть обслужено. Драйвер устройства должен сначала восстановить взаимодействие с кодеком, скомандовать цифровому контроллеру AC '97 выполнить горячий сброс для AC-link. Рисунок 24 иллюстрирует всю последовательность:

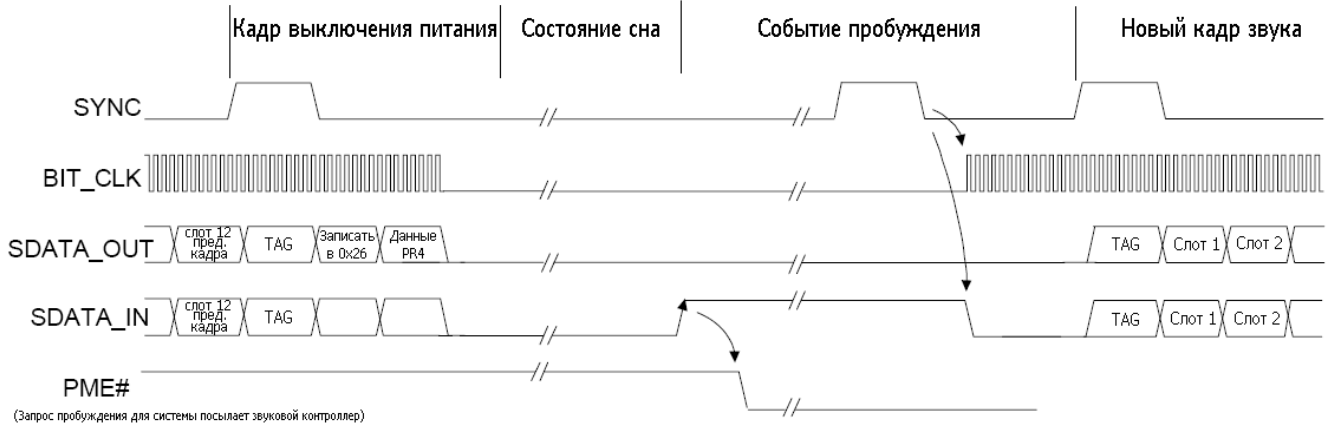


Рисунок 24. Последовательность включения питания AC-link

Фронт SDATA_IN вызывает установку PME# цифровым контроллером AC '97 для системного контроллера ACPI. Кодек AMC '97 должен сохранять высокий уровень на SDATA_IN, пока сигнал SYNC сначала не переключится на высокий, а затем на низкий уровень. PME# очищается в цифровом контроллере AC '97 системным программным обеспечением, асинхронно по отношению к активности AC-link. Цифровой контроллер AC '97 должен всегда контролировать бит готовности кодека перед отправкой в него данных.

6.5.2 Раздельные неполные реализации (AC '97 + MC '97)

В раздельной реализации, где работают отдельный звуковой и модемный кодеки, кодек MC '97, его DAA, общий тактовый генератор, и части цифрового контроллера AC '97 запитываются от Vaux. Поддерживающий только звук кодек AC '97 запитан от обычных источников DVdd и AVdd, так как он полностью выключается, когда система переходит в состояние сна. Рисунок 25 показывает пример реализации подключения раздельных кодеков.

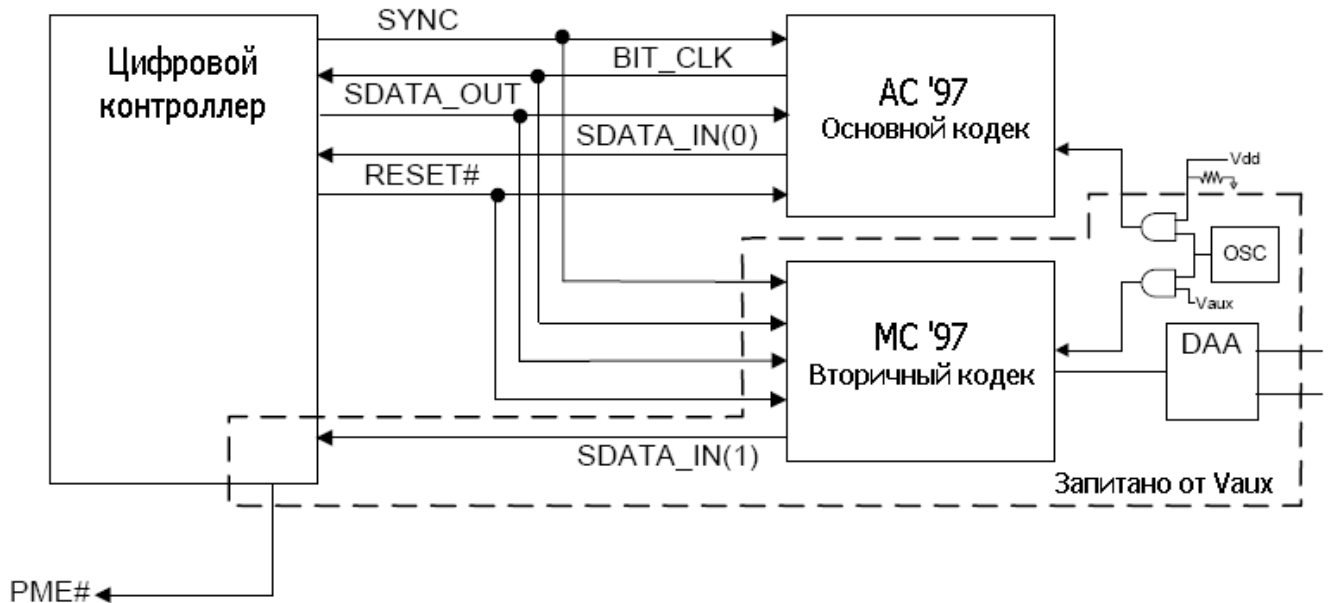


Рисунок 25. Пример подключения раздельных кодеков

После того, как система переходит в состояние сна, Vdd отключается, что приводит к переходу входа генератора AC '97 в низкий уровень и нахождению его в этом состоянии. Тактирование MC '97 остаётся активным и он продолжает работу для обнаружения вызова и данных идентификации звонящего, в то время как остальная система спит. Событие пробуждения или управления питанием вызывает перевод MC '97 его сигнала SDATA_IN из низкого в высокий уровень, что в свою очередь приводит к установке для системы цифровым контроллером AC '97 сигнала PME#. После того, как основное питание было снова подано, драйвер устройства выполняет холодный или горячий сброс AC-link с последующим восстановлением всего сохранённого контекста, пока устройство было

выключено. Следующий переход SDATA_IN из низкого в высокий уровень, как результат события управления питанием, должен сохранять высокий уровень, пока на AC-link не будет наблюдаться горячий или холодный сброс.

6.5.3 Пробуждение и последовательность подачи напряжений

Для кодеков AC '97 определены контакты для подключения аналогового и цифрового питания. Нет требований по последовательности подачи напряжений на AVdd и DVdd, указывающих, какое напряжение должно подаваться или сниматься в первую очередь.

В ПК, поддерживающем "постоянную готовность, с управлением питанием", основные шины напряжения Vdd будут отключаться под управлением программы для достижения состояния очень низкого энергопотребления, оставаясь всё же подключенными. Вспомогательное питание (Vaux) будет оставаться в системе активным, чтобы поддерживать модемную часть "живой"¹⁴. Конструкции кодеков, которые поддерживают отдельные входы напряжения для аналоговых и цифровых частей должны работать так, чтобы не повредить устройство или не вызвать сбой, который может возникнуть в результате прерывания основного напряжения, в то время как вспомогательный источник остаётся активным.

¹⁴ Это включает в себя всю логику, необходимую для обнаружения внешнего события пробуждения и последующего сообщения о нём через AC-link.

6.5.4 Пробуждение и декодирование Caller ID в контроллере и/или кодеке

Время возобновления работы для ПК из состояния D3 низкого энергопотребления делает маловероятным полную загрузку драйвера за это время для пробуждения цифрового контроллера AC '97 и включения его для захвата на линии данных идентификации звонящего (Caller ID). Поэтому либо цифровой контроллер AC '97, либо кодек (A)MC '97 должен быть в состоянии хранить эту информацию, пока драйвер продолжает инициализацию. В случае комбинированного кодека (AMC '97), кодек целиком, AC-link и части цифрового контроллера AC '97 запитаны от Vaux, что позволяет декодировать информацию о звонящем, а запоминание должно быть выполнено либо контроллером, либо модемным кодеком. Однако, в случае отдельной реализации на AC-link запитан только сигнал SDATA_IN MC '97, в то время как остальная часть AC-link является обесточенной. В этом случае операции по декодированию информации о звонящем и запоминанию должны поддерживаться в кодеке MC '97.

Если максимальная задержка между событием PME# и напряжением питания в 95% полной величины на контакте шины PCI менее 2-х секунд, производители контроллера могут быть способны загрузить код Caller ID и ожидать входящих данных до того, как драйвер получит возможность настроить эту часть и выделить ей ресурсы. Затем контроллер может представить данные Caller ID драйверу, когда он будет загружен.

Время возобновления работы для ПК в режиме D3cold также исключает централизованную обработку пакета идентификатора вызывающего, как в США, так и в Европе. Для кодеков (A)MC '97, которые используются в качестве интерфейсов для аналоговых линий для реализаций модемом, интегрированных в компьютер, может оказаться привлекательным поддерживать функциональность декодирования Caller ID в дополнение к обычному пробуждению при обнаружении вызова. Такой кодек сможет автоматически декодировать и сохранять строку идентификатора звонящего, пока система ПК и цифровой контроллер AC '97 возобновляют свою работу.

Чтобы указать для разбуженного цифрового контроллера AC '97, доступны ли декодированные данные строки идентификатора вызывающего для Линии 1 (CID1=1) или Линии 2 (CID2=1), в регистре для разнообразного управления и разных состояний модема с AI (56h) были определены необязательные биты CID1 и CID2. Для передачи строки данных идентификации звонящего могут быть использованы входящие слоты АЦП 5 (для Линии 1) и 10 (для Линии 2), два байта на входящий кадр AC-link до полной передачи, после чего бит CIDn автоматически сбрасывается (становится неактивным).

Цифровой контроллер AC '97 инициирует передачу запомненной строки идентификатора звонящего стробированием (записью) CIDn = 1 и последовательно считывает данные из входящего слота 5 (для Линии 1) или 10 (для Линии 2) до тех пор, пока бит метки (tag) (и, как следствие, CIDn) не становится неактивным. Чтобы предотвратить ненужный доступ к регистру 3Ch, бит метки должен быть неактивным в течение по крайней мере одного кадра AC-link между передачей строки Caller ID и передачей АЦП. Строб (запись) CIDn=0 очистит или отменит передачу идентификатора звонящего и сбросит индикатор CIDn. Как только бит CIDn сбрасывается (автоматически или вручную), слот возобновляет передачу данных АЦП.

Данные из строки идентификатора вызывающего могут быть обработаны двумя способами. Они могут быть только демодулированы (необработанные данные) или демодулированы и предварительно обработаны, чтобы удалить время занятости канала и метку сигнала времени, и так далее. Чтобы сохранить необработанную строку, требуется немного больше оперативной памяти (около 50 байт), но менее сложный декодер. Бит CIDR в регистре для разнообразного управления и разных состояний модема с АИ (56h) показывает, какой метод для идентификации вызывающего поддерживает кодек. CIDR=1 означает, что хранимые данные идентификации вызывающего являются необработанными.

6.6 Назначение регистров модема

6.6.1 Дополнительный регистр идентификации модема (индекс 3Ch)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
3Ch	Extended Modem ID	ID1	ID0	X	X	X	X	X	X	X	X	X	CID2	CID1	HSET	LIN2	LIN1	xxxxh

Дополнительный регистр идентификации модема является читаемым/записываемым регистром, который в первую очередь определяет дополнительные возможности модемного кодека с аналоговым интерфейсом. Значение по умолчанию будет зависеть от особенностей и аппаратной конфигурации. Запись любого значения в этот регистр выполняет горячий сброс модема (для диапазона регистров 3C-56H), в том числе GPIO (диапазон регистров 4C-54h). Горячий сброс вызывает возвращение всех задействованных регистров к значениям по умолчанию. Замечание: для АМС '97 звуковые и модемные части должны быть логически независимыми (запись в регистр 00h сбрасывает только звук).

- LIN1=1 указывает на поддержку 1-й линии
- LIN2=1 указывает на поддержку 2-й линии
- HSET=1 указывает на поддержку телефонных ЦАП/АЦП
- CID1=1 указывает на поддержку декодирования идентификатора звонящего для Линии 1
- CID2=1 указывает на поддержку декодирования идентификатора звонящего для Линии 2
- ID1, ID0 является 2-х битовым полем, которое указывает конфигурацию кодека: для основного это 00; для вторичного 01, 10 или 11

Если LIN1=1, то кодек представляет из себя (А)МС '97, и вся функциональность модема должна быть реализована и управляться с помощью недавно определённых дополнительных регистров АС '97. В частности, требуется, чтобы следующие функциональные возможности, НЕ были реализованы, как это определено в оригинальной спецификации компонентов АС '97:

- Бит 1 регистра сброса (индекс 00h): поддержка кодеком модемной линии (ID1)
- Биты 6-9 регистра сброса (индекс 00h), содержащие разрешение звуковых ЦАП и АЦП, не содержат никакой информации о разрешении модема с аналоговым интерфейсом
- Биты 10, 11 регистра общего назначения (индекс 20h): местное замыкание на себя (Local Loopback, LLBK) и удалённое замыкание на себя (Remote Loopback, RLBK)
- Регистр частоты дискретизации модема (индекс 24h)
- Биты 4, 15 выключения питания/управления/состояния (индекс 26h): готовность модема (Modem Ready, MDM) и выключение модемных ЦАП/АЦП (PR7)

По умолчанию разрешение модемных ЦАП и АЦП равно 16 битам. Не ожидается модемной совместимости между парами контроллер/кодек АС '97, которые не предназначены для совместной работы, а для выявления и поддержки разрешения 18 или 20 бит могут быть использованы зависимые от поставщика методы. Например, контроллер АС '97 мог бы определить разрешение ЦАП/АЦП модема в МС или АМС кодеке, проверив регистры идентификации поставщика (Vendor ID).

Значение после холодного или регистрового сброса для этого регистра является постоянным значением и зависит от поддерживаемых функций и аппаратной конфигурации, первичный или вторичный кодек.

6.6.2 Дополнительный регистр состояния и управления модемом (индекс 3Eh)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
3Eh	Ext'd Modem Stat/Ctrl	PRH	PRG	PRF	PRE	PRD	PRC	PRB	PRA	HDAC	HADC	DAC2	ADC2	DAC1	ADC1	MREF	GPIO	FFxh

Функции дополнительного регистра состояния и управления аналогичны функциям оригинального регистра управления/состояния питания AC '97, расположенного по адресу 26h. Кодек (A)MC '97 должен ограничивать управление питанием/получение состояния модема и телефона этим регистром, поскольку все функции представлены в нём. Таким образом, кодек (A)MC '97 (и цифровой контроллер AC '97, конечно) не должны реализовывать MDM и PR7 в регистре 26h и использовать то, что включено здесь. Когда часть GPIO обесточена, все выходы должны быть в третьем состоянии, а входящий слот 12 должен быть отмечен как недействительный, когда AC-link является активным. Если слот 12 является недействительным, регистр 54h (регистр состояния контактов GPIO) будет возвращать нули. Кроме того, кодек должен заполнить весь слот 12 SDATA_IN нулями.

Биты 7-0 доступны только для чтения, 1 указывает готовность подсистемы модема с аналоговым интерфейсом:

- GPIO=1 указывает готовность GPIO
- MREF=1 указывает, что Vref модема установлен в номинальный уровень
- ADC1=1 указывает готовность АЦП модемной линии 1
- DAC1=1 указывает готовность ЦАП модемной линии 1
- ADC2=1 указывает готовность АЦП модемной линии 2
- DAC2=1 указывает готовность ЦАП модемной линии 2
- HADC=1 указывает готовность АЦП трубки
- HDAC=1 указывает готовность ЦАП трубки

Биты 15-8 являются читаемыми/записываемыми и управляют подсистемой выключения модема. Для реализаций AMC '97, использующих общие AREF и MREF, для отключения опорного напряжения низкими должны быть оба бита выключения питания.

- PRA=1 управляет отключением питания GPIO
- PRB=1 управляет отключением Vref модема
- PRC=1 управляет отключением АЦП модемной линии 1
- PRD=1 управляет отключением ЦАП модемной линии 1
- PRE=1 управляет отключением АЦП модемной линии 2
- PRF=1 управляет отключением ЦАП модемной линии 2
- PRG=1 управляет отключением АЦП трубки
- PRH=1 управляет отключением ЦАП трубки

Значение по умолчанию после холодного или регистрового сброса для этого регистра (FFxh) переводит все дополнительные функции в выключенное состояние (D15-D8=1). Состояние готовности функций всегда должно соответствовать действительности (D7-D0=x).

6.6.3 Регистры управления частотами дискретизации модема (индекс 40h – 44h)

Reg	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
40h	Line1 DAC/ADC Rate (вход, исходящий слот 5)	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
42h	Line2 DAC/ADC Rate (вход, исходящий слот 10)	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
44h	Handset DAC/ADC Rate (вход, исходящий слот 11)	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h

Для модема с AI каждая пара ЦАП/АЦП регулируется чтением/записью регистра управления частотой дискретизации модема, который содержит 16-ти разрядное беззнаковое значение от 0 до 65535, представляющее рабочую частоту в Гц. Любое записанное число, превышающее BB80h, приведёт к частоте дискретизации 48 кГц. Для всех частот, если значение, записанное в регистр, поддерживается, это значение будет возвращено обратно при чтении; в противном случае, возвращается ближайшая (более высокая в случае отсутствия совпадающего значения) поддерживаемая частота.

Таблица 42 определяет рекомендуемый для реализации набор частот дискретизации. Хотя для поддержки относительно небольшого числа рекомендованных частот дискретизации могли бы быть использованы битовые поля, для поддержки будущего расширения был выбран весь 16-ти разрядный регистр, как наиболее гибкий способ.

Поддержка для нецелых частот дискретизации, 13,714.28 (96000/7), 8228.57 (57600/7) и 10285.71 (72000/7), требует, чтобы кодек автоматически распознавал нецелые значения частоты из целой части.

Рекомендуемые (+) частоты дискретизации для модема с АИ (Гц)			
Частота дискретизации	D15-D0	линия1, линия2	трубка
7200	1C20	+	
8000	1F40	+	+
8228.57 (57600/7)	2024	+	
8400	20D0	+	
9000	2328	+	
9600	2580	+	
10285.71 (72000/7)	282D	+	
12000	2EE0	+	
13,714.28 (96000/7)	3592	+	
16000	3E80	+	+
19200	4B00	+	

Таблица 42. Частоты дискретизации для модема с АИ (Гц)

Примечание: В соответствии с рекомендациями МТС (ITU-T, International Telecommunications Union, Международный телекоммуникационный союз) для модема, частоты дискретизации должны генерироваться с точностью +/- 0,01%. Это включает в себя точность кристалла, в том числе изменения от напряжения, температуры и старения.

Значение по умолчанию после холодного или регистрового сброса для этих регистров (ВВ80h) соответствует 48 кГц.

6.6.4 Модемные регистры управления уровнями ЦАП/АЦП (индекс 46h – 4Ah)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
46h	Line 1 DAC/ADC Level	Mute	x	x	x	DAC3	DAC2	DAC1	DAC0	Mute	x	x	x	ADC3	ADC2	ADC1	ADC0	8080h
48h	Line 2 DAC/ADC Leve	Mute	x	x	x	DAC3	DAC2	DAC1	DAC0	Mute	x	x	x	ADC3	ADC2	ADC1	ADC0	8080h
4Ah	Handset DAC/ADC Level	Mute	x	x	x	DAC3	DAC2	DAC1	DAC0	Mute	x	x	x	ADC3	ADC2	ADC1	ADC0	8080h

Эти читаемые/записываемые регистры управляют уровнями модемных ЦАПей и АЦПей. Уровни ЦАПей определяются как же, как в регистре управления основной громкостью воспроизведения АС '97 (2-6h, минус 5-ый и 6-ой биты); уровни АЦПей определяются как же, как в регистрах управления уровнем записи АС '97 (1C-1Eh).

Значение по умолчанию после холодного или регистрового сброса этих регистров (8080h) соответствует уровню ослабления ЦАП в 0 дБ с выключенным звуком (mute=вкл), усилению/ослаблению АЦП в 0 дБ с выключенным звуком (mute=вкл).

6.6.5 Регистр конфигурации контактов GPIO (индекс 4Ch)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
4Ch	GPIO Pin Config (0=output, 1=input)	GC15	GC14	GC13	GC12	GC11	GC10	GC9	GC8	GC7	GC6	GC5	GC4	GC3	GC2	GC1	GC0	FFFFh

Конфигурация контактов GPIO является читаемым/записываемым регистром, который определяет, будет ли вывод GPIO сконфигурирован на ввод (1) или на вывод (0) и доступен через стандартные слоты 1 и 2 протокола управления адресом/данными.

Если контакт GPIO реализован, соответствующий бит GSx должен быть читаемым/записываемым и установлен в 1. Если контакт GPIO не реализован, то соответствующий бит GSx должен быть только читаемым и установлен в 0. Это сообщает программному обеспечению, сколько контактов GPIO реализовано. Перед настройкой любого из этих битов на вывод, цифровой контроллер AC '97 должен установить желаемое значение на контакте GPIO с помощью исходящего слота 12 в исходящем потоке AC-link.

Значение по умолчанию после холодного или регистрового сброса для этого регистра (FFFFh) означает, что все контакты настроены как входы.

6.6.6 Регистр полярности/типа контактов GPIO (индекс 4Eh)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
4Eh	GPIO Pin Polarity/Type (0=low, 1=high active)	GP15	GP14	GP13	GP12	GP11	GP10	GP9	GP8	GP7	GP6	GP5	GP4	GP3	GP2	GP1	GP0	FFFFh

Полярность/тип контакта GPIO является читаемым/записываемым регистром, который определяет полярность входного GPIO (Активный уровень 0=низкий, 1=высокий), когда контакт GPIO настроен как вход. Он также определяет тип выхода GPIO (0=CMOS, 1=открытый сток), когда контакт GPIO настроен как выход.

Значение по умолчанию после холодного или регистрового сброса для этого регистра (FFFFh) означает, что все контакты имеют активный высокий уровень. Нереализованные контакты GPIO всегда возвращают единицы.

6.6.7 Регистр сохранения состояния контактов GPIO (индекс 50h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
50h	GPIO Pin Sticky (0=not sticky, 1=sticky)	GS15	GS14	GS13	GS12	GS11	GS10	GS9	GS8	GS7	GS6	GS5	GS4	GS3	GS2	GS1	GS0	0000h

Сохранение состояния контакта GPIO является читаемым/записываемым регистром, который определяет тип входа GPIO (0=без сохранения, 1=сохранение), когда контакт GPIO настроен как вход. Входы GPIO, настроенные как сохраняющие состояние, очищаются записью 0 в соответствующий бит регистра состояния контакта GPIO 54h (смотрите ниже) и через сброс.

Значение по умолчанию после холодного или регистрового сброса для этого регистра (0000h) означает, что все контакты не сохраняют свои состояния. Нереализованные контакты GPIO всегда возвращают нули. Режим сохранения состояния определен как чувствительность к перепаду, без сохранения состояния - как чувствительность к уровню.

6.6.8 Регистр маски пробуждения для контактов GPIO (индекс 52h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
52h	GPIO Pin Wake-up (0=no int, 1=yes int)	GW15	GW14	GW13	GW12	GW11	GW10	GW9	GW8	GW7	GW6	GW5	GW4	GW3	GW2	GW1	GW0	0000h

Читаемый/записываемый регистр маски пробуждения контактов GPIO хранит маску для определения, будут ли изменения на входе GPIO генерировать сигналы пробуждения или GPIO_INT (0=нет, 1=да). Когда AC-link обесточен (PR4=1 регистра 26h для основного кодека), событие пробуждения вызовет установку SDATA_IN (протокол пробуждения AC-link определен в [Разделе 3.5.2](#)). Когда на AC-link подано питание, событие пробуждения будет выглядеть как GPIO_INT=1 в бите 0 входящего слота 12.

Когда AC-link обесточен (PR4=1 в регистре 26h), прерывание пробуждения AC-link определено как переход с 0 в 1 на SDATA_IN. Биты GPIO, которые были запрограммированы как входы, сохраняющие состояние, и контакты пробуждения при переходе либо (из высокого в низкий), либо (из низкого в высокий) уровень в зависимости от полярности контакта, вызовут событие пробуждения AC-link (переход SDATA_IN из 0 в 1), если и только если AC-link был в обесточенном состоянии.

Значение по умолчанию после холодного или регистрового сброса для этого регистра (0000h) означает нулевые значения, определяя отсутствие события пробуждения. Нереализованные контакты GPIO всегда возвращают нули.

6.6.9 Регистр состояния контактов GPIO (индекс 54h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
54h	GPIO Pin Status (slot 12, bits 15-0)	G15	G14	G13	G12	G11	G10	G9	G8	G7	G6	G5	G4	G3	G2	G1	G0	xxxxh

Читаемый/записываемый регистр состояния контактов GPIO отражает состояние всех контактов GPIO (входов и выходов) в слоте 12. Состояние всех входных и выходных контактов GPIO поступает из кодека каждый кадр в слоте 12, а также доступно для чтения в виде регистра состояния контактов GPIO через стандартные слоты 1 и 2 протокола управления адресом/данными. Входы GPIO, сконфигурированные как сохраняющие состояние, очищаются записью 0 в соответствующий бит данного регистра 54h.

Биты, соответствующие нереализованным контактам GPIO, должны быть установлены в ноль в этом регистре и входящем слоте 12.

GPIO биты, которые были запрограммированы как входы и сохраняющие состояние, при переходе или (из высокого в низкой), или (из низкого в высокий) уровень в зависимости от полярности контакта будут вызывать установку в 1 соответствующего бита GI, и сохранять его установленным, пока в такой бит не будет записан 0. Единственным способом установить требуемое значение на выходном контакте GPIO является установка управляющего бита в исходящем слоте 12.

Значение по умолчанию после холодного или регистрового сброса для этого регистра, если контакт настроен как вход, всегда отражает состояние контакта GPIO.

6.6.10 Регистр для разнообразного управления и разных состояний модема с AI (индекс 56h)

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
56h	Miscellaneous Modem AFE Stat/Ctrl	CID2	CID1	CIDR	MLNK	x	HSB2	HSB1	HSB0	x	L2B2	L2B1	L2B0	x	L1B2	L1B1	L1B0	x000h

Этот читаемый/записываемый регистр определяет режимы возвратной петли для АЦПей/ЦАПей модемной линии и телефона, описанные в [Разделе 6.7](#). Он также поддерживает необязательные биты CID, описанные в [Разделе 6.5.4](#).

- L1B2-0 управляет режимами возвратной петли Линии 1 (или отключением)
- L2B2-0 управляет режимами возвратной петли Линии 2 (или отключением)
- HSB2-0 управляет режимами возвратной петли трубки (или отключением)
- MLNK управляет состоянием AC-link вторичного модемного кодека (смотрите ниже)
- CID1=1 показывает, что для Линии 1 поддерживается декодирование идентификатора звонящего
- CID2=1 показывает, что для Линии 2 поддерживается декодирование идентификатора звонящего
- CIDR=1 показывает, что данные идентификатора звонящего являются "сырыми" (демодулированы, но не декодированы; включают в себя время занятости канала, метки и так далее)

AC '97 2.0 определяет бит модема MLNK как флаг, который, когда установлен, указывает, что AC-link модемного кодека вот-вот будет переведён в режим пониженного энергопотребления с остановленным BIT_CLK. В типичных конфигурациях AC + MC или AMC звуковой кодека развёрнут в качестве первичного кодека, а модемный кодека развёртывается как вторичный кодека. Установка бита MLNK, учитывая одну из этих обычных конфигураций, является проблематичной. Проблема в том, что для драйвера модема не существует стандартного механизма узнать, когда звуковой драйвер близок к тому, чтобы запрограммировать звуковой кодека в PR4, и, следовательно, когда он должен установить бит MLNK. Звуковые и модемные драйверы должны оставаться взаимоисключающими друг друга. Поэтому бит MLNK в любой звуковой/модемной конфигурации с модемным кодеком, развернутым как вторичный кодека, не имеет смысла в том виде, как указано в AC '97 2.0.

Новое определение бита MLNK: MLNK указывает модемному кодеку, что его драйвер модема готовит модемную подсистему для ввода в состояние D3hot.

Поведение модемного кодека, следующее за настройкой его бита MLNK, зависит от того, как был сконфигурирован кодека, как первичный или вторичный AC-link кодека; подробности смотрите в [Разделе 7.3](#).

Значение по умолчанию после холодного или регистрового сброса для этого регистра (x000h) означает, что все возвратные петли отключены. Значение по умолчанию для битов CID1, CID2 и CIDR зависит от особенностей идентификации вызывающего.

6.7 Режимы возвратной петли для тестирования

В режиме местной аналоговой возвратной петли аналоговый выход ЦАП подключен к аналоговому входу соответствующего АЦП. Контакт(ы) выхода ЦАП отключены и контакт(ы) входов АЦП игнорируются. В режиме удалённой аналоговой возвратной петли выходной контакт(ы) АЦП соединен с контакт(ами) ЦАП в дополнение к входу АЦП. Выход ЦАП игнорируется.

Бит	Название	Функция
2-0	L1B2-L1B0	Включение возвратной петли модемной линии 1 000 = Отключена (по умолчанию) 001 = Возвратная петля АЦП 010 = Местная аналоговая возвратная петля 011 = Возвратная петля ЦАП 100 = Удалённая аналоговая возвратная петля 101 -111 = На усмотрение поставщика
6-4	L2B2-L2B0	Включение возвратной петли модемной линии 2 000 = Отключена (по умолчанию) 001 = Возвратная петля АЦП 010 = Местная аналоговая возвратная петля 011 = Возвратная петля ЦАП 100 = Удалённая аналоговая возвратная петля 101 -111 = На усмотрение поставщика
10-8	HSB2-HSB0	Включение возвратной петли трубки 000 = Отключена (по умолчанию) 001 = Возвратная петля АЦП 010 = Местная аналоговая возвратная петля 011 = Возвратная петля ЦАП 100 = Удалённая аналоговая возвратная петля 101 -111 = На усмотрение поставщика

Таблица 43. Назначение битов управления модемной возвратной петли

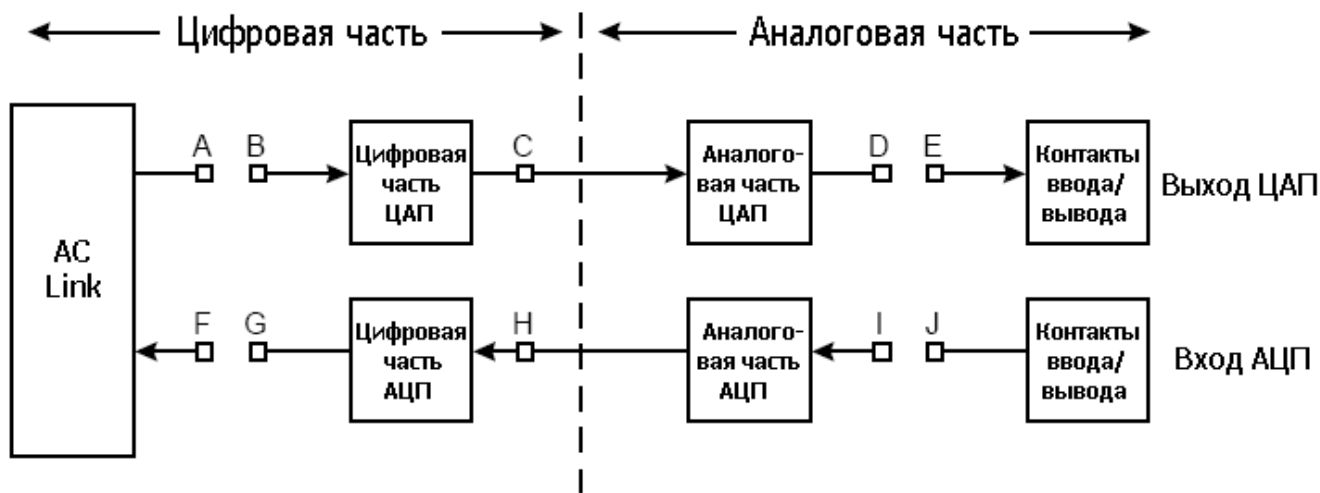


Рисунок 26. Точки возвратной петли

6.7.1 Возвратная петля АЦП '001'

Возвратная петля АЦП принимает сигнал линейного входа для АЦП и направляет его обратно в линейный выход. Эта петля включает в себя аналоговые функции приёмного и передающего тракта. Путём является всё от входа АЦП до точки G, где сигнал возвращается обратно в точку B и далее на выход ЦАП.

6.7.2 Местная аналоговая возвратная петля '010'

Соответствующий исходящий слот AC-link проходит через ЦАП и аналоговые фильтры, возвращается обратно через АЦП, затем попадает в соответствующий слот входящего потока AC-link. Это часто используется в модемных режимах для устранения неполадок. Это путь от соединения (точка A) до точки D, где сигнал возвращается обратно в точку I и проходит обратно через АЦП в соединение.

6.7.3 Возвратная петля ЦАП '011'

Этот цифровой тест возвращает обратно путь цифровой передачи (исходящий поток) в цифровой путь приёма (входящий поток). Это путь из соединения (точка A) через цифровую часть ЦАП до точки C, где он возвращается обратно в точку H и идёт обратно через цифровую часть АЦП.

6.7.4 Удалённая аналоговая возвратная петля '100'

Сигнал линейного входа направляется обратно в линейный выход. Эта петля включает в себя функции аналогового приёмника, но не АЦП или ЦАП. Это путь от входа АЦП к точке J, где он возвращается обратно в точку E и далее на выход ЦАП.

7 Управление питанием

Кодеки АС '97 могут работать с пониженным энергопотреблением, когда не требуется никакой активности, и реализация должна быть полностью статической, чтобы при остановке тактовой частоты регистры не теряли свои значения. Для 2-х канальных звуковых кодеков состояния низкого энергопотребления управляются битами D8-D15 в регистре управления питанием 26h (для полного описания смотрите [Таблицу 29](#)). Монолитные многоканальные кодеки, чтобы управлять своими дополнительными ЦАПы, дополнительно используют биты D11-D13 в дополнительном регистре состояния и управления звуком 2Ah. Например, при выключении ЦАПей L&R (PR1) драйвер многоканального звука также должен проверить ЦАПы окружающего звука, центрального канала и канала низкочастотных эффектов.

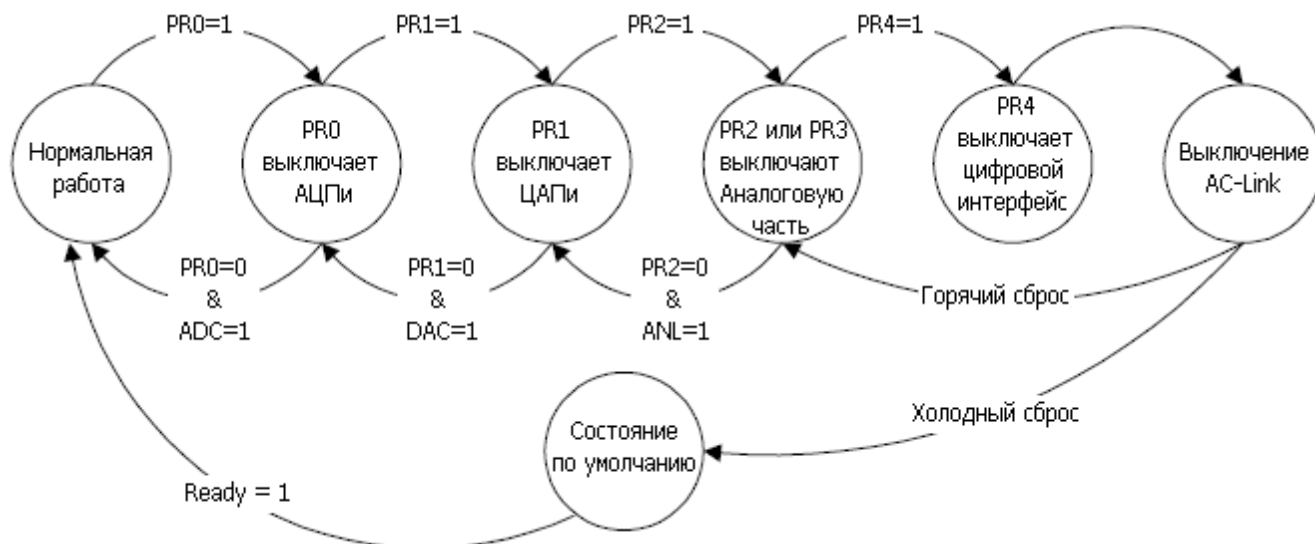


Рисунок 27. Один из примеров последовательности выключения/включения питания АС '97

Рисунок 27 иллюстрирует один из примеров процедуры выполнения полного отключения питания АС '97. При нормальной работе выполняются последовательные записи в регистр управления питанием, чтобы за каждый шаг выключать питание на одной из подсекций АС '97. После того, как были выключены все подсекции, может быть выполнена последняя запись (в PR4), чтобы выключить цифровой интерфейс АС '97 (AC-link). Эта часть будет оставаться в режиме сна, удерживая статические значения всех своих регистров. Для пробуждения контроллер АС '97 будет посылать импульс по линии синхронизации, вызывая горячий сброс. Это перезапустит цифровой интерфейс АС '97 (сбросом PR4 в ноль). АС '97 может быть также разбужен холодным сбросом. Холодный сброс приведёт к потере значений регистров, так как это установит их в состояние по умолчанию. При возобновлении подачи питания следует считать регистр управления/состояния питания (индекс 26h), чтобы проверить, готов ли раздел (то есть находится в стабильном состоянии), прежде чем использовать его в любой операции.

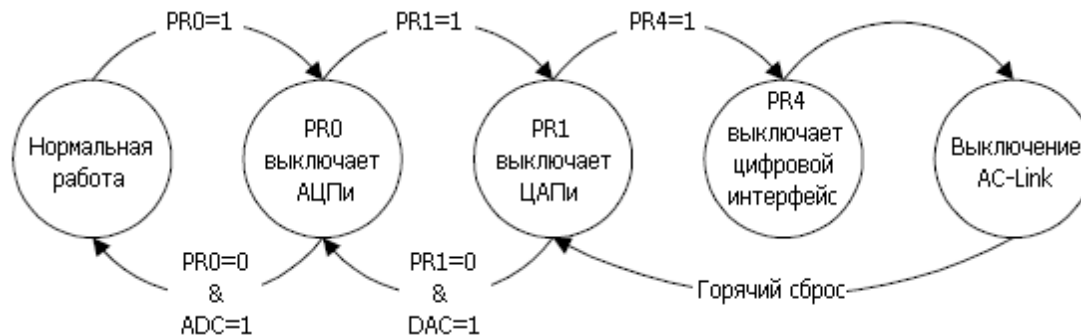


Рисунок 28. Последовательность выключения/включения питания АС '97, когда аналоговый микшер остаётся работающим

Рисунок 28 иллюстрирует состояние, когда все пути аналогового микшера должны работать со статическими настройками громкости, которые содержатся в соответствующих регистрах. Это используется, когда пользователь

может проигрывать CD (или использовать внешний источник LINE_IN) через AC '97 на динамики, но большая часть системы находится в режиме пониженного энергопотребления. Такая процедура похожа на предыдущую, за исключением того, что не выключено питание аналогового микшера.

7.1 Связь "состояний D" управления питанием для звуковых кодеков

Спецификации управления питанием шин ACPI и PCI определяют принятый набор состояний управления питанием устройства (D0 - D3). Для выполнения этих спецификаций управления питанием написанный драйвер звукового устройства должен связать каждое поддерживаемое на стороне системы состояние D со специфичными для звукового кодека режимом энергосбережения используя биты PR.

Высокоуровневый набор предположений о связях D-состояний с доступностью звуковых функций, потребляемой мощностью, задержке восстановления работоспособности и так далее доступен в описании спецификации управления питанием классов звуковых устройств от Microsoft** (Microsoft Audio Device Class Power Management Reference Specification**) находящейся по адресу:

<http://www.microsoft.com/hwdev/download/audpmspc.rtf>

Таблица 44 содержит подробности низкоуровневой связи состояний D звуковой подсистемы с рекомендованными настройками энергосбережения PR кодека AC '97.

PR<0:6> + EAPD									+12 Vmain	+5Vaa от +12 Vmain	+3.3 Vmain	+3.3 Vaux	Комментарий
	EAPD	Усил. наушников	Внутр. CLK	AC-link	Vref Микшера	Микшер	ЦАП	АЦП					
Состояние устройства	7	6	5	4	3	2	1	0					
D0	0	0	0	0	0	0	0	0	Вкл.	Вкл.	Вкл.	Вкл.	Всё включено
D1	0	0	0	0	0	0	1	1	Вкл.	Вкл.	Вкл.	Вкл.	-ЦАП, -АЦП
D2	1	1	0	0	0	1	1	1	Вкл.	Вкл.	Вкл.	Вкл.	-Микшер, -Усилитель
D3hot	1	1	1 Прим. 3	0 Прим. 1	1/0 Прим. 2	1	1	1	Вкл.	Вкл.	Вкл.	Вкл.	-внутр. clk -усил. наушников
D3cold	-	-	-	-	-	-	-	-	Выкл.	Выкл.	Выкл.	Вкл.	питание выключено

Таблица 44. Рекомендуемая связь состояний D звукового кодека с битами PR

Примечание 1: PR4 (BIT_CLK AC-link остановлен) не рекомендуется для D3hot. При определённых обстоятельствах отключение BIT_CLK AC-link во время D3hot может помешать работе со вторичным модемным кодеком и поэтому не рекомендуется. Для подробной информации по данному вопросу синхронизации смотрите [Раздел 7.6](#) (Соображения тактирования AC + MC).

Примечание 2: Отключение Vref (то есть PR3 = 1) навязет аппаратно-зависимую задержку включения питания во время восстановления в рабочее состояние. Поставщик звукового кодека должен сравнить плюсы от дополнительной экономии электроэнергии, получающейся при установке PR3, с минусами от добавленной задержки возобновления работы, которая создаётся при принятии решения звуковым драйвером о способе обработки этого бита во время подготовки к переходу в D3hot.

Примечание 3: PR5 позволяет основному звуковому кодеку перейти в состояние самого низкого энергопотребления, предоставляя в то же время для вторичного кодека BIT_CLK на AC-link. В зависимости от того, как реализован PR5, разработкам АМС или AC + MC может понадобиться управлять PR5 так же, как PR4.

Когда система переходит в состояние глубокого сна S3, S4 и S5, все основные шины питания отключаются, оставляя звуковой кодек без питания. Во время каждого перехода к D3hot звуковой драйвер должен считать, что он в конечном итоге попадет в D3cold, и поэтому должен сохранять все внутренние состояния и функциональный контекст, которые будут необходимы для корректного возобновления работы из состояния выключенного питания D3cold.

7.2 Связь "состояний D" управления питанием для модемных кодеков

Спецификации управления питанием шин ACPI и PCI определяют принятый набор состояний управления питанием устройства (D0 - D3). Для выполнения этих спецификаций управления питанием написанный драйвер модемного устройства должен связать каждое поддерживаемое на стороне системы состояние D со специфичными для модемного кодека режимом энергосбережения используя биты PR.

Высокоуровневый набор предположений о связях D-состояний с доступностью модемных функций, потребляемой мощностью, задержке восстановления работоспособности и так далее доступен в описании спецификации управления питанием классов звуковых устройств от Microsoft** (Microsoft Audio Device Class Power Management Reference Specification**) находящейся по адресу:

<http://www.microsoft.com/hwdev/download/compmspc.rtf>

Таблица 45 содержит подробности низкоуровневой связи состояний D модемной подсистемы с рекомендованными настройками энергосбережения PR кодека MC '97.

PR<A:D> + MLNK (пример модемного кодека с 1 линией)						+12 Vmain	+5Vaa от +12 Vmain	+3.3 Vmain	+3.3 Vaux	Комментарии
	AC-link	ЦАП1	АЦП1	Vref	GPIO					
Состояние устройства	MLNK	D	C	B	A					
D0	0	0	0	0	0	Вкл.	Вкл.	Вкл.	Вкл.	Всё включено
D1	0	1	1	0	0	Вкл.	Вкл.	Вкл.	Вкл.	-ЦАП, -АЦП
D2	0	1	1	0	0	Вкл.	Вкл.	Вкл.	Вкл.	Так же как D1
D3hot	1 Прим. 1	1	1	Прим. 2	Прим. 2	Вкл.	Вкл.	Вкл.	Вкл.	-AC-link
D3cold	-	-	-	Прим. 2	Прим. 2	Выкл.	Выкл.	Выкл.	Вкл.	Питание от 3.3Vaux

Таблица 45. Рекомендуемая связь состояний D модемного кодека с битами PR

Примечание 1: Поведение кодека по отношению к установке его бита MLNK зависит от того, был ли модемный кодек сконфигурирован как первичный или вторичный кодек. Смотрите ниже [Раздел 7.3](#).

Примечание 2: Бит GPIO (PRA) должен быть 0 для включения функциональности пробуждения при вызове. Если идентификация звонящего поддерживается, чтобы включить определение идентификатора звонящего, бит Vref (PRB) должен быть 0.

7.3 Управление питанием с возможностью пробуждения

7.3.1 Основной кодек MC'97 и MLNK

Установка бита MLNK должна привести к условию остановки AC-link (BIT_CLK остаётся в низком логическом уровне). В это же время модемный кодек должен также перевести и удерживать свой сигнал SDATA_IN на низком уровне. Это похоже на установку бита PR4 для основного звукового кодека AC '97.

После того, как бит MLNK был установлен драйвером модема, BIT_CLK и SDATA_IN должны оставаться в низком

логическом уровне, пока не произойдёт одно из трёх событий:

1. Переход из низкого в высокий уровень сигнала RESET# на AC-link
2. По AC-link просигнализировано о горячем сбросе
3. Происходит событие управления питанием, например, обнаружение вызова (относится только к SDATA_IN)

Переход из низкого в высокий уровень RESET# на AC-link означает возобновление работы из состояния D3cold, в котором AC-link был обесточен. Информация о таком переходе на сигнале RESET# должна быть эффективно обработана, как если бы наблюдался горячий сброс в том смысле, что на состояние внутренней логики, запитанной от вспомогательного питания, не должно быть оказано влияние (то есть повторной инициализации). Незатронутая логика должна включать, но не обязательно ограничиваться ими, состояние события пробуждения и данные идентификации звонящего, если это поддерживается. Возобновление нормальной работы AC-link должно начинаться, как будто кодек получил сигнал горячего сброса.

Горячий сброс - требуемая последовательность возобновления работы, когда модемный кодек возобновляет работу из состояния D3hot, в котором AC-link был остановлен, хотя всё питание сохранялось. Если модемный кодек наблюдает последовательность горячего сброса (то есть установлен SYNC в отсутствие BIT_CLK), то модемный кодек должен возобновить работу AC-link в порядке, указанном в [Разделе 3.6.2](#).

Если модемный кодек был включён (находился в рабочем состоянии) для пробуждения системы и случается событие управления питанием (например, звонок телефона), то поведение модемного кодекса соответствует поведению, указанному в [Разделе 6.5.2](#).

7.3.2 Вторичный кодек MC'97 и MLNK

Установка бита MLNK при переходе вторичного модемного кодекса в состояние D3hot требует от модемного кодекса поведение отличное от того, которое требуется от основного модемного кодекса.

Возможность последующей активности основного звукового кодекса требует, чтобы вторичный модемный кодек продолжал быть активным участником на AC-link до тех пор, пока AC-link продолжает передавать кадры ввода/вывода. Если разрешена генерация события пробуждения, когда установлен MLNK и когда AC-link по-прежнему передаёт кадры ввода/вывода, модемный кодек должен передавать информацию GPI (индикацию вызова) как обычно через сигнал SDATA_IN в слоте 12.

Если AC-link запрограммирован в PR4¹⁵ (AC-link остановлен с BIT_CLK, удерживающимся в низком состоянии), вторичный кодек должен быть в состоянии обнаружить это (например, один из способов заключается в постоянной проверке записи в бит PR4 в регистре 26h основного кодекса) и должен при обнаружении этого перевести и сохранять свой сигнал SDATA_IN на низком уровне. Если разрешено пробуждение при вызове, соответствующая установка GPI должна вызвать перевод модемным кодексом его сигнала SDATA_IN из низкого в высокий уровень для сигнализации о запросе пробуждения.

Если AC-link переведён в состояние D3cold (то есть питание выключено) после того, как был установлен бит MLNK, модем должен перевести и сохранять сигнал SDATA_IN на низком уровне. Если разрешено пробуждение при вызове, соответствующая установка GPI должна вызвать перевод модемным кодексом его сигнала SDATA_IN из низкого в высокий уровень для сигнализации о запросе пробуждения. Обнаружение, что AC-link перешёл в состояние D3cold, может быть достигнуто проверкой сигнала RESET# AC-link, учитывая, что всякий раз, когда AC-link находится в состоянии D3cold, сигналу RESET# требуется быть установленным в активное состояние (высокий уровень).

Как только SDATA_IN модемного кодекса был установлен в низкий уровень по одной из двух вышеупомянутых причин, он должен оставаться на низком логическом уровне, пока не произошло один из трёх событий:

1. Переход из низкого в высокий уровень сигнала RESET# AC-link
2. По AC-link просигнализировано о горячем сбросе
3. Происходит событие управления питанием, такое как обнаружение вызова

Переход из низкого в высокий уровень RESET# на AC-link означает возобновление работы из состояния D3cold, в котором AC-link был обесточен. Информация о таком переходе на сигнале RESET# должна быть эффективно обработана, как если бы наблюдался горячий сброс в том смысле, что на состояние внутренней логики, запитанной от вспомогательного питания, не должно быть оказано влияние (то есть повторной инициализации). Незатронутая логика должна включать, но не обязательно ограничиваться ими, состояние события пробуждения и

данные идентификации звонящего, если это поддерживается. Возобновление нормальной работы AC-link должно начинаться, как будто кодек получил сигнал горячего сброса.

Горячий сброс - требуемая последовательность возобновления работы, когда модемный кодек возобновляет работу из состояния D3hot, в котором AC-link был остановлен, хотя всё питание сохранялось. Если вторичный модемный кодек наблюдает последовательность горячего сброса (то есть установлен SYNC в отсутствие BIT_CLK), то модемный кодек должен возобновить нормальную внутреннюю работу и начать взаимодействие по AC-link, когда будет готов.

Если модемный кодек был включён (находился в рабочем состоянии) для пробуждения системы и случается событие управления питанием (например, звонок телефона), то поведение модемного кодекса соответствует поведению, указанному в [Разделе 6.5.2](#).

¹⁵ Не рекомендуется для конфигураций из нескольких кодеков, звукового + модемного. Смотрите [Раздел 7.6](#).

7.4 Обсуждение горячего и холодного сброса AC-link

Операции сброса AC-link происходят при начальном включении питания системы, при возобновлении работы из состояния сна с пониженным энергопотреблением, и в ответ на критические сбои подсистем, которые могут быть исправлены только с помощью сброса.

В следующих подразделах внимание обращено на поведение AC-link при возобновлении работы из состояния сна с пониженным энергопотреблением.

7.4.1 Поведение при возобновлении работы после сброса

Тип сигнала сброса (если он необходим) при возобновлении работы AC-link и его кодекса(ов) зависит от состояния кодекса(ов) и состояния управления питанием системы.

Таблица 46, Таблица 47 и Таблица 48 классифицируют поведение AC-link, которое должно происходить при возобновлении работы AC-link в зависимости от состояния звукового кодекса, состояния модемного кодекса и состояния системы.

D-состояния звукового кодекса	Состояние системы (ACPI: S0-S5)	Возобновление работы	Комментарии
D0	S0	Не известно	Звуковой кодек в активном состоянии; Система находится в рабочем состоянии
D1	S0 или S1	Сброса нет; изменились биты PR	Звуковой кодек в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1
D2	S0, S1, или S2	Сброса нет; изменились биты PR	Звуковая подсистема в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3hot	S0, S1, или S2	Изменились биты PR из-за предшествующего горячего сброса, если был установлен PR4	Звуковая подсистема в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3cold	S3, S4, или S5	Холодный сброс; Полное восстановление регистров кодекса и контекста	Состояние глубокого сна; Питание звукового кодекса выключено

Таблица 46. Поведение при возобновлении работы после сброса: только звуковая часть

D-состояния модемного кодека	Состояние системы (ACPI: S0-S5)	Возобновление работы	Комментарии
D0	S0	Не известно	Модемный кодек в активном состоянии; Система находится в рабочем состоянии
D1	S0 или S1	Сброса нет; изменились биты PR	Модемный кодек в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1
D2	S0, S1, или S2	Сброса нет; изменились биты PR	Модемный кодек в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3hot	S0, S1, или S2	Изменились биты PR из-за предшествующего горячего сброса, если был установлен MLNK	Модемный кодек в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3cold	S3, S4, или S5	Холодный сброс для AC-link; Модемный кодек должен интерпретировать это как горячий сброс; модемному кодеку, возможно, понадобится частичное восстановление контекста	Состояние глубокого сна; на модемный кодек подано только вспомогательное питание; модем, возможно, ответит на телефонный вызов (за исключением ACPI S5)

Таблица 47. Поведение при возобновлении работы после сброса: только модемная часть

D-состояния звукового кодека	D-состояния модемного кодека	Состояние системы (ACPI: S0-S5)	Возобновление работы	Комментарии
D0	D0	S0	Не известно	Звуковой/Модемный кодек в активном состоянии; Система находится в рабочем состоянии
D0	D1, D2 или D3hot	S0	Сброса нет; изменились биты PR модемного кодека	Звуковой кодек в активном состоянии, Модемный кодек в состоянии простоя; Система находится в рабочем состоянии
D1	D0	S0	Сброса нет; изменились биты PR модемного кодека	Звуковой кодек в состоянии простоя, Модемный кодек в активном состоянии; Система находится в рабочем состоянии
D1	D1, D2 или D3hot	S0 или S1	Сброса нет; изменились биты PR звукового и модемного кодека	Оба кодека в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1
D2	D0	S0	Сброса нет; изменились биты PR звукового кодека	Звуковой кодек в состоянии простоя, Модемный кодек в активном состоянии; Система находится в рабочем состоянии
D2	D1, D2 или D3hot	S0, S1, или S2	Сброса нет; изменились биты PR звукового и модемного кодека	Оба кодека в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3hot	D0	S0	Сброса нет; изменились биты PR звукового кодека	Звуковой кодек в состоянии простоя, Модемный кодек в активном состоянии; Система находится в рабочем состоянии (обратите внимание, что PR4 звукового кодека/системы, так как это мешало бы нормальной работе вторичного модемного кодека)
D3hot	D1, D2 или D3hot	S0, S1, или S2	Горячий сброс, если установлен PR4 звукового кодека; в противном случае только изменились PR биты звукового и модемного кодека	Оба кодека в состоянии простоя; Система либо находится в рабочем состоянии, либо в состоянии сна S1 или S2
D3cold	D3cold	S3, S4, или S5	Холодный сброс для AC-link; Модемный кодек должен интерпретировать это как горячий сброс; полное восстановление регистров и контекста звукового кодека, модемному кодеку, возможно, понадобится частичное восстановление контекста	Состояние глубокого сна; на модемный кодек подано только вспомогательное питание; модем, возможно, ответит на телефонный вызов (за исключением ACPI S5)

Таблица 48. Поведение при возобновлении работы после сброса: звуковая и модемная части

7.4.2 Возобновление нормальной работы AC-link из системного сна S3, S4 или S5

В соответствии с предыдущими версиями спецификации AC '97, если AC-link обесточен, как в случае, когда система находится в S3, S4 и S5, обесточенный выходной буфер сигнала RESET# AC-link обычно оставляет сигнал RESET# плавающим или вблизи потенциала земли. Учитывая, что RESET# на AC-link имеет по природе активный низкий уровень, это представляет проблему для модемных кодеков, которые должны продолжать работать от дополнительного питания в то время, когда система спит. Работающий от вспомогательного питания модемный кодек мог бы столкнуться с тем, что выглядит как состояние вечного сброса.

Этот вопрос совпадает с проблемой, с которой сталкивалась любая функция, совместимая с D3cold/PME# на базе PCI, когда шина PCI была запрограммирована в B3 и выходной буфер PCIRST#, оставшийся без питания, плавал около потенциала земли. До обновления спецификации 3.3Vaux PCI-PM, которая требует, чтобы PCIRST# был установлен в активный (высокий) уровень всякий раз, когда шина PCI была в состоянии отключенного питания B3, эти PCI функции не могли определить, действительно ли произошёл реальный сброс, или шина была обесточена и плавала вблизи потенциала земли.

7.4.2.1 Требованик к сигналу AC-link RESET#

Сигнал RESET# на AC-link должен быть установлен и активно удерживаться на низком уровне, когда система находится в состоянии S3, S4 и S5. Учитывая то, что контроллер DC '97 обеспечивает, чтобы сигнал RESET# на AC-link оставался на низком уровне всё это время, работающий от вспомогательного питания модемный кодек может использовать переход от низкого к высокому уровню на RESET# в качестве надёжного свидетельства того, что на AC-link было восстановлено питание, и что произошла фактическая обратная установка сигнала сброса.

Устройство с контроллером/кодеком AC '97 2.3, выполненное как карта расширения PCI, могло бы иметь свой сигнал RESET# AC-link непосредственно повторяющий сигнал PCIRST#, так как PCIRST# всегда будет установлен, когда система спит в S3, S4 и S5.

7.5 Подключение питания

Версия 1.03 архитектуры AC '97 намеревалась сделать возможными дешёвые, но всё же высокопроизводительные звуковые кодеки путём создания стандартного разделения цифровой и аналоговой частей звуковой подсистемы. Версия 2.0 AC '97 принесла также дешёвую и гибкую интеграцию с AC-link модемного кодека. Архитектурные усовершенствования и уточнения AC '97 версии 2.2 предназначены для оказания помощи в объединении двух подсистем с инициативой управления питанием ПК постоянной доступности на основе ACPI.

Желаемым результатом в применении технологии ПК постоянной доступности к звуковой и модемной подсистемам является сохранение высокого качества звука AC '97 без ущерба для способности подключенного к AC-link модемного кодека пробуждать систему из состояния очень низкого энергопотребления, состояния глубокого сна. Для достижения этих целей разработчики звуковой части должны иметь возможность получать на месте точно отрегулированный источник питания Vref для ЦАПей и АЦПей кодека. В то же время модемные кодеки должны иметь в своём распоряжении вспомогательное питание, чтобы они могли оповещать систему о телефонном звонке даже из состояния сна ACPI S3 или S4, когда выключено 95% всего питания ПК.

Для более подробной информации о терминологии и спецификациях управления питанием ПК постоянной доступности обращайтесь к Instantly Available PC System Power Delivery Requirements and Recommendations Specification (Требования и рекомендации по спецификации системы подачи питания ПК постоянной доступности), которую можно загрузить с:

<http://developer.intel.com/design/power/supply98.htm>

Следующие подразделы детализируют требования подачи питания ПК постоянной доступности для трёх конфигураций AC '97 2.2, которые, как ожидается, будут преобладающими.

7.5.1 Реализации MC '97 (основного)

Для поддержки возможностей ПК постоянной доступности "взаимодействие даже когда выключен", модемные кодеки должны быть в состоянии разбудить систему из спящего состояния, в котором основные шины питания отключены. Это подразумевает использование вспомогательного питания.

Таблица 49 показывает все сигналы AC-link, управляемые модемным кодеком, а также все схемы модемного кодека (обе части, цифровая и аналоговая), которые должны получать питание от вспомогательного источника питания 3.3 В (3.3 Vdual).

	+3.3 Vmain	+5 Vmain	+12 Vmain	+3.3 Vdual (3.3 Vaux)
AC-link (выходы кодека) • BIT_CLK • SDATA_IN				✓ ✓
AC-link (выходы управления) • SYNC • SDATA_OUT • RESET#	✓ ✓			✓
Цифровая логика MC'97				✓
Аналоговая схема MC'97				✓ (Прим. 1)
Примечание 1: Модемные кодеки, которые не поддерживают аппаратное определение идентификатора звонящего во время состояний ACPI S3 или S4, могут в качестве альтернативы питать свои аналоговые схемы от 3.3 Vmain или 5 Vmain.				

Таблица 49. Подключение питания: MC '97 как основной (конфигурация, содержащая только модем)

7.5.2 Реализации AC '97 (основного) + MC '97 (вторичного)

Таблица 50 описывает подачу питания, которая позволяет работу как высококачественного звука, так и функционирование модема в режиме "взаимодействие даже когда выключен".

	+3.3 Vmain	+5V main	+5 Vaa от +12 Vmain	+3.3 Vdual (3.3 Vaux)
AC-link (выходы кодека) <ul style="list-style-type: none"> • BIT_CLK • SDATA_IN(звуковой кодек) • SDATA_IN(модемный кодек) 	✓ ✓			✓
AC-link (выходы управления) <ul style="list-style-type: none"> • SYNC • SDATA_OUT • RESET# 	✓ ✓			✓
Цифровая логика звукового кодека	✓			
Аналоговая схема звукового кодека		✓ (мобильный вариант)	✓	
Цифровая логика модемного кодека				✓
Аналоговая схема модемного кодека				✓ (Прим. 1)
Логика пробуждения модемного кодека				✓
Примечание 1: Модемные кодеки, которые не поддерживают аппаратное определение идентификатора звонящего во время состояний ACPI S3 или S4, могут в качестве альтернативы питать свои аналоговые схемы от 3.3 Vmain или 5 Vmain. Все звуковые кодеки, управляемые сигналами AC-link, а также вся другая цифровая логика, связанная со звуковой подсистемой, должна получать питание от 3.3 Vmain. Рекомендуется, чтобы для своих аналоговых схем звуковая подсистема понижала +12 Vmain до +5 Vaa локально.				

Таблица 50. Подключение питания: отдельные кодеки, звук плюс модем

Все модемные кодеки, управляемые сигналами AC-link, а также все другие схемы цифровой логики и аналоговые схемы определения идентификатора звонящего должны получать питание от +3.3 Vdual, позволяя работу ПК постоянной доступности.

Эта схема подачи питания позволяет звуковому кодеку быть запитанным от типичных источников напряжения рабочего состояния, которые отключаются, когда ПК входит в состояние сна ACPI S3, S4 и S5. Кроме того, она позволяет модемному кодек питать его логику пробуждения, когда он находится в состоянии сна ACPI S3, S4 или S5.

7.5.3 Реализации AMC '97 (основного)

Комбинированный кодек AMC '97 должен реализовывать ту же стратегию подключения питания, как для конфигурации отдельных кодеков AC + MC. Это налагает требования на конструкции кодеков AMC '97, чтобы они разрабатывались с отдельным питанием, позволяя подключать разные напряжения к различным частям компонента. Обратитесь, пожалуйста, к [Таблице 50](#).

7.6 Соображения по синхронизации AC + MC

В AC '97-совместимой конфигурации¹⁶ из нескольких звуковых кодеков + модем, цифровой контроллер AC '97 и вторичный модемный кодек зависят от основного звукового кодека, предоставляющего им BIT_CLK для нормальной работы модема.

Поэтому, когда модем находится в активном состоянии (то есть D0), звуковой драйвер никогда не должен отключать BIT_CLK путём установки бита PR4 звукового кодека. Кроме того, звуковые и модемные драйверы должны быть взаимоисключающими друг друга, это означает, что звуковой драйвер ограничивается управлением только оборудованием звукового кодека и не должен взаимодействовать напрямую с драйвером модема или

оборудованием модемного кодека. Чтобы избежать этой проблемы тактирования BIT_CLK, рекомендуется в конфигурациях из нескольких звуковых кодеков + модем бит PR4 звукового кодека HE устанавливать.

Рекомендации по тактированию нескольких кодеков AC '97:

1. Звуковой драйвер никогда не должен устанавливать бит PR4 в конфигурации из нескольких звуковых + модемного кодеков. Это гарантирует, что BIT_CLK никогда не останавливается, когда компьютер находится в рабочем состоянии.
2. Основные кодеки должны осуществлять следующие варианты тактирования:
 - a. Использование внешнего кристалла 24.576 МГц между контактами XTAL_IN и XTAL_OUT.
 - b. Присутствие сигнала внешнего генератора на XTAL_IN с поддержкой частот 14.318 МГц или 24.576 МГц.
 - c. Вход для внешнего генератора частотой 12.288MHz на BIT_CLK.Все вышеописанные случаи (a-c) должны привести к работе BIT_CLK на 12.288 МГц.
3. Вторичные кодеки используют вход BIT_CLK (и SYNC) для синхронизации всех передач по AC-link
4. Вторичные модемные кодеки должны поддерживать дополнительный, запитанный от вспомогательного источника питания вход тактовых импульсов (XTAL или OSC), который используется для аппаратной функциональности идентификации вызывающего абонента, когда система находится в состоянии сна ACPI S3, S4 или S5 (например, для использования в периоды, когда AC-link, в том числе BIT_CLK, выключен)

Реализации из нескольких только звуковых кодеков не должны иметь никаких проблем с тактированием BIT_CLK, так как все кодеки на AC-link управляются одним и тем же драйвером устройства.

¹⁶ Звуковой кодек AC '97 с физически отдельным модемным кодеком MC '97 или комбинированный звуковой/ модемный кодек AMC '97.

7.7 Задержка восстановления работы: поведение драйвера устройства

Драйверы устройств должны быть написаны так, чтобы различать холодную загрузку и событие возобновления работы из S3, S4 или S5. Делая такое различие, драйвер может быть написан так, чтобы минимизировать свой вклад в задержку возобновления работы системы.

Драйверы устройств не должны использовать ту же последовательность кода инициализации начальной загрузки при выходе из состояния сна S3, S4 или S5.

8 Пригодность к контролю

8.1 Активация режимов тестирования

SYNC	SDATA_OUT	Описание
0	0	Обычная работа AC '97
0	1	Режим тестирования ATE
1	0	Режим тестирования поставщика
1	1	Зарезервировано

Таблица 51. Активация режима тестирования

AC '97 имеет два режима тестирования. Одним из них является режим для ATE (автоматического испытательного оборудования) в испытательной схеме, а другим - тесты, зависящие от поставщика. Все сигналы AC-link, как правило, имеют низкий уровень во время заднего фронта RESET#. При выходе из RESET кодек AC '97 вводит ATE в режим тестирования схемы, если обнаруживает высокий уровень SDATA_OUT на заднем фронте RESET#, и входит в зависимый от поставщика тестовый режим, если SYNC имеет высокий уровень на заднем фронте RESET#.

Эти случаи не будут происходить во время обычных рабочих условий.

Независимо от тестового режима, для возобновления нормальной работы кодека AC '97 контроллер AC '97 должен выдать холодный сброс.

8.2 Функции тестовых режимов

8.2.1 ATE в режиме тестирования схемы

Когда AC '97 находится в режиме тестирования ATE, его цифровые выходы AC-link и цифровые линии ввода/вывода переводятся в состояние высокого импеданса (внутренняя подтяжка на питание для контактов цифрового ввода/вывода должна быть отключена в этом режиме). Это позволяет работать ATE при тестировании схемы контроллера AC '97.

Рекомендуемые контакты:

- BIT_CLK
- SDATA_IN
- EAPD
- SPDIF_OUT
- ID0, ID1
- контакты GPIO

8.2.2 Тестовый режим, зависящий от поставщика

Это оставлено на усмотрение каждого поставщика.

9 Характеристики цифровой части по постоянному и переменному току

9.1 Характеристики по постоянному току

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Источник питания цифровой части	DVdd	3.135	3.3	3.465	В
Диапазон входного напряжения	V _{in}	-0.30	-	DVdd + 0.30	В
Входное напряжение низкого уровня	V _{il}	-	-	0.35 x DVdd	В
Входное напряжение высокого уровня	V _{ih}	0.65 x DVdd	-	-	В
Выходное напряжение высокого уровня	V _{oh}	0.90 x DVdd	-	-	В
Выходное напряжение низкого уровня	V _{ol}	-	-	0.10 x DVdd	В
Ток утечки входа (Входы AC-link)	-	-10	-	10	мкА
Ток утечки выхода (выходы AC-link с высокоимпедансным состоянием)	-	-10	-	10	мкА
Ёмкость контакта ввода/вывода	-			7.5	пФ

Таблица 52. Характеристики по постоянному току 3.3 Вольтовой части

AC '97 рекомендует новые конструкции контроллера и кодека, поддерживающие цифровые операции 3.3.В, как указано в Таблице 52.

9.2 Временные характеристики по переменному току

9.2.1 Временные диаграммы сброса

Архитектура AC '97 определяет три типа сброса, которые должны понимать кодеки, совместимые с AC '97:

- | | | |
|-----------------------------|-----------------|--|
| 1. Холодный сброс | RESET# | Полный сброс оборудования; все регистры в состоянии по умолчанию |
| 2. Регистровый сброс - Звук | запись в 00h | умолчанию |
| Регистровый сброс - Модем | запись в 3Ch | Все регистры звука в состоянии по умолчанию |
| | SYNC без BITCLK | Все регистры модема в состоянии по умолчанию |
| 3. Горячий сброс | | Реактивирует AC-link; значения регистров не изменяет |

Регистры должны принимать свои значения по умолчанию после холодного или регистрового сброса, но не горячего сброса.

9.2.1.1 Рекомендуемое поведение AC-link при холодном сбросе и временные диаграммы

Так как популярность OEM звуковых карт расширения возрастает (смотрите спецификацию по коммуникационным и сетевым картам расширения, Communication and Networking Riser Specification), это создаёт потенциал для электрических конфликтов¹⁷ между звуком на материнской плате и на карте расширения. Чтобы минимизировать потенциальный ущерб от таких конфликтов, рекомендуется, чтобы звуковые кодеки переводили их контакты BIT_CLK и SDATA_IN в режиме третьего состояния (вместо перевода их в низкий уровень), когда RESET# имеет низкий активный уровень. Рисунок 29 показывает рекомендуемые временные диаграммы:

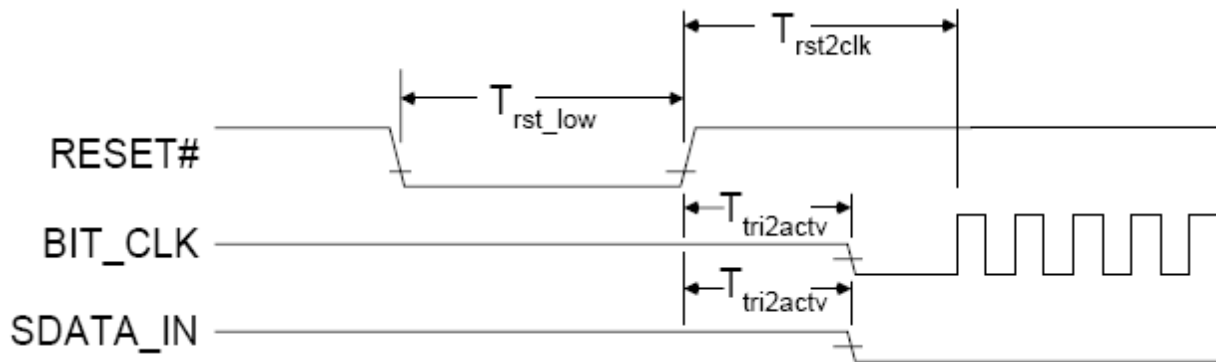


Рисунок 29. Временная диаграмма холодного сброса, когда источником сигнала BIT_CLK является кодек

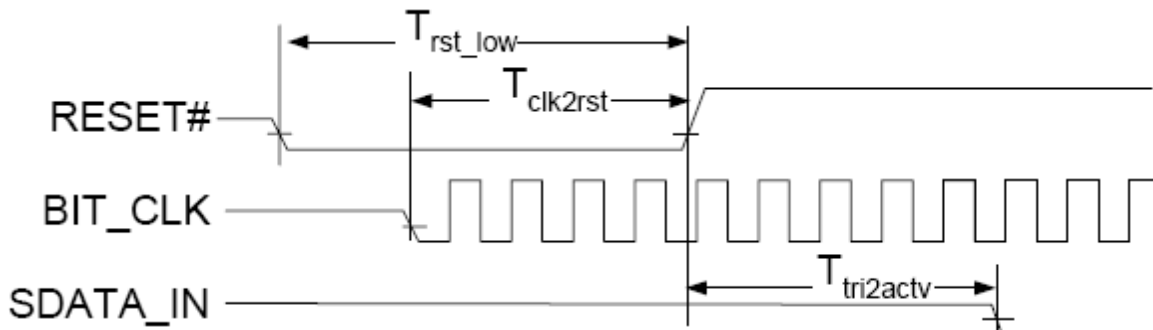


Рисунок 30. Временная диаграмма холодного сброса, когда сигнал BIT_CLK предоставляется внешним источником

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Длительность импульса низкого уровня на RESET#	Trst_low	1.0	-	-	мкс
Задержка между переводом RESET# в неактивное состояние и активным уровнем на SDATA_IN или BIT_CLK	Ttri2actv	-	-	25	нс
Задержка между переводом RESET# в неактивное состояние и запуском BIT_CLK	Trst2clk	162.8	-	400 ¹⁸	нс
Задержка между активным уровнем BITCLK и установкой в высокий уровень RESET#	Tclk2rst	0.416	-	-	мкс

Таблица 53. Временные параметры холодного сброса

¹⁷ Тем не менее, заботясь о надёжности, совместимости и простоте использования, Intel HE рекомендует любую конфигурацию OEM звуковой карты расширения, которая отключает звук материнской платы и звуковые разъёмы.

¹⁸ Обратите внимание, что это требование в сочетании с задержкой от запуска BITCLK до установки готовности кодека максимум 400 мкс (определённой в [Разделе 4.4.1](#)), подразумевает, что первая установка готовности кодека может быть задержана на 800 мкс после деактивации RESET#.

9.2.1.2 Временная диаграмма горячего сброса

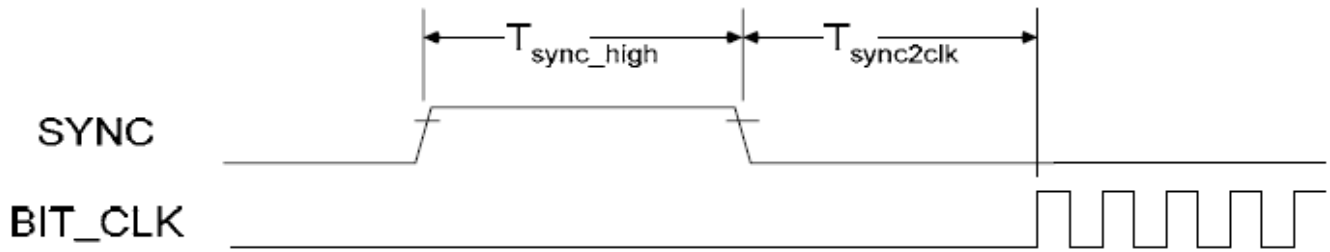


Рисунок 31. Временная диаграмма горячего сброса

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Длительность импульса активного высокого уровня на SYNC	T_{sync_high}	1.0	-	-	мкс
Задержка между переводом SYNC в неактивное состояние и запуском BIT_CLK	$T_{sync2clk}$	162.8	-	-	нс

Таблица 54. Временные параметры горячего сброса

Пожалуйста, обратите внимание, что эта минимальная длительность импульса SYNC относится только к горячему сбросу, во время нормальной работы SYNC устанавливается на время всей фазы передачи метки (16 тактов BIT_CLK).

9.2.2 Синхроимпульсы AC-link

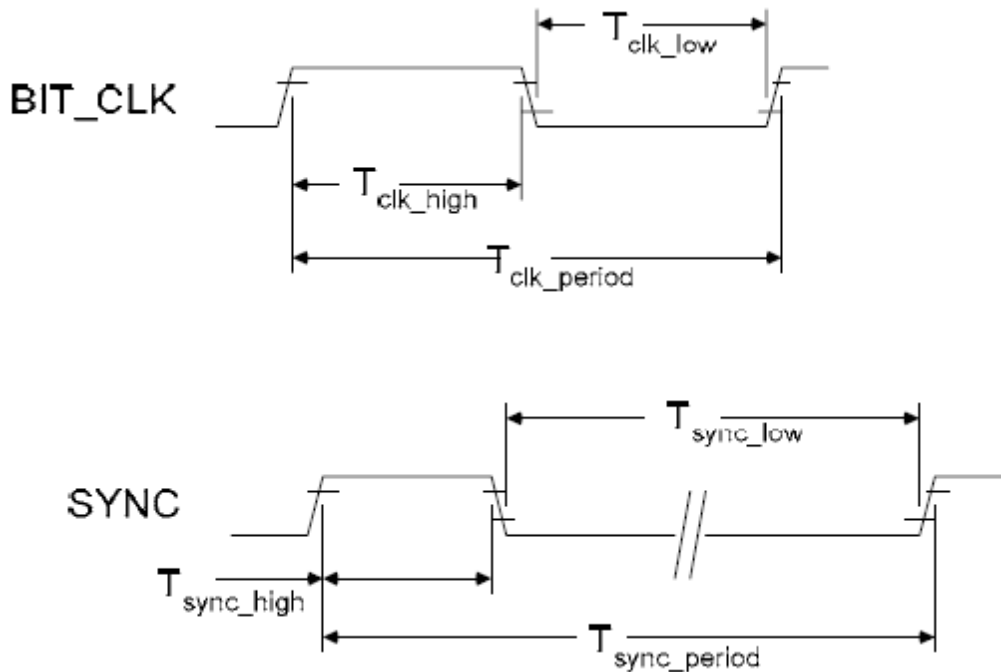


Рисунок 32. Временная диаграмма BIT_CLK и SYNC

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Частота BIT_CLK		-	12.288	-	МГц
Период BIT_CLK	Tclk_period	-	81.4	-	нс
Джиттер выхода BIT_CLK		-	-	750	пс
Длительность импульса BIT_CLK от фронта до спада (прим. 2)	Tclk_high	36	40.7	45	нс
Длительность импульса BIT_CLK от спада до фронта (прим. 2)	Tclk_low	36	40.7	45	нс
Частота SYNC		-	48.0	-	кГц
Период SYNC	Tsync_period	-	20.8	-	мкс
Длительность импульса SYNC от фронта до спада	Tsync_high	-	1.3	-	мкс
Длительность импульса SYNC от спада до фронта	Tsync_low	-	19.5	-	мкс

Примечание 1: внешняя нагрузка 47.5-75 пФ, как в [Таблице 62](#) (в ней от 47.5 до 85 пФ)

Примечание 2: худший вариант рабочего цикла ограничен соотношением 45/55

Таблица 55. Временные параметры BIT_CLK и SYNC

9.2.3 Временные параметры ввода и вывода данных

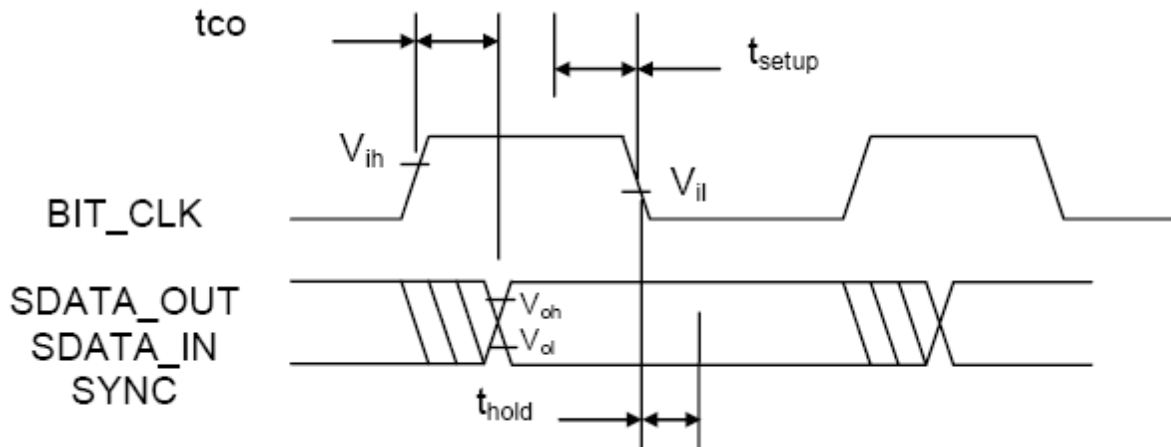


Рисунок 33. Временная диаграмма выхода и ввода данных

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Допустимая задержка выхода от фронта BIT_CLK	tco	-	-	15	нс

Примечание: внешняя нагрузка 47.5-75 пФ, как в [Таблице 62](#) (в ней от 47.5 до 85 пФ)

Таблица 56. Временные параметры допустимой задержки выхода AC-link

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Установка входных данных до спада BIT_CLK	tsetup	10	-	-	нс
Удержание входных данных после спада BIT_CLK	thold	10	-	-	нс

Таблица 57. Временные параметры установки и удержания входных данных AC-link

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Полное время фронта или спада плюс время неопределённости BIT_CLK (от основного кодека к контроллеру или вторичному кодеку)		-	-	7	нс
Полное время фронта или спада плюс время неопределённости SDATA (от выхода ко входу)		-	-	7	нс
Примечание: Сумма времён фронта или спада и неопределённости предусмотрена для целей моделирования худшего сценария					

Таблица 58. Временные параметры суммы времени фронта или спада плюс время неопределённости на AC-link

Оригинальная спецификация AC '97 1.03 определяла времена установки и удержания SDATA и SYNC к BIT_CLK для подключения контроллера к кодеку точка-точка. Конфигурации из нескольких кодеков, определённые в AC '97 2.x, вводят вторичные кодеки, которые получают свои сигналы синхронизации AC-link от BIT_CLK первичного кодека. Решения карт расширения, находящиеся на стадии разработки, определяют реализации системы, где длина дорожек сигналов AC-link может достигать ~15-ти дюймов (381 мм) с общими внешними ёмкостными нагрузками 50 пФ или больше. Всё это может влиять на временные отношения SDATA и SYNC с BIT_CLK, также как выходное сопротивление драйверов выходных контактов AC-link.

Типичный контроллер или кодек обновляет выходной сигнал AC-link по фронту BIT_CLK, устанавливает его в необходимое состояние до спада BIT_CLK и удерживает его состояние всё время, пока на BIT_CLK низкий уровень. Типичный контроллер или кодек фиксирует входные сигналы AC-link по спаду BIT_CLK. Новые временные параметры допустимой задержки выхода и уменьшение времён установки и удержания входных данных помогают сделать возможной работу AC-link для реализаций из нескольких кодеков и/или карт расширения.

Для моделирования выходных драйверов AC-link должно быть использовано всё вместе: время нарастания и спада, время неопределённого состояния, допустимая выходная задержка, время установки и удержания входного сигнала и ёмкостные нагрузки для худших случаев (смотрите [Раздел 9.2.7](#)).

Например, следующий худший случай помещает первичный кодек вместе со вторичным кодеком на карту расширения в 15-ти дюймах от контроллера. Сигналы AC-link BIT_CLK, SYNC и SDATA_OUT нагружены внешней ёмкостью ~55 пФ. Основной кодек управляет BIT_CLK для контроллера с суммарным временем фронта и неопределённости 7 нс, контроллер при управлении SDATA_OUT имеет задержку 15 нс (включающую также 7 нс суммы времён фронта или спада и неопределённости) и кодек требует стабильных данных за 10 нс до фиксации. Предполагая минимальное время высокого уровня BIT_CLK равным 36 нс (вытекающего из нового требования к соотношению цикла 45/55), получаем:

$$36 - (7 + 15 + 10) = 4 \text{ нс запаса}$$

9.2.4 Времена нарастания и спада сигналов

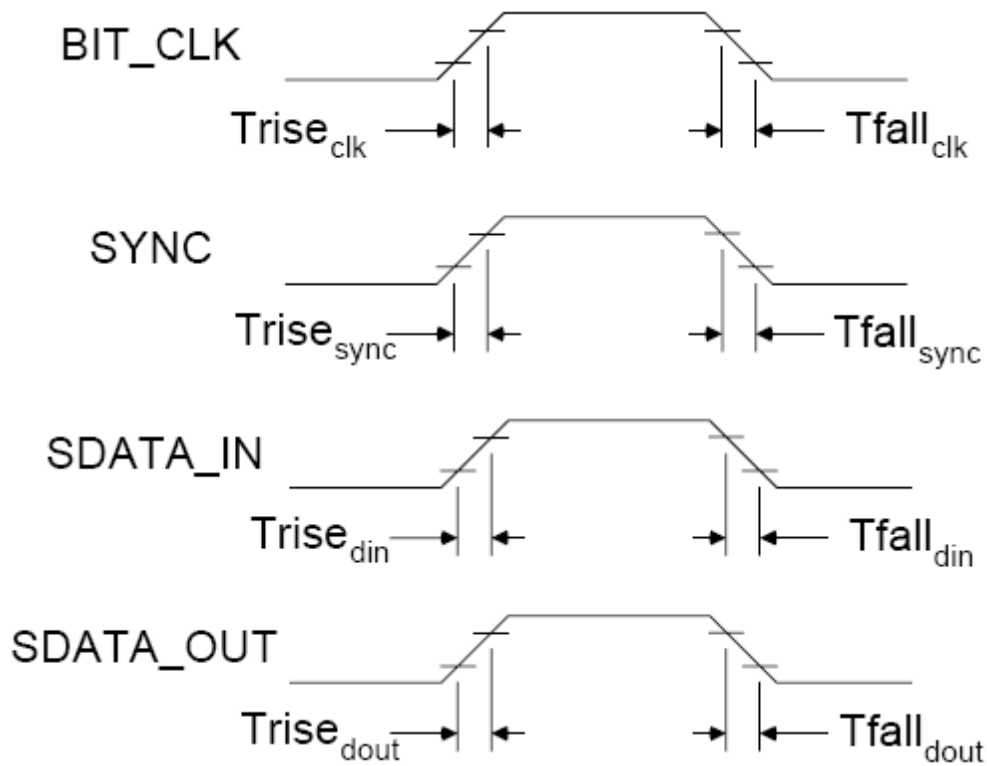


Рисунок 34. Временная диаграмма фронта и спада сигналов

(Рисунок 34 в документе версии 2.3 отсутствует, взят из версии 2.2)

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Время нарастания BIT_CLK (Прим. 1)	$T_{rise_{clk}}$	-	-	6	нс
Время спада BIT_CLK (Прим. 1)	$T_{fall_{clk}}$	-	-	6	нс
Время нарастания SYNC (Прим. 2)	$T_{rise_{sync}}$	-	-	6	нс
Время спада SYNC (Прим. 2)	$T_{fall_{sync}}$	-	-	6	нс
Время нарастания SDATA_IN (Прим. 3)	$T_{rise_{din}}$	-	-	6	нс
Время спада SDATA_IN (Прим. 3)	$T_{fall_{din}}$	-	-	6	нс
Время нарастания SDATA_OUT (Прим. 2)	$T_{rise_{dout}}$	-	-	6	нс
Время спада SDATA_OUT (Прим. 2)	$T_{fall_{dout}}$	-	-	6	нс

Примечание 1: Времена нарастания/спада BIT_CLK с внешней нагрузкой 75 пФ

Примечание 2: Времена нарастания/спада SYNC и SDATA_OUT с внешней нагрузкой 75 пФ

Примечание 3: Времена нарастания/спада SDATA_IN с внешней нагрузкой 60 пФ

Примечание 4: Нарастанием является изменение Vdd с 10% до 90% (от Vol до Voh)

Примечание 5: Спадом является изменение Vdd с 90% до 10% (от Voh до Vol)

Таблица 59. Временные параметры фронта и спада сигналов

AC '97 версии 2.3 сохраняет первоначально специфицированные времена нарастания и спада сигналов BIT_CLK, SYNC, SDATA_OUT и SDATA_IN. Эти сигналы должны также соответствовать допустимой задержке выхода по отношению к фронту BIT_CLK, указанному в [Таблице 56](#).

Моделирование драйверов выходов AC-link должно включать времена нарастания и спада, времена неопределённости, а также внешние ёмкостные и индуктивные нагрузки, которые могут достигать 75 пФ. Особое внимание должно быть уделено драйверу выхода BIT_CLK для любого первичного кодека, который предназначен для работы в реализациях из нескольких кодеков и/или карт расширения. Кроме того, внимание также должно быть уделено драйверам выходов SYNC и SDATA_OUT любого контроллера AC '97, который предназначен для работы в реализациях из нескольких кодеков и/или карт расширения.

Системные разработчики должны знать, что с увеличением мощности драйверов, необходимой для удовлетворения вышеобозначенных времён нарастания/спада (с заданной нагрузкой), маршруты точка-точка с небольшими общими ёмкостными нагрузками могут требовать методов уменьшения EMI (радиопомех), таких, как последовательно подключенные резисторы.

9.2.5 Временные параметры перехода AC-link в режим пониженного энергопотребления

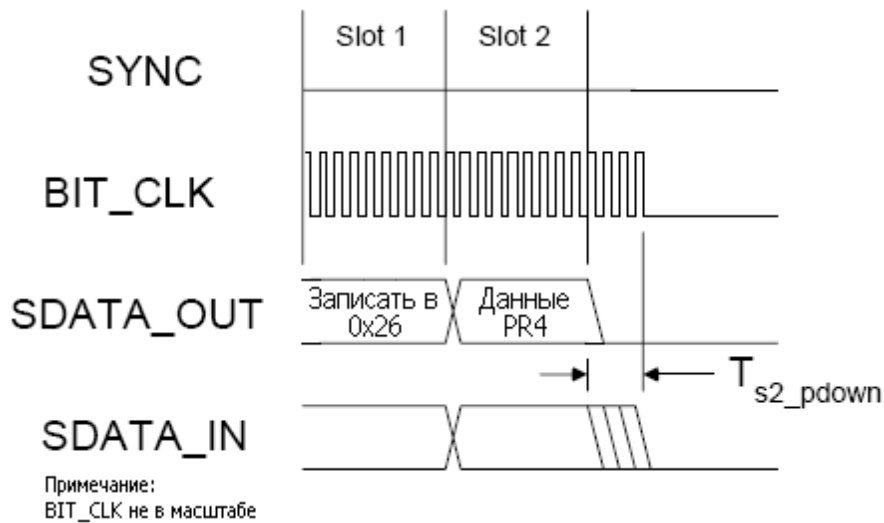


Рисунок 35. Временная диаграмма перехода AC-link в режим пониженного энергопотребления

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Время от завершения слота 2 до установки BIT_CLK, SDATA_IN в низкий уровень	Ts2_pdown	-	-	1.0	мкс

Таблица 60. Временные параметры перехода AC-link в режим пониженного энергопотребления

9.2.6 Тестовый режим ATE

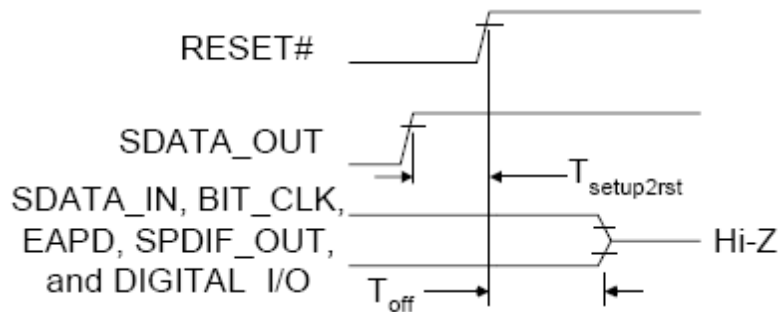


Рисунок 36. Временная диаграмма перехода в тестовый режим ATE

Параметр	Символ	Мин.	Тип.	Макс.	Единица измерения
Время от установки до заднего фронта RESET# (применимо также к SYNC)	Tsetup2rst	15.0	-	-	нс
Задержка от фронта RESET# до высокоимпедансного состояния	Toff	-	-	25.0	нс

Таблица 61. Временные параметры перехода в тестовый режим ATE

Обычно во время заднего фронта RESET# все сигналы AC-link имеют низкий уровень.

1. Перевод SDATA_OUT в высокий уровень до заднего фронта RESET# вызывает перевод выходов AC-link кодека AC '97 и линий цифрового ввода/вывода в состояние высокого импеданса, которое подходит для внутрисхемного тестирования.
2. Перевод SYNC в высокий уровень до заднего фронта RESET# вызывает перевод кодека AC '97 в режим внутреннего тестирования, зависящий от поставщика. Этот режим не влияет на уровни выходных сигналов AC '97 AC-link.
3. Перевод SDATA_OUT и SYNC в высокий уровень до заднего фронта RESET# зарезервирован.

Осуществив однажды переход в один из двух тестовых режимов, чтобы вернуться в нормальный режим работы, AC '97 должен выдать другой RESET# со всеми сигналами AC-link, установленными в низкий уровень. Чтобы получить дополнительную информацию о режимах проверки AC '97, обратитесь к [Разделу 8.1](#).

9.2.7 Ёмкость и нагрузка на контакты ввода/вывода AC-link

Применение и популярность конфигураций из нескольких кодеков и звуковых OEM карт расширения растёт, и соответственно должны быть разработаны контроллеры и кодеки AC '97 версии 2.3, предназначенные для таких целей.

В реализациях из нескольких кодеков и карт расширения контроллер AC '97 управляет SYNC и SDATA_OUT для двух или более получателей. Драйверам выходов контроллера SYNC и SDATA_OUT необходимо удовлетворять временным требованиям AC-link при полной ёмкостной нагрузке на каждом из этих выходов.

В реализациях из нескольких кодеков основной кодек AC '97 управляет BIT_CLK для двух или более получателей. Драйверу выхода кодека BIT_CLK необходимо удовлетворять временным требованиям AC-link при полной ёмкостной нагрузке на этом выходе.

На общую ёмкость влияют следующие факторы:

- Ёмкость выходного контакта контроллера или кодека (макс. 7.5 пФ в AC '97 2.3)
- Ёмкость входного контакта кодека или контроллера (макс. 7.5 пФ в AC '97 2.3)
- Ёмкость общей длины дорожки на материнской плате и карте расширения¹⁹ (примерно 2.5 пФ на дюйм)
- Разъёмы ввода/вывода, такие как разъём на материнской плате для карты расширения (примерно 2.5 пФ)

Совместимость с AC '97 версии 2.3 требует, чтобы следующие входные и выходные контакты контроллера и кодека имели ёмкость максимум 7.5 пФ. Это относится к:

- Входам контроллера BIT_CLK и SDATA_IN[0-3]
- Входам SYNC и SDATA_OUT основного и вторичного кодека, а также контроллера
- Входу BIT_CLK вторичного кодека

Совместимость с AC '97 версии 2.3 настоятельно рекомендует, чтобы следующие выходные драйверы AC-link контроллера и кодека были достаточно мощными, чтобы соответствовать временным требованиям AC-link для следующих указанных ёмкостей внешних²⁰ нагрузок в реализациях из 1-4 кодеков, сведённых в следующие три таблицы:

RESET, SYNC и SDATA_OUT	1 кодек	2 кодека	3 кодека	4 кодека
Ёмкость выходного контакта контроллера	7.5 пФ	7.5 пФ	7.5 пФ	7.5 пФ
Ёмкость дорожки на материнской плате (Прим. 1)	30 пФ	30 пФ	30 пФ	30 пФ
Ёмкость входного контакта кодека (Прим. 2)	7.5 пФ	15 пФ	22.5 пФ	30 пФ
Ёмкость контакта разъёма расширения	2.5 пФ	2.5 пФ	2.5 пФ	2.5 пФ
Ёмкость дорожки от разъёма CNR (Прим. 3 и 4)	0 пФ	7.5 пФ	12.5 пФ	15 пФ
Общая ёмкость, управляемая выходом	47.5 пФ	62.5 пФ	75 пФ	85 пФ
Примечание 1 - Ёмкость дорожки материнской платы считается как дорожка длиной 12 дюймов с погонной ёмкостью ~2.5 пФ на дюйм				
Примечание 2 - Ёмкость входного контакта кодека базируется на 7.5 пФ на входной контакт, как указано в AC '97 2.3				
Примечание 3 - Ёмкость дорожки от разъёма CNR считается как 2.5 пФ на дюйм с 3-мя дюймами для 2-го кодека, 5 дюймов для 3-го кодека и 6 дюймов для 4-го кодека				
Примечание 4 - Предполагается, что 1-й кодек расположен на материнской плате				

Таблица 62. Нагрузка на выходной драйвер контроллера AC-link

BIT_CLK	1 кодек	2 кодека	3 кодека	4 кодека
Ёмкость выходного контакта кодека	7.5 пФ	7.5 пФ	7.5 пФ	7.5 пФ
Ёмкость дорожки на материнской плате (Прим. 1)	30 пФ	30 пФ	30 пФ	30 пФ
Ёмкость входного контакта кодека (Прим. 2 и 4)	0 пФ	7.5 пФ	15 пФ	22.5 пФ
Ёмкость входного контакта контроллера	7.5 пФ	7.5 пФ	7.5 пФ	7.5 пФ
Ёмкость контакта разъёма расширения	2.5 пФ	2.5 пФ	2.5 пФ	2.5 пФ
Ёмкость дорожки от разъёма CNR (Прим. 3 и 4)	0 пФ	7.5 пФ	12.5 пФ	15 пФ
Общая ёмкость, управляемая выходом	47.5 пФ	62.5 пФ	75 пФ	85 пФ
Примечание 1 - Ёмкость дорожки материнской платы считается как дорожка длиной 12 дюймов с погонной ёмкостью ~2.5 пФ на дюйм				
Примечание 2 - Ёмкость входного контакта кодека базируется на 7.5 пФ на входной контакт, как указано в AC '97 2.3				
Примечание 3 - Ёмкость дорожки от разъёма CNR считается как 2.5 пФ на дюйм с 3-мя дюймами для 2-го кодека, 5 дюймов для 3-го кодека и 6 дюймов для 4-го кодека				
Примечание 4 - Предполагается, что 1-й кодек расположен на материнской плате и является кодеком, управляющим сигналом BIT_CLK				

Таблица 63. Нагрузка на выходной драйвер BIT_CLK AC-link кодека

SDATA_IN	1 кодека	2 кодека	3 кодека	4 кодека
Ёмкость выходного контакта кодека	7.5 пФ	7.5 пФ	7.5 пФ	7.5 пФ
Ёмкость дорожки на материнской плате (Прим. 1)	30 пФ	30 пФ	30 пФ	30 пФ
Ёмкость входного контакта контроллера	7.5 пФ	7.5 пФ	7.5 пФ	7.5 пФ
Ёмкость контакта разъёма расширения	2.5 пФ	2.5 пФ	2.5 пФ	2.5 пФ
Ёмкость дорожки от разъёма CNR (Прим. 2 и 3)	0 пФ	7.5 пФ	12.5 пФ	15 пФ
Общая ёмкость, управляемая выходом	47.5 пФ	55 пФ	60 пФ	62.5 пФ
Примечание 1 - Ёмкость дорожки материнской платы считается как дорожка длиной 12 дюймов с погонной ёмкостью ~2.5 пФ на дюйм Примечание 2 - Ёмкость дорожки от разъёма CNR считается как 2.5 пФ на дюйм с 3-мя дюймами для 2-го кодека, 5 дюймов для 3-го кодека и 6 дюймов для 4-го кодека Примечание 3 - Предполагается, что 1-й кодек расположен на материнской плате и является кодеком, управляющим сигналом BIT_CLK				

Таблица 64. Нагрузка на выходной драйвер SDATA_IN AC-link кодека

¹⁹ Длины дорожек на материнской плате плюс на карте расширения, особенно в реализациях из нескольких кодеков, когда звуковой кодек внизу (на материнской плате), а модемный наверху (плата расширения), могут превышать ~15 дюймов, в частности, в конструкциях форм-фактора NLX.

²⁰ В дополнение к этим внешним ёмкостным нагрузкам, для конкретного контроллера или кодека должны быть сделаны дополнительные допущения (внутренняя характеристика устройства).

10 Характеристики аналоговой части

(Условия проведения испытаний, если не указано иное: Токр.среды = 25⁰С; DVdd = 3.3 V +/- 5%; AVdd = 5.0 V +/- 5%; входной синусоидальный сигнал частотой 1 кГц; Частота дискретизации = 48 кГц; 0 dB = 1Vrms, нагрузка 10 кОм/50 пФ, Ширина тестового диапазона частот: 20 Гц – 20 кГц, ослабление 0 dB; эквалайзер и 3D выключены)

Параметр	Мин.	Тип.	Макс.	Единица измерения
Полная амплитуда входного напряжения: Линейные входы Микрофонные входы ¹	- -	1.0 0.1	- -	Vrms
Полная амплитуда выходного напряжения: Линейные выходы Выход на наушники	- -	1.0 -	- 1.41	Vrms
Аналоговый сигнал/шум: От CD к LINE_OUT От другого источника к LINE_OUT	90 -	- 85	- -	дБ
Аналоговая частотная характеристика ²	20	-	20,000	Гц
Цифровой сигнал/шум ³ Ц/А А/Ц	85 75	90 80	- -	дБ
Общие гармонические искажения: Линейный выход ⁴ Выход на наушники ⁵	- -	- -	0.02 1.0	%
Частотная характеристика Ц/А и А/Ц ⁶	20	-	19,200	Гц
Переходная полоса	19,200	-	28,800	Гц
Полоса подавления	28,800	-	∞	Гц
Ослабление в полосе подавления ⁷	-74	-	-	дБ
Ослабление внеполосного сигнала ⁸	-	-40	-	дБ
Групповая задержка	-	-	1	мс
Подавление помех от блока питания (1 кГц)	-	-40	-	дБ
Взаимопроникновение между входными каналами	-	-	-70	дБ
Подавление побочных составляющих	-	-100	-	дБ
Ослабление, шаг изменения уровня ⁹	-	1.5	-	дБ
Входное сопротивление	10	-	-	кОм
Входная ёмкость	-	7.5	-	пФ
Vrefout (опорное напряжение)	-	2.25- 2.75	-	В

Таблица 65. Характеристики аналоговой части АС '97

(1) С включенным усилением (Boost) +20 дБ, 1.0 Vrms с выключенным усилением.

(2) С неравномерностью ±1 дБ.

(3) Отношение среднеквадратичного выходного уровня сигнала 1 кГц полной амплитуды на входе к среднеквадратичному уровню выходного сигнала со всеми нулями на цифровом входе.

Измеренное "через взвешивающий фильтр" в полосе пропускания от 20 Гц до 20 кГц. (AES17-1991 Idle Channel Noise, шум неподключенного канала, или EIAJ CP-307 Signal-to-noise Ratio, отношение сигнал/шум).

(4) Уровень 0 дБ, диапазон 20 кГц, частота дискретизации 48 кГц.

(5) Выход +3 дБ на нагрузку 32 Ома.

(6) С неравномерностью ± 0.25 дБ.

(7) Ослабление в полосе подавления определяет требования к фильтру. Ослабление внеполосного сигнала определяет слышимый шум.

(8) Комплексный внеполосный шум, создаваемый процессом Ц/А преобразования, при обычном воспроизведении звука ИКМ, в полосе пропускания от 28,8 до 100 кГц по отношению к выходу ЦАП 1V_{rms}.

(9) Шаг изменения уровня 1.5 дБ является верным для всех аттенуаторов за исключением PC_BEEP, который имеет шаг 3.0 дБ.

11 Приложение А. Весь набор регистров AC '97

Регистровое пространство AC '97 поддерживает 64 16-ти разрядных регистров, даже используя 7-ми разрядные адреса.

- Регистры 00h - 26h предназначены для базового набора звуковых функций
- Регистры 28h - 3Ah предназначены для расширенного набора звуковых функций
- Регистры 3Ch - 58h предназначены для стандартизированного набора модемных функций
- Регистры 5Ah - 7Ah зарезервированы для функциональности, зависящей от поставщика
- Регистры 7Ch и 7Eh предназначены для Microsoft Plug and Play Vendor ID** (3 байта) и идентификатора устройства, зависящего от поставщика (8-бит)

Все зарезервированные биты (помеченные X) должны читаться как ноль и контроллеры и программное обеспечение должны записывать в них нули. Все кодеки AC '97 должны возвращать 0 при обращении к нечётным регистрам вместо использования их как ссылки на следующий регистр с более низким чётным адресом. В результате нечётные регистры могут быть зарезервированы для будущего расширения.

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
00h	Reset	X	SE4	SE3	SE2	SE1	SE0	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0	не определено
02h	Master Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h
04h	AUX Out Volume	Mute	X	ML5	ML4	ML3	ML2	ML1	ML0	X	X	MR5	MR4	MR3	MR2	MR1	MR0	8000h
06h	Mono Volume	Mute	X	X	X	X	X	X	X	X	X	MM5	MM4	MM3	MM2	MM1	MM0	8000h
08h	Master Tone	X	X	X	X	BA3	BA2	BA1	BA0	X	X	X	X	TR3	TR2	TR1	TR0	0F0Fh
0Ah	PC Beep Volume	Mute	X	X	F7	F6	F5	F4	F3	F2	F1	F0	PV3	PV2	PV1	PV0	X	8000h
0Ch	Phone Volume	Mute	X	X	X	X	X	X	X	X	X	X	GN4	GN3	GN2	GN1	GN0	8008h
0Eh	Mic Volume	Mute	X	X	X	X	X	X	X	X	20 dB	X	GN4	GN3	GN2	GN1	GN0	8008h
10h	Line In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
12h	CD Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
14h	Video Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
16h	AUX In Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
18h	PCM Out Volume	Mute	X	X	GL4	GL3	GL2	GL1	GL0	X	X	X	GR4	GR3	GR2	GR1	GR0	8808h
1Ah	Record Select	X	X	X	X	X	SL2	SL1	SL0	X	X	X	X	X	SR2	SR1	SR0	0000h
1Ch	Record Gain	Mute	X	X	X	GL3	GL2	GL1	GL0	X	X	X	X	GR3	GR2	GR1	GR0	8000h
1Eh	Record Gain Mic	Mute	X	X	X	X	X	X	X	X	X	X	X	GM3	GM2	GM1	GM0	8000h
20h	General Purpose	POP	ST	3D	LD	DRSS1	DRSS0	MIX	MS	LPBK	X	X	X	X	X	X	X	0000h
22h	3D Control	X	X	X	X	CR3	CR2	CR1	CR0	X	X	X	X	DP3	DP2	DP1	DP0	0000h
24h	Audio Int. & Paging	I4	I3	I2	I1	I0	X	X	X	X	X	X	X	PG3	PG2	PG1	PG0	0000h
26h	Powerdown Ctrl/Stat	EAPD	PR6	PR5	PR4	PR3	PR2	PR1	PR0	X	X	X	X	REF	ANL	DAC	ADC	не определено
28h-3Ah	Extended Audio	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A	A
3Ch-58h	Extended Modem	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	M	B
5Ah-5Fh	Vendor Reserved	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
60h-6Fh	Page Registers	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
70h-7Ah	Vendor Reserved	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
7Ch	Vendor ID1	F7	F6	F5	F4	F3	F2	F1	F0	S7	S6	S5	S4	S3	S2	S1	S0	не определено
7Eh	Vendor ID2	T7	T6	T5	T4	T3	T2	T1	T0	REV7	REV6	REV5	REV4	REV3	REV2	REV1	REV0	не определено

Таблица 66. Карта основных звуковых регистров

Таблица в документе отличается от [Таблицы 16](#), поэтому приведена копия Таблицы 16.

Различия:

регистр 24h помечен как зарезервированный, состояние не определено.

регистры 5Ah-7Ah помечены как предназначенные для использования поставщиками, состояние не определено.

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
28h	Extended Audio ID	ID1	ID0	X	X	REV1	REV0	AMAP	LDAC	SDAC	CDAC	DSA1	DSA0	VRM	SPDIF	DRA	VRA	xxxxh
2Ah	Ext'd Audio Stat/Ctrl	VCFG	PRL	PRK	PRJ	PRI	SPCV	MADC	LDAC	SDAC	CDAC	SPSA1	SPSA0	VRM	SPDIF	DRA	VRA	xxxxh
2Ch	PCM Front DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
2Eh	PCM Surr DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
30h	PCM LFE DAC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
32h	PCM L/R ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
34h	Mic ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
36h	Center/LFE Volume	Mute	X	LFE5	LFE4	LFE3	LFE2	LFE1	LFE0	Mute	X	CNT5	CNT4	CNT3	CNT2	CNT1	CNT0	8080h
38h	Surr Volume Mute	Mute	X	LSR5	LSR4	LSR3	LSR2	LSR1	LSR0	Mute	X	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0	8080h
3Ah	S/PDIF Control	V	DRS	SPSR1	SPSR0	L	CC6	CC5	CC4	CC3	CC2	CC1	CC0	PRE	COPY	/AUDIO	PRO	2000h

Таблица 67. Карта дополнительных звуковых регистров АС '97

Per	Название	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	По умолчанию
3Ch	Extended Modem ID	ID1	ID0	X	X	X	X	X	X	X	X	X	CID2	CID1	HSET	LIN2	LIN1	xxxxh
3Eh	Ext'd Modem Stat/Ctrl	PRH	PRG	PRF	PRE	PRD	PRC	PRB	PRA	HDA	HADC	DAC2	ADC2	DAC1	ADC1	MREF	GPIO	xxxxh
40h	Line 1 DAC/ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
42h	Line 2 DAC/ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
44h	Handset DAC/ADC Rate	SR15	SR14	SR13	SR12	SR11	SR10	SR9	SR8	SR7	SR6	SR5	SR4	SR3	SR2	SR1	SR0	BB80h
46h	Line 1 DAC/ADC Level	Mute	X	X	X	DAC3	DAC2	DAC1	DAC0	Mute	X	X	X	ADC3	ADC2	ADC1	ADC0	8080h
48h	Line 2 DAC/ADC Level	Mute	X	X	X	DAC3	DAC2	DAC1	DAC0	Mute	X	X	X	ADC3	ADC2	ADC1	ADC0	8080h
4Ah	Handset DAC/ADC Level	Mute	X	X	X	DAC3	DAC2	DAC1	DAC0	Mute	X	X	X	ADC3	ADC2	ADC1	ADC0	8080h
4Ch	GPIO Pin Config	GC15	GC14	GC13	GC12	GC11	GC10	GC9	GC8	GC7	GC6	GC5	GC4	GC3	GC2	GC1	GC0	xxxxh
4Eh	GPIO Pin Polarity/Type	GP15	GP14	GP13	GP12	GP11	GP10	GP9	GP8	GP7	GP6	GP5	GP4	GP3	GP2	GP1	GP0	FFFFh
50h	GPIO Pin Sticky	GS15	GS14	GS13	GS12	GS11	GS10	GS9	GS8	GS7	GS6	GS5	GS4	GS3	GS2	GS1	GS0	0000h
52h	GPIO Pin Wake-up	GW15	GW14	GW13	GW12	GW11	GW10	GW9	GW8	GW7	GW6	GW5	GW4	GW3	GW2	GW1	GW0	0000h
54h	GPIO Pin Status	GI15	GI14	GI13	GI12	GI11	GI10	GI9	GI8	GI7	GI6	GI5	GI4	GI3	GI2	GI1	GI0	xxxxh
56h	Misc Mdm AFE Stat/Ctrl	CID2	CID1	CIDR	MLNK	X	HSB2	HSB1	HSB0	X	L2B2	L2B1	L2B0	X	L1B2	L1B1	L1B0	x000h
58h	RESERVED	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

Таблица 67. Карта дополнительных модемных регистров АС '97